头豹 LeadLeo

400-072-5588

头豹研究院 | 电子系列深度研究

2019 年
中国 ASIC 芯片行业精品报告

行业走势图



TMT 团队

贾雁 分析师

邮箱：cs@leadleo.com

相关热点报告

- 电子系列深度研究——2020 中国 FPGA 芯片行业研究报告
- 电子系列深度研究——2019 年中国生物质能发电行业精品报告
- 电子系列深度研究——2019 年中国锂电池行业精品报告

报告摘要

ASIC 芯片是定制化程度最高的集成电路，可应用于智慧安防、自动驾驶、智慧医疗、智能家居、物联网等领域。截至 2018 年底，全球范围 ASIC 芯片在人工智能芯片市场渗透率约超过 10%，并预计于 2025 年前后突破 50%。2018 年至今，中国范围 ASIC 芯片企业数量激增。2020 年至 2021 年，语音识别 ASIC 芯片市场预计进入爆发式高速增长阶段，是资本入局该市场最佳时期。传感器 ASIC 芯片应用范围广泛，产品附加值高，未来 5 年投资该领域所得经济回报或高于投资额 10 倍。

热点一： 深度学习需求增加助推 ASIC 芯片工艺升级

深度学习场景下，机器算法训练模型对芯片运算速度、效率、能耗等层面要求持续提高，驱动 ASIC 芯片设计和制造工艺经历多轮升级。深度学习领域神经网络层数不断增加，几何式增长运算量需求推进 ASIC 芯片制造工艺向小制程方向、线路架构设计向自动化方向演进。

热点二： 语音识别 ASIC 芯片市场处于中期投资阶段

2017 年至 2018 年，中国语音识别 ASIC 芯片销售额约实现 3 倍增长，2018 年至 2019 年初，该市场规模同比增长约 2 倍，2020 年该规模有望保持 2 倍同比增速。此外，投资主体可加强关注 ASIC 变频芯片及 ASIC 传感器芯片领域。投资主体需注意市场、研发、管理、供应链等各方面风险。

热点三： ASIC 芯片软、硬件成本皆存在降本空间

ASIC 芯片生产过程涉及算法和电路设计、晶圆制造及封装测试三部分。算法设计、电路设计构成软性成本，制造和封装环节构成硬性成本。企业可通过减小芯片硅层结构宽度、改进工艺（如制程升级、堆叠、改进逻辑单元等）、提高 IP 核自产率等方式降低成本。

目录

1 方法论 6

1.1 方法论 6

1.2 名词解释 7

2 中国 ASIC 芯片行业市场综述 11

2.1 ASIC 芯片行业定义及分类 11

2.1.1 ASIC 芯片定义 11

2.1.2 ASIC 芯片分类 11

2.2 ASIC 芯片特点 15

2.3 ASIC 芯片行业产业链 17

2.3.1 产业链上游 18

2.3.2 产业链中游 22

2.3.3 产业链下游 22

2.4 ASIC 芯片行业市场规模 24

2.4.1 全球及中国 ASIC 芯片销售规模 24

2.4.2 不同类别 ASIC 芯片销量份额 26

3 ASIC 芯片成本 28

3.1 ASIC 芯片成本构成 28

3.2 ASIC 芯片降本空间 32
4 ASIC 芯片行业发展现状 36
4.1 行业人员规模情况 36
4.2 行业产值规模情况 36
4.3 行业营销渠道分析 37
4.4 行业运营能力简析 38
4.5 产品价格分析 39
5 中国 ASIC 芯片行业商业案例 42
5.1 量产 ASIC 芯片案例 42
5.2 未量产 ASIC 芯片案例 44
6 中国 ASIC 芯片行业投资价值及风险分析 47
6.1 中国 ASIC 芯片行业投资建议 47
6.2 中国 ASIC 芯片行业投资风险 49
7 中国 ASIC 芯片行业驱动因素 54
7.1 深度学习运算驱动 ASIC 芯片工艺升级 54
7.2 MEMS 协同设计推动 ASIC 算法开发 55
8 中国 ASIC 芯片行业制约因素 58
8.1 高端专业人才紧缺 58
8.2 开发时间、经济成本高 58

9 中国 ASIC 芯片行业相关政策法规.....60
10 中国 ASIC 芯片行业发展趋势.....62
10.1 专用算法优化提高 ASIC 通用性.....62
10.2 ASIC 将成自动驾驶系统核心.....63
11 中国 ASIC 芯片行业竞争格局分析.....65
11.1 中国 ASIC 芯片行业竞争格局概述.....65
11.2 中国 ASIC 芯片行业企业排名.....65
11.3 中国 ASIC 芯片行业投资企业推荐.....67
11.3.1 成都启英泰伦科技有限公司.....67
11.3.2 北京探境科技有限公司.....69
11.3.3 九天睿芯科技有限公司.....71

图表目录

图 2-1ASIC 芯片及相关模组示例.....11
图 2-2ASIC 芯片分类.....12
图 2-3 有信道门阵列 ASIC 芯片结构.....13
图 2-4 无信道门阵列 ASIC 芯片结构.....13
图 2-5 结构化门阵列 ASIC 芯片结构.....14
图 2-6 标准单元 ASIC 芯片结构.....14
图 2-7ASIC 芯片相对其他芯片在算力及能耗层面表现.....16
图 2-8 中国 ASIC 芯片行业产业链.....17
图 2-9EDA 软件示例.....20
图 2-10 中国范围晶圆厂 12 寸晶圆产能，2018 年.....21
图 2-11 中国范围晶圆厂 12 寸晶圆产能分布.....21
图 2-12 全球 ASIC 芯片产品销售规模（按销售额计），2014-2023 预测.....25
图 2-13 中国 ASIC 芯片产品销售规模（按销售额计），2014-2023 预测.....25
图 2-14 不同类别 ASIC 芯片销售额占比，2018 年.....27
图 3-1ASIC 芯片生产环节简图.....28
图 3-2 三家头部企业 EDA 软件产品对比简图.....29
图 3-3 单位 ASIC 芯片制造成本分解简图.....30
图 3-4ASIC 芯片研发周期核心人力成本估算.....32
图 3-5ASIC 芯片降本方法.....33
图 3-6 减小结构宽度方法示例.....34
图 4-1 经销商代理模式简图.....37

图 4-2 全球 ASIC 芯片平均单位价格（元/片），2014-2018 年 40
图 5-1 语音识别 ASIC 芯片研发销售时间线 43
图 5-2 自主设计芯片相对外包设计芯片 45
图 6-1 图像识别领域代表投资事件，2018 年 47
图 6-2 语音识别 ASIC 芯片模块识别率指标 51
图 6-3 集成电路行业产品设计 PPA 原则 52
图 7-1 工艺升级推动 ASIC 芯片算力提升 55
图 7-2MEMS 与 ASIC 协同封装结构简图 56
图 8-1ASIC 芯片开发理想化流程 59
图 8-2 普通集成电路开发流程 59
图 9-1 中国 ASIC 芯片行业相关政策 60
图 10-1ASIC 芯片算法优化案例示意 62
图 10-2ASIC 芯片相对其他芯片参数表现 63
图 11-1 中国 ASIC 芯片行业企业排名（依据企业 ASIC 芯片板块综合实力） 66
图 11-2 启英泰伦融资情况，截至 2019 年 9 月 68
图 11-3 启英泰伦解决方案产品 68
图 11-4 探境科技融资情况，截至 2019 年 9 月 69
图 11-5 探境科技产品情况 70
图 11-6 探境科技 ASIC 芯片应用场景 71
图 11-7 九天睿芯融资情况，截至 2019 年 9 月 72
图 11-8 九天睿芯产品情况 72

1 方法论

1.1 方法论

头豹研究院布局中国市场，深入研究 10 大行业，54 个垂直行业的市场变化，已经积累了近 50 万行业研究样本，完成近 10,000 多个独立的研究咨询项目。

- ✓ 研究院依托中国活跃的经济环境，从晶圆代工、集成电路、智慧终端等领域着手，研究内容覆盖整个行业的发展周期，伴随着行业中企业的创立，发展，扩张，到企业走向上市及上市后的成熟期，研究院的各行业研究员探索和评估行业中多变的产业模式，企业的商业模式和运营模式，以专业的视野解读行业的沿革。

- ✓ 研究院融合传统与新型的研究方法，采用自主研发的算法，结合行业交叉的大数据，以多元化的调研方法，挖掘定量数据背后的逻辑，分析定性内容背后的观点，客观和真实地阐述行业的现状，前瞻性地预测行业未来的发展趋势，在研究院的每一份研究报告中，完整地呈现行业的过去，现在和未来。

- ✓ 研究院密切关注行业发展最新动向，报告内容及数据会随着行业发展、技术革新、竞争格局变化、政策法规颁布、市场调研深入，保持不断更新与优化。

- ✓ 研究院秉承匠心研究，砥砺前行的宗旨，从战略的角度分析行业，从执行的层面阅读行业，为每一个行业的报告阅读者提供值得品鉴的研究报告。

- ✓ 头豹研究院本次研究于 2019 年 09 月完成。

1.2 名词解释

- **掩模版：**光刻工艺光学元件。光线透过物镜等光学元件将电路设计图形透射在光刻胶上，掩膜版承载设计图形。掩模性能直接决定光刻工艺质量。
- **TPU：**Tensor Processing Unit，张量处理单元，是通过了专门深度机器学习训练的定制芯片，计算效能较高。
- **BPU：**Brain Processing Unit，基于高斯架构、伯努利架构及贝叶斯架构的嵌入式人工智能芯片。
- **NPU：**Neural Network Processing Unit，嵌入式神经网络处理器。NPU 采用“数据驱动并行计算”架构，擅长处理视频、图像类海量多媒体数据。
- **VPU：**Vision Processing Unit，视频处理单元，是视频处理平台核心引擎，具有硬解码功能以及减少 CPU 负荷、减少网络带宽消耗等优点。
- **MEMS：**Micro-Electro Mechanical System，微电子机械系统、微系统、微机械。是尺寸在几毫米或以下的，融合光刻、腐蚀、薄膜、LIGA、硅微加工、非硅微加工和精密机械加工等技术制作的高科技电子机械器件。
- **TFLOPS：**FLOPS 即 Floating-Point Operations per Second，每秒所执行的浮点运算次数，用于评估使用大量浮点运算学科领域的电脑效能。一个 TFLOPS（teraFLOPS）等于每秒万亿（=10^12）次的浮点运算。
- **逻辑单元：**ASIC 器件内部用于完成用户逻辑的最小单元。每单位逻辑单元由寄存器、进位链、寄存器及连接链构成。
- **门阵列：**半导体厂商在硅片上形成基本单元的逻辑门母板，并基于母版按用户特定需求设计电路布局的半客户定制品芯片，可分为有信道和无信道两种。
- **与门：**逻辑“与”电路，是执行“与”运算的基本逻辑门电路。与门有多个输入端，一

个输出端。当所有输入同时为高电平（逻辑 1）时，输出才为高电平，否则输出为低电平（逻辑 0）。

- **或门：**逻辑“或”电路。或门有多个输入端，一个输出端，只要输入中有一个为高电平时（逻辑 1），输出就为高电平（逻辑 1）。只有当所有的输入全为低电平（逻辑 0）时，输出才为低电平（逻辑 0）。
- **PLD：**Programmable Logic Device，可编程逻辑器件，一种通用集成电路，其逻辑功可按照用户对器件编程来确定。
- **标准单元库：**包含组合逻辑、时序逻辑、功能单元和特殊类型单元的集合，是集成电路芯片后端设计过程中的基础部分。
- **时钟电路：**像时钟一样准确运动的振荡电路，多由晶体振荡器、晶震控制芯片和电容组成，可保证任何电路工作按时间顺序进行。
- **边缘计算：**在靠近物或数据源头的一侧，采用网络、计算、存储、应用核心能力为一体的开放平台，就近提供最近端服务。
- **IP 核：**Intellectual Property Core，知识产权核或知识产权模块，是集成电路可重用设计方法学中针对芯片设计的可重用模组。IP 分为软 IP、固 IP 和硬 IP，软 IP 是用 Verilog、VHDL 等硬件描述语言的功能块，不涉及具体电路元件，固 IP 是综合功能块，硬 IP 用来提供设计最终阶段产品“掩膜”。
- **流片：**集成电路“试生产”流程。集成电路设计完成后，厂商进行小规模生产测试，并于测试通过后按既有电路设计进行大规模生产。
- **浮点：**在计算机中用近似方法表示任意某个实数。
- **蓝海市场：**属于市场的一种类型，现存市场由红海和蓝海两种状态组成。红海代表现今存在的所有产业，是已知市场空间，蓝海代表当今不存在的产业，是未知市场空间。

- **深度学习：**一种机器学习算法，学习样本数据的内在规律和表示层次，最终目标是让机器像人一样具有分析学习能力，能够识别文字、图像和声音等数据。
- **摩尔定律：**价格不变时，集成电路上可容纳的元器件数目，约每隔 18 至 24 个月增加一倍，性能提升一倍。该定律揭示了信息技术进步的速度。
- **串行运算：**一种一次只执行一个指令的算法。多个程序在同一处理器上执行，仅在当前计算指令执行结束后，下一个计算指令才可开始运行。
- **并行运算：**一种一次执行多个指令的算法，目的是提高计算速度。并行运算通过扩大问题求解规模解决大型复杂计算问题。
- **裸片：**加工厂初步产出芯片，只具备用于封装的压焊点，不可直接应用于实际电路中。
- **算力：**计算机能够完成一个数学程序的速度，如接收任何一组信息，并将其转换成字母和特定长度数字的速度。
- **功耗比：**一种测量计算机系统结构或电脑硬件能量转换效率的方法。
- **EDA：**Electronics Design Automation，以计算机为工具，设计者在软件平台上用硬件描述语言 VerilogHDL 完成设计文件，再由计算机自动完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真，直至对特定目标芯片完成适配编译、逻辑映射和编程下载等工作。
- **晶圆良率：**在集成电路制造中，完成所有工艺步骤后测试合格的芯片数量与整片晶圆上有效芯片数量的比值。
- **光罩：**制作集成电路过程中，利用光蚀刻技术，将电路图型复制于半导体晶圆上的工作原理。光罩原理与冲洗照片时利用底片将影像复制至相片的原理类似。
- **DDR：**双倍速率同步动态随机存储器，是具有双倍数据传输率的 SDRAM，其数据传输速度为系统时钟频率两倍，传输性能优于传统 SDRAM。

- **SDRAM**：Synchronous Dynamic Random Access Memory，同步动态随机存取内存，设有一个同步接口，接口在响应控制输入前等待时钟信号，以达到存储与计算机系统总线同步运行效果。
- **模组**：包括多个集成电路、半导体管芯、其他分立元件并置于统一衬底上的单个大型集成电路组件。
- **程序算法**：对特定问题进行求解的有限序列指令，每条指令完成一个或多个操作。
- **NP 架构**：专门为网络设备处理网络流量而设计的处理器，其体系结构和指令集对防火墙常用包过滤、转发等算法和操作均进行专门优化，可高效完成 IP 栈常用操作，并对网络流量进行快速并发处理。
- **DSP**：Digital Signal Processor，以数字信号处理大量信息的特殊微处理器，可将事物运动变化转变为数字串，并通过计算方法从中提取有效信息，以满足实际应用需求。
- **模数转换**：模拟信号向数字信号转换，转换所得信号可用软件进行处理，转换过程通过转换器（ADC）实现。
- **PCB**：Printed Circuit Board，采用电子印刷术制作的电路板，是电子元器件支撑体和连接载体。
- **Tops/W**：1W 功耗情况下处理器运算能力性能指标，代表每秒每瓦万亿次计算量。

2 中国 ASIC 芯片行业市场综述

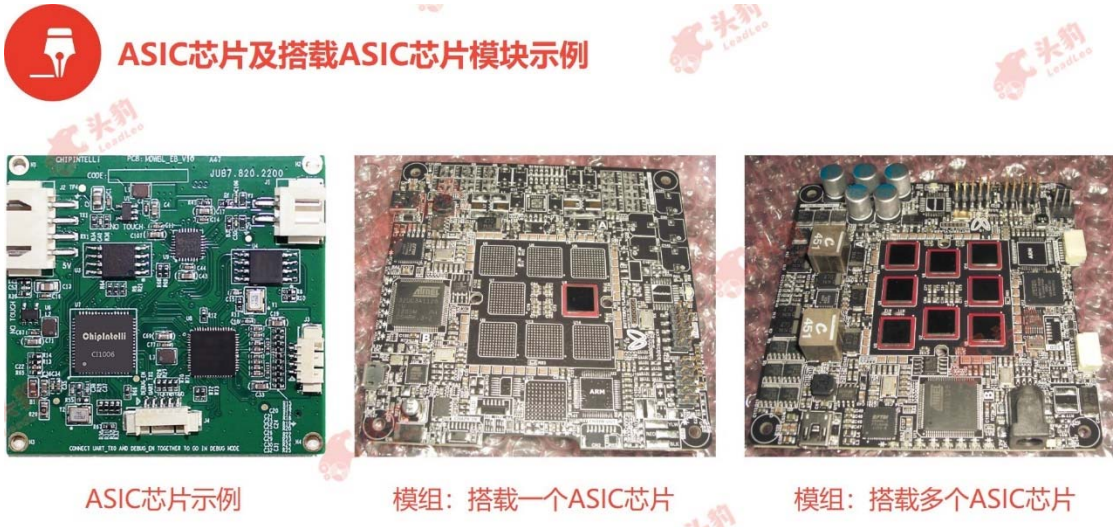
2.1 ASIC 芯片行业定义及分类

2.1.1 ASIC 芯片定义

ASIC（Application Specific Integrated Circuit）芯片是专用集成电路，是针对用户对特定电子系统的需求，从根级设计、制造的专有应用程序芯片，其计算能力和计算效率可根据算法需要进行定制，**是固定算法最优化设计的产物。**ASIC 芯片模块可广泛应用于人工智能设备、虚拟货币挖矿设备、耗材打印设备、军事国防设备等智慧终端。

在硬件层面，ASIC 芯片由基本硅材料、磷化镓、砷化镓、氮化镓等材料构成。在物理结构层面，ASIC 芯片模块由外挂存储单元、电源管理器、音频画面处理器、网络电路等 IP 核拼凑而成。同一芯片模组可搭载一个或几个功能相同或不同的 ASIC 芯片，以满足一种或多种特定需求（见图 2-1）。

图 2-1ASIC 芯片及相关模组示例

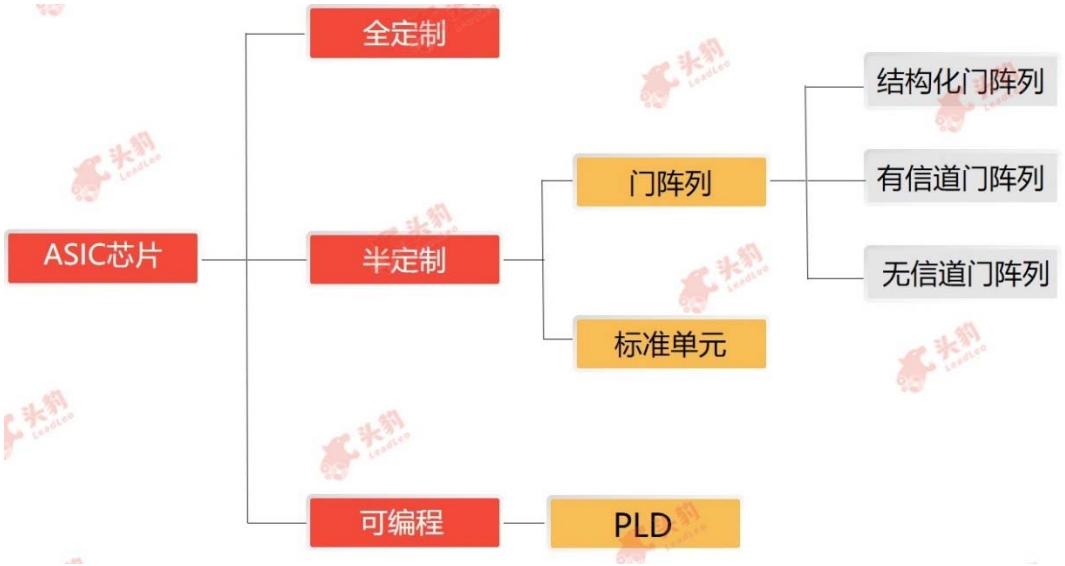


来源：启英泰伦官网、美国蝴蝶实验室官网，头豹研究院编辑整理

2.1.2 ASIC 芯片分类

（1） **根据定制程度不同**，ASIC 芯片可被分为全定制 ASIC 芯片、半定制 ASIC 芯片及可编程 ASIC 芯片（见图 2-2）。

图 2-2ASIC 芯片分类



来源：头豹研究院编辑整理

① 全定制 ASIC 芯片

全定制 ASIC 芯片是定制程度最高的芯片之一，研发人员基于不同电路结构设计针对不同功能的逻辑单元，于芯片板搭建模拟电路、存储单元、机械结构。**逻辑单元之间由掩模版连接，ASIC 芯片掩模版也具备高度定制化特点。**

全定制化 ASIC 芯片设计成本较高，平均每单位芯片模块设计时间超过 9 周。该类芯片通常用于高级应用程序。

相对半定制化 ASIC 芯片，全定制化 ASIC 芯片在性能、功耗等方面表现优秀。如应对相同功能，在同种工艺前提下，全定制化 ASIC 芯片平均算力输出约为半定制化 ASIC 芯片平均算力输出的 8 倍，采用 24 纳米制程的全定制化 ASIC 芯片在性能上优于采用 5 纳米制程的半定制化 ASIC 芯片。

② 半定制 ASIC 芯片

构成半定制 ASIC 芯片的逻辑单元大部分取自标准逻辑单元库，部分根据特定需求做自定义设计。相对全定制 ASIC 芯片设计成本较低，灵活度较高。

根据标准逻辑单元和自定义逻辑单元数量搭配模式不同，半定制 ASIC 芯片可细分为门

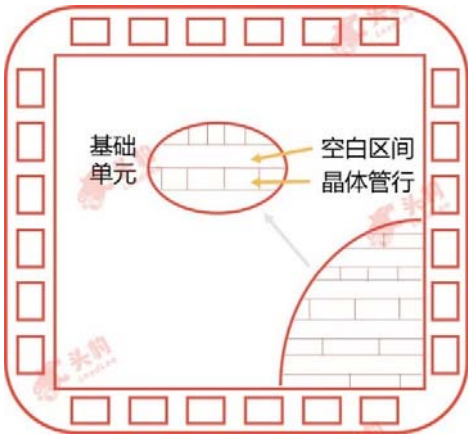
阵列芯片和标准单元芯片。

a、 门阵列芯片

门阵列 ASIC 芯片包括有信道门阵列、无信道门阵列和结构化门阵列。门阵列 ASIC 芯片结构中硅晶片上预定晶体管位置不可改变，设计人员多通过改变芯片底端金属层等方式调整逻辑单元互连结构。

有信道门阵列 ASIC 芯片：该类芯片晶体管位置高度固定，设计人员可在晶体管行之间预定义的空白空间进行电路布局，平均制造时间约 2 周（见图 2-3）。

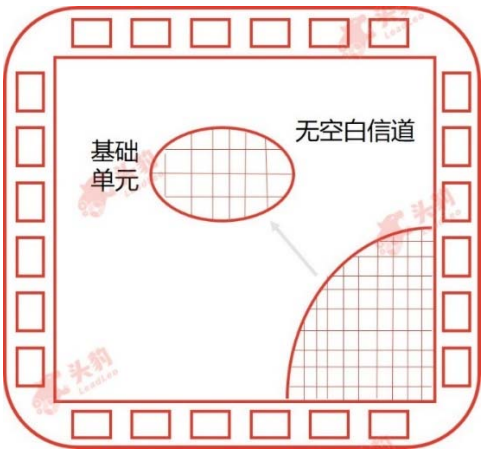
图 2-3 有信道门阵列 ASIC 芯片结构



来源：头豹研究院编辑整理

无信道门阵列 ASIC 芯片：无信道结构下，晶体管行之间不存在电路布局空间，设计人员通常于门阵列单元上方进行布线，平均制造时间约 2 周（见图 2-4 图 2-4）。

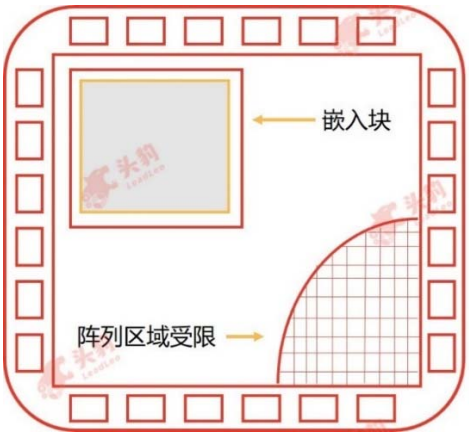
图 2-4 无信道门阵列 ASIC 芯片结构



来源：头豹研究院编辑整理

结构化门阵列 ASIC 芯片：该结构包括基本门阵列行及嵌入块。嵌入块可提高线路布局灵活度，但对芯片体积构成限制。该结构下，线路布局面积使用效率较高，设计成本较低，周转时间较短（见图 2-5）。

图 2-5 结构化门阵列 ASIC 芯片结构

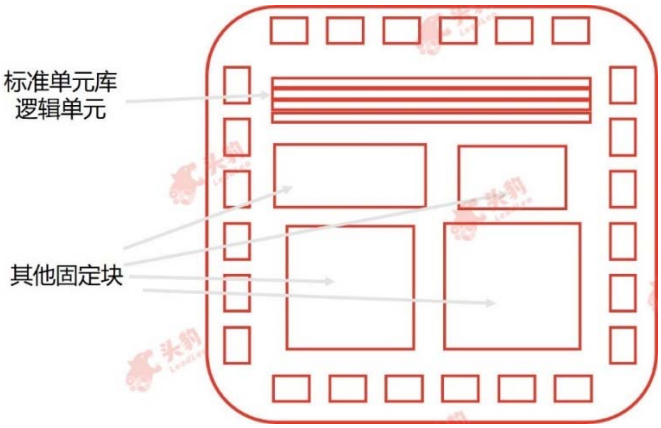


来源：头豹研究院编辑整理

b、 标准单元

该类 ASIC 芯片由选自标准单元库的逻辑单元构成。设计人员可按算法需求自行布置标准单元。除标准单元外，微控制器、微处理器等固定块也可用于标准单元 ASIC 芯片架构（见图 2-6）。

图 2-6 标准单元 ASIC 芯片结构



来源：头豹研究院编辑整理

③ 可编程 ASIC 芯片

广义而言，可编程 ASIC 芯片可分为 FPGA 芯片和 PLD 芯片。在实际生产过程中，将

FPGA 芯片列为不同于 ASIC 芯片的研究机构和企业数量不断增加，故本报告仅将 PLD（Programmable Logic Device）视为可编程 ASIC 芯片子类别。

PLD 亦称可编程逻辑器件，在结构上包括基础逻辑单元矩阵、触发器、锁存器等，其互连部分作为单个模块存在。设计人员通过对 PLD 进行编程以满足部分定制应用程序需求。

（2） ASIC 芯片可**根据终端功能**不同分类为 TPU 芯片、BPU 芯片和 NPU 芯片。

① TPU 为张量处理器，专用于机器学习。如 Google 于 2016 年 5 月研发针对 Tensorflow 平台的可编程 AI 加速器，其内部指令集在 Tensorflow 程序变化或更新算法时可运行。

② BPU 是大脑处理器，是由地平线科技提出的嵌入式人工智能处理器架构。

③ NPU 是神经网络处理器，在电路层模拟人类神经元和突触，并用深度学习指令集直接处理大规模电子神经元和突触数据。

2.2 ASIC 芯片特点

CPU 等传统芯片通过读取、执行外部程序代码指令而生成结果，相对而言，ASIC 芯片读取原始输入数据信号，并经内部逻辑电路运算后直接生成输出信号。

（1） 优点：

相对 CPU、GPU、FPGA 等类型芯片，ASIC 芯片在专用系统应用方面具备多元优势（见图 2-7）。

① **面积优势：**ASIC 芯片在设计时避免冗余逻辑单元、处理单元、寄存器、存储单元等架构，以纯粹数字逻辑电路形式构建，有利于缩小芯片面积。应对小面积芯片，同等规格晶圆可被切割出更多数量芯片，有助于企业降低晶圆成本。

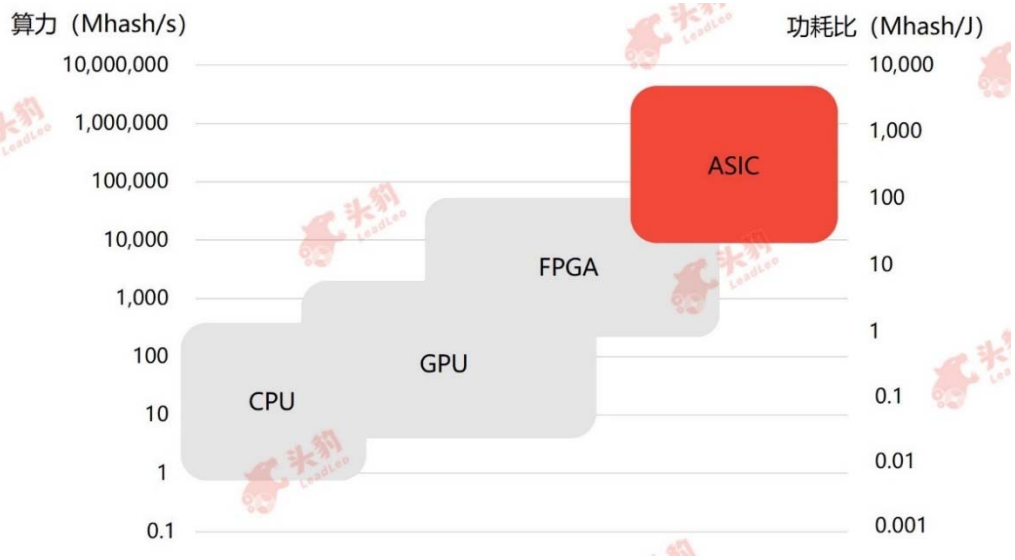
② **能耗优势：**ASIC 芯片单位算力能耗相对 CPU、GPU、FPGA 较低，如 GPU 每算力平均约消耗 0.4 瓦电力，ASIC 单位算力平均消耗约 0.2 瓦电力，更能满足新型智能家电

对能耗的限制。

③ **集成优势：**因采用定制化设计，ASIC 芯片系统、电路、工艺高度一体化，有助于客户获得高性能集成电路。

④ **价格优势：**受到体积小、运行速度高、功耗低等特点影响，ASIC 芯片价格远低于 CPU、GPU、FPGA 芯片。**当前全球市场 ASIC 芯片平均价格约为 3 美元，**远期若达到量产规模，ASIC 芯片价格有望保持持续下降态势。

图 2-7ASIC 芯片相对其他芯片在算力及能耗层面表现



来源：头豹研究院编辑整理

（2） 缺点：

① ASIC 芯片定制化程度较高，设计开发周期长，成品需要做物理设计和可靠性验证，面市时间较慢。

② ASIC 芯片对算法依赖性较高。人工智能算法高速更新迭代，导致 ASIC 芯片更新频率较高。

③ 因 ASIC 芯片定制化程度较高，研发周期相对漫长，扩大了 ASIC 成品被市场淘汰的风险。

（3） 应用示例：

① 谷歌于 2016 年推出 TPU，谷歌旗下 2017 版 AlphaGo 物理处理器中镶嵌 4 个 TPU，可支持谷歌云 TPU 平台和机器学习超级计算机。

② IBM 通过模拟大脑结构于 2014 年 8 月推出制程为 28 纳米的第二代 TrueNorth 芯片，可应用于实时视频处理。

③ 英特尔于 2017 年推出 Xeon 系列 ASIC 芯片。该系列芯片可独立充当处理器，无需附加主机处理器和辅助处理器，可应用于机器深度学习。

④ 斯坦福大学推出基于新神经形态计算架构的 ASIC 芯片运算速度为普通电脑 9,000 倍，可模拟约 100 万个大脑神经元、几十亿个突触连接。

⑤ 新兴科创企业将 ASIC 芯片应用拓展至安防、辅助驾驶、传统家电、智慧医疗等领域。

2.3 ASIC 芯片行业产业链

中国 ASIC 芯片行业产业链由上游底层算法设计企业、IP 核授权企业、EDA 工具供应商、晶圆和流片代工厂、专用材料及设备供应商，中游各类 ASIC 芯片制造商、封测厂商及下游包括移动设备制造商、智能家电制造商、工业产品制造商等在内的终端设备制造企业构成（见图 2-8）。

图 2-8 中国 ASIC 芯片行业产业链



来源：头豹研究院编辑整理

2.3.1 产业链运作方式

上游算法设计企业及 IP 核授权企业为中游 ASIC 芯片企业提供芯片算法底层架构，流片代工厂负责测试芯片算法效果。晶圆厂及其他专用材料、装备供应商为中游企业提供制造芯片所需硬件。

中游 ASIC 芯片企业负责设计、制造、测试芯片模块产品。实力较强的 ASIC 芯片企业可扩展业务至底层算法架构设计环节，整合芯片、模块及终端产品形态一体式解决方案向下游各类终端设备制造企业提供全定制或半定制运算产品和服务。中游不具备芯片设计能力的 ASIC 芯片企业平均盈利水平较低，具备小制程 ASIC 芯片设计能力的企业平均盈利水平显著高于其他同业竞争者。

下游各领域智慧终端设备制造商是 ASIC 芯片产业链的变现终端。智能移动通信设备、智慧家电设备、高端区块链运算设备、智慧工业设备等领域制造企业对中游 ASIC 芯片稳定性、高效性、低耗能等要求不断提高。下游企业消费主体采用优质 ASIC 芯片可最大化自身产品、服务附加值。**未来随 5G 移动网络、自动驾驶、法定电子货币等领域产业发展，下游各类商业客户可依托不断升级的 ASIC 芯片产品布局新营收点。**

2.3.2 产业链上游

（1） 底层算法架构设计企业

ASIC 芯片本质为运算加速引擎，其运算架构包括主控系统和辅助运算系统，架构设计通常交由具备丰富经验的大厂负责。ASIC 芯片厂商对算法架构设计及 IP 核授权企业依赖度较高，上游架构交付企业对中游 ASIC 芯片产品制造企业议价能力较高。

境外算法架构设计企业包括高通、ARM、谷歌、英特尔、微软、赛灵思、IBM 等，中国本土算法架构设计企业包括中星微、阿里平头哥等。其中，寒武纪已具备较为成熟的运算架构设计能力，其算法已大规模应用于华为加速运算产品中。

从价格角度分析，ASIC 芯片制造商委托上游企业进行算法开发的费用平均约为 200 万元。中游企业可选择一次性购买 IP 核授权或成为上游企业核心会员，核心会员在购买 IP 核授权时可享受约 10%折扣。

现阶段中国 ASIC 芯片行业中游企业对境外算法架构设计企业依赖度较高，中国本土芯片算法设计企业仅占总市场份额约 30%。2019 年起，上游算法架构产品逐渐呈现国产率提高的趋势，如华为“鸿蒙系统“诞生，为移动设备加速运算引擎换血拓展了市场空间，ASIC 芯片需求量提升。**受强劲需求驱动，中国市场有望在 5 年内扭转芯片算法架构境外主导的局面。**

（2） IP 核授权企业

中国市场具备 IP 核产能的企业较少，IP 核产品种类少，较少通过验证。ASIC 芯片企业多向境外一流厂商（如 ARM 等）缴纳会员费获得 IP 核授权。

中国市场涉足 IP 核产业的企业较少纯粹经营 IP 核产品，多同时经营 ASIC 芯片、IP 核设计服务。中国 IP 核领域代表企业如苏州国芯、神州龙芯等，该类企业处于起步发展阶段。

（3） 专用软件供应商

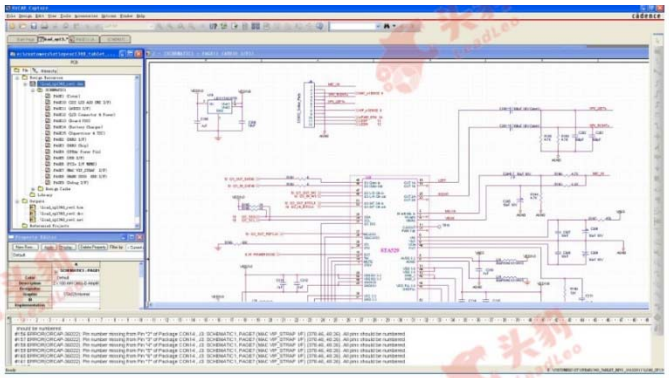
ASIC 芯片企业需通过 EDA 等芯片开发辅助软件完成芯片设计。可提供 EDA 软件的国际一流企业（如 Synopsys）向芯片研发企业收取高昂模块使用费（见图 2-9）。

中国市场可提供 EDA 产品的企业较少，以芯禾电子、华大九天、博达微科技等为代表，该类企业 EDA 相关产品形态相较全球一流企业尚不成熟。

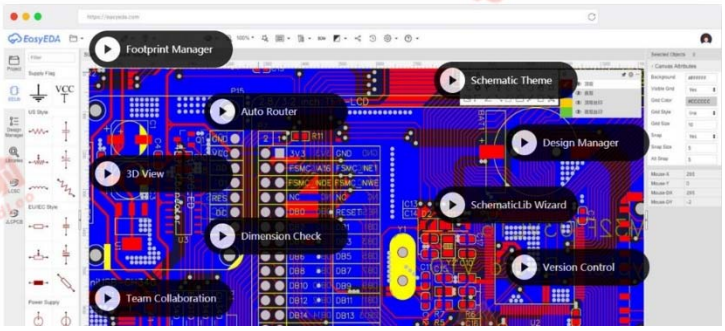
中国 ASIC 芯片企业采购境外 EDA 软件产品成本高昂，远期有待境内 EDA 企业消除与境外同类企业差距，为中游芯片企业提供价格友好型 EDA 产品。

图 2-9EDA 软件示例

传统EDA
软件示例



在线EDA
软件示例



来源：Cadence 官网、EasyEDA 官网，头豹研究院编辑整理

(4) 晶圆、流片代工厂

当前中国主流晶圆厂约 30 家，在规格上分别涵盖 8 英寸晶圆、12 英寸晶圆。其中，8 英寸晶圆厂相对 12 英寸晶圆厂数量较多。中国本土 12 英寸晶圆厂以武汉新芯、中芯国际、紫光等为例，平均月产能约 65 千片。在中国设立晶圆厂的境外厂商包括英特尔、海力士等。**中国晶圆厂发展速度较快，如武汉新芯 12 寸晶圆以平均月产能 200 千片超过海力士平均月产能 160 千片**（见图 2-10）。

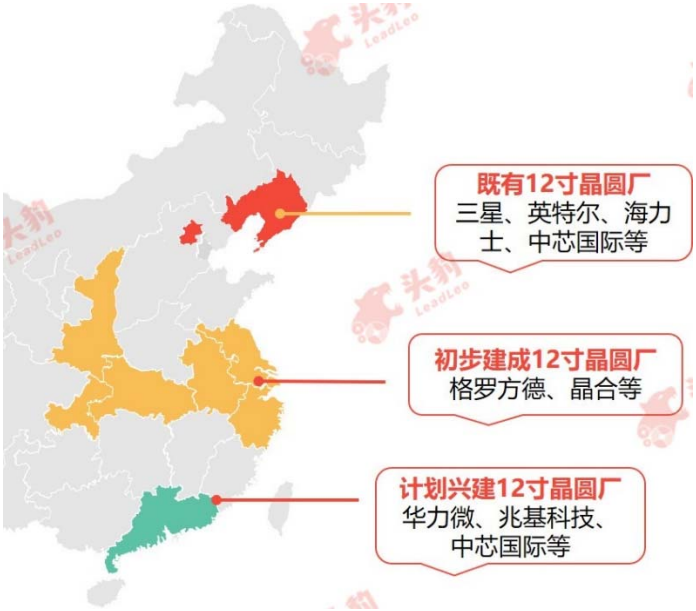
图 2-10 中国范围晶圆厂 12 寸晶圆产能，2018 年

公司名称	地理位置	晶圆尺寸	平均晶圆产能（千片/月）
中芯国际	上海	12	70
莱特尔	大连	12	60
淮安德科马	淮安	12	20
台积电	南京	12	20
联电厦门	厦门	12	50
晋华集成	泉州	12	60
华力微电子	上海	12	40
紫光	深圳	12	40
海力士	无锡	12	160
武汉新芯	武汉	12	200
万代	重庆	12	20

来源：头豹研究院编辑整理

未来全球范围内，中国晶圆市场投资空间较大，**预计截至 2020 年底，中国市场将有约 50 家晶圆厂，成为全球最大晶圆代工集中地。**从地理位置角度分析，现有 12 英寸晶圆厂多布局在中国北部地区，在建或计划中晶圆厂更多选择东部地区和南部地区 (见图 2-11)。

图 2-11 中国范围晶圆厂 12 寸晶圆产能分布



来源：头豹研究院编辑整理

部分晶圆代工厂如中芯国际、台积电等为中游企业提供流片服务。因多数 ASIC 芯片产

品未达到量产规模，流片成本相对较高。其中，40 纳米制程及以上芯片流片成本约在 200 万元至 600 万元之间，14 纳米、7 纳米等高精度芯片流片成本平均达到 1,000 万元。

2.3.3 产业链中游

中游 ASIC 芯片制造厂商为下游各类智慧设备制造企业提供 ASIC 模块产品和服务。芯片厂商较少将 ASIC 芯片本身作为产品出售，多搭配算法、配套设备（麦克风、摄像头等）或整套解决方案进行销售。

（1） **底层算法加芯片销售模式：**该销售模式下，中游企业根据预先设定的算法制造合适的芯片，在芯片、软件和算法之间形成紧密联合。中国市场该类产品单位售价平均约 2 美元，境外市场该类产品单位售价平均约达 3 美元。

（2） **ASIC 模块产品销售模式：**企业在打包算法和芯片基础上，附加语音识别、图像识别等周边功能打造 ASIC 模块产品，提高其功能完整性。**一整套 ASIC 模块产品售价平均约 5 美元，相对算法加芯片模式的 2-3 美元，该销售模式下中游厂商利润平均约提高 100%。**

（3） **产品形态方案销售模式：**对下游厂商而言，在购买 ASIC 芯片或模块基础上自行添加传感器、麦克风、摄像头等设备需耗费大量人力、物力，不利于成本把控和市场周转。

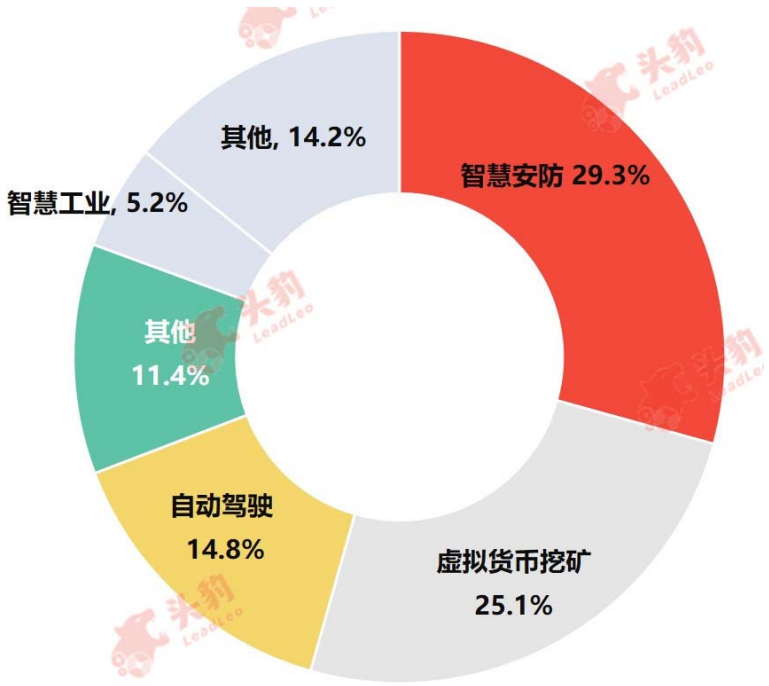
中游厂商可基于 ASIC 模块和市场需求，为下游客户设计终端产品形态。但 ASIC 芯片产品普遍定制化程度较高，中游厂商无法向所有客户提供全套设计服务。

2.3.4 产业链下游

处于 ASIC 芯片行业产业链下游的是各类消费性电子产品、工业产品制造商。ASIC 芯片应用领域包括自动驾驶、智慧工厂、智慧家电、国防军事等。其中，智慧安防领域主要应用图像识别 ASIC 芯片，在 ASIC 芯片下游各项应用领域中占比最大（见图 2-12）。中游具备 ASIC 芯片产能的企业数量有限，芯片附加值较高，下游厂商对芯片制造企业议价能力有

限。

图 2-12ASIC 芯片应用于下游各领域规模占比



来源：头豹研究院编辑整理

（1） 移动通信设备制造商

ASIC 芯片在智能移动通信设备中多发挥加速运算驱动功能。如华为麒麟 970 处理器、980 处理器大批量采用寒武纪提供的高定制化 NPU。最新麒麟 990 处理器采用海思自研 NPU。

从价格角度分析，终端设备产品售价多为核心 ASIC 芯片产品售价十几倍或以上，利润率相对高于 ASIC 芯片厂商。

下游具备较强研发实力的移动通信设备制造商逐渐深入芯片研发领域，向 ASIC 芯片行业产业链上游延伸。如华为自行研发 Kirin NPU，在 ASIC 驱动力、自身产品和解决方案之间构建有效融合，搭建全栈智慧解决方案。

（2） 智能家电制造商

ASIC 芯片及其配套产品在下游智慧家电市场已初步形成应用模式，具有广阔市场空间。受物联网趋势影响，如美的、格力、海尔、海信等家电厂商相继布局各类智能家电产品。通过嵌入 ASIC 芯片，家电产品制造商可获得更高利润，推动智慧城市建设。

（3） 智慧安防

智慧安防终端设备是 ASIC 芯片核心应用领域之一，可嵌入设备包括摄像头等传感器件。ASIC 芯片需具备较强语音识别、图像识别、视频编解码等功能以满足安防场景需求。

（4） 自动驾驶

自动驾驶领域辅助驾驶功能渗透率不断提升，辅助驾驶场景需依托摄像头、雷达等传感器数据运算功能。其中，多帧图像视频对并行运算需求量较大，传统芯片已无法满足相关算力需求，需专用 ASIC 芯片填补辅助驾驶设备对机器训练等方面的需求。

2.4 ASIC 芯片行业市场规模

2.4.1 全球及中国 ASIC 芯片销售规模

（1） 全球 ASIC 芯片销售规模

ASIC 芯片行业处于发展初期，在微型机电、智能终端等领域应用尚不成熟，未形成规模化增长态势。全球范围 ASIC 芯片销售规模增速缓慢。2014 年至 2018 年，全球范围 ASIC 芯片产品销售规模年复合增长率为 14.5%。全球范围 ASIC 芯片产品销售规模预计于 2022 年接近 60 亿美元（见图 2-13）。

图 2-13 全球 ASIC 芯片产品销售规模（按销售额计），2014-2023 预测

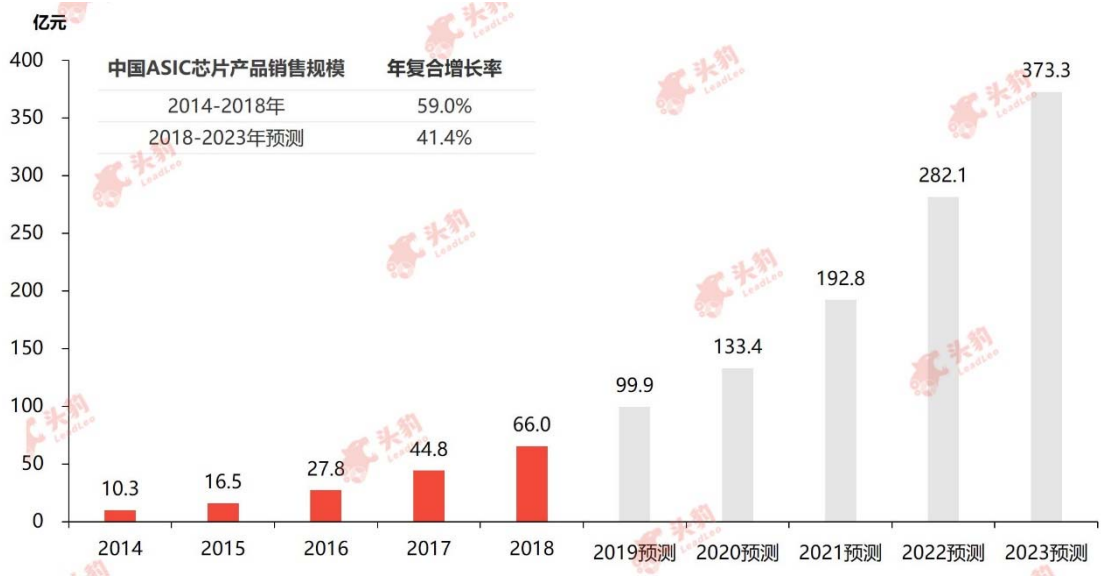


来源：弗若斯特沙利文，头豹研究院编辑整理

(2) 中国 ASIC 芯片销售规模

相对全球市场，中国范围 ASIC 芯片行业起步较晚，因受虚拟货币矿机等市场需求带动，中国 ASIC 芯片行业发展相对迅速，市场规模增长较快。2018 年，中国范围 ASIC 芯片产品销售规模约占全球销售规模 3.2%，约超过 65 亿元。年复合增长率或达约 60%。其中，半定制及可编程类 ASIC 芯片相对全定制类 ASIC 芯片设计制造速度较快。中国范围 ASIC 芯片产品销售规模预计于 2025 年接近全球销售规模 10%（见图 2-14）。

图 2-14 中国 ASIC 芯片产品销售规模（按销售额计），2014-2023 预测



来源：头豹研究院编辑整理

预计 2025 年，ASIC 芯片在人工智能芯片市场渗透率将达到约 50%，其中自动驾驶领域 ASIC 芯片渗透率或达到 100%，机器人领域 ASIC 芯片渗透率约达到 60%水平，智能家居领域 ASIC 芯片渗透率约升至 50%。传统家电领域设备运算量较大，芯片研发成本相对更高，该领域 ASIC 芯片渗透率增幅预计不超过 10%。

2018 年后中国 ASIC 芯片产品销售规模持续增长依据包括但不限于以下因素：

① 边缘计算领域将成为专用深度学习 ASIC 芯片主要营收领域。预计全球边缘推断芯片市场规模将从 2017 年 4.2 亿美元增长至 2022 年 229.6 亿美元。

② 移动通信设备、头显设备（AR、VR、MR）、平板电脑、无人机、智能家居设备等消费性电子产品将成为 ASIC 芯片产品集中应用领域。

③ 以图形架构为基础的深度学习处理器盛行，ASIC 更适用于图形架构运算环境。

④ 预计 2022 年前后，能够同时进行训练和推理的人工智能终端设备将更加普及，ASIC 芯片将被大量导入该类设备。

2.4.2 不同类别 ASIC 芯片销量份额

全定制 ASIC 芯片（如云知声语音识别 ASIC 芯片）相对半定制及可编程 ASIC 芯片研发周期长、研发成本高，市场普及度相对最低。2018 年，中国全定制类 ASIC 芯片销售额占 ASIC 芯片总销售额小于 20%。

半定制 ASIC 芯片（如华为海思 400G 高端路由器芯片）市场接受度较高，中国范围该类芯片销售额于 2018 年达到 ASIC 芯片总销售额约 60%。**受应用范围广、终端设备匹配度高、研发成本低、周转快等因素影响，未来半定制 ASIC 芯片仍将占据 ASIC 芯片市场主流。**

可编程类 ASIC 芯片销售额占整体销售额比重略高于全定制 ASIC 芯片。该类芯片可基于芯片企业自主研发核心算法，对标准 IP 核做修改，有助于 ASIC 芯片企业节省 IP 核采购成本。未来该类芯片销售额仍将高于全定制 ASIC 芯片，但较难赶上半定制 ASIC 芯片销售

规模（见**错误!未找到引用源。**）。

图 2-15 不同类别 ASIC 芯片销售额占比，2018 年



来源：头豹研究院编辑整理

3 ASIC 芯片成本

3.1 ASIC 芯片成本构成

ASIC 芯片生产过程涉及算法和电路设计、晶圆制造、封装测试三部分，具体成本可根据不同设计、制造环节细分步骤进行分析（见图 3-1）。**其中算法设计、电路设计构成软性成本，制造和封装环节构成硬性成本。**

图 3-1ASIC 芯片生产环节简图



来源：信越半导体官网、致茂电子官网、日月光官网等，头豹研究院编辑整理

（1） 算法、IP 核成本

IP 核是标准集成电路知识产权，可直接布局于硅晶圆表面。ASIC 芯片企业多使用半导体知识产权供应商（高通、ARM、谷歌、英特尔、微软、赛灵思等）研发的基于标准算法设计的 IP 核。IP 核通用性高，设计过程需耗费大量人力、物力，具备高附加值。

当前中国 ASIC 芯片企业较少具备自主设计生产 IP 核的能力，多向境外厂商购买集成产品，**低端 IP 核价格约在 10 万美元水平，高端 IP 核价格约在 1,000 万美元水平。**

采用具备程序算法 IP 核的 ASIC 芯片可用于密码验证、防伪、制造业溯源跟踪、物流、

身份验证、解密等领域，应用场景广泛。采用具备叠加算法 IP 核的 ASIC 芯片多用于数字签名、信息安全等领域。

此外，部分新型企业开设 IP 核交易平台，交叉出售 IP 核（如向 WIFI 芯片厂商出售具备蓝牙功能的 IP 核，向蓝牙芯片厂商出售具备 WIFI 功能的 IP 核）或绑定出售 IP 核（如绑定 WIFI、蓝牙、USB、DDR 等功能于同一个 IP 核）。

ASIC 芯片企业可通过加入会员方式分批获得 IP 核。如启英泰伦为开发语音识别 ASIC 芯片向 ARM 交付超过 80 万美元会员费，其 IP 核会员费用直接叠加在芯片硬件成本上，如硬件成本为 1 美元的 ASIC 芯片叠加约 0.5 美元 IP 核会员费。

（2） 设计工具成本

ASIC 芯片设计工程师多采用电子设计自动化软件工具（以下简称“EDA 工具”）编写芯片逻辑代码、模拟 PCB 电路图。EDA 工具具备调试、时序仿真测试、数据跟踪、低功耗流程设计等功能。

当前全球市场可提供 EDA 工具的企业较少，约超过 70%市场份额被 Cadence、Synopsys、Mentor 三家企业垄断，部分新型 EDA 企业可提供线上 EDA 软件平台服务（见**错误!未找到引用源。**）。

图 3-2 三家头部企业 EDA 软件产品对比简图



来源：头豹研究院编辑整理

芯片制造企业需向 EDA 软件供应商支付较为高额的工具采购费用。EDA 工具成本涉及基本功能模块费用、技术支援费用、升级维护费用等。支持 14 纳米、7 纳米等先进制程工

艺的 EDA 软件售价较高。

（3） 制造成本

ASIC 芯片制造成本分为晶圆材料成本、掩膜版成本、封测成本等（见**错误!未找到引用源。**）。

图 3-3 单位 ASIC 芯片制造成本分解简图



来源：头豹研究院编辑整理

① 晶圆成本

晶圆由硅材料制成，常见规格包括 12 英寸、8 英寸、6 英寸等。晶圆尺寸越大，可切割出的芯片越多，有助于降低单位芯片材料成本。**当前中国 ASIC 芯片企业多采用 12 英寸晶圆，1 个工程批量约使用 25 片晶圆，共约切割成 1 万颗芯片。**

芯片对晶圆纯度要求较高，构成晶圆的电子级硅材料纯度需达 99.999999%。硅片集成度越高，可靠性越好，平均成本相对降低。

当前 12 英寸晶圆单片价格平均约 100 美元，采用高端工艺（如特殊 SOI 介质隔离）的可容纳大电流、承载高电压的高档 12 英寸晶圆价格最高可达约 1,000 美元。2019 年至 2020 年期间，全球 12 英寸晶圆价格预计实现约 8%同比涨幅。

② 掩膜成本

掩膜环节作业人员通过化学方法，将设计好的电路图按照比例缩小，并映射于晶圆硅片表面，需要材料包括掩膜版、晶圆硅片、光学误差补偿物镜等。掩膜过程包括晶圆清洗、光刻、离子注入、蚀刻、离子冲洗、热处理、机械表面处理等步骤。

掩膜成本根据芯片制程不同而各异。**多数 ASIC 芯片属于一次性全定制产品，平均每批次芯片需配备约 10 万套掩膜版，每片掩膜版价格平均约在 5 美元至 60 美元之间。**

以较为成熟的 55 纳米工艺芯片为例，其全套掩膜成本约为 50 万美元。40 纳米制程和 28 纳米制程芯片全套掩膜成本分别约为 200 万美元和 400 万美元。采用 SOI 特殊介质隔离工艺的 28 纳米制程掩膜成本最高可达约 600 万美元。14 纳米、7 纳米等级别芯片掩膜成本可超过 1 亿美元。

造成掩膜成本较高的因素包括但不限于价格高昂的光刻机和蚀刻机、高昂研发成本、较低成品率等。

③ 封测成本

封装成本：晶圆完成光刻、蚀刻等步骤后需进一步封装成完整壳体。封装步骤所需设备包括减薄机、划片机、装片机、引线键合机、倒装机等。

封装成本根据芯片产量各异。芯片产量越高，分摊于每片芯片的封装成本越低，反之越高。产量较大的芯片封装成本平均约占总制造成本约 20%，最低可控制在 5%左右。产量较低的芯片封装成本平均约占总制造成本约 50%及以上。

测试成本：芯片封装成功后，晶圆代工厂需针对防震动、防酸碱、防水汽、防其他腐蚀等需求对芯片稳定性进行测试。测试成本普遍较低，平均约为封装成本 30%。部分晶圆代工厂将测试成本与封装成本打包，不另外收费。芯片产量足够大时，分摊到每片的测试成本可忽略不计。

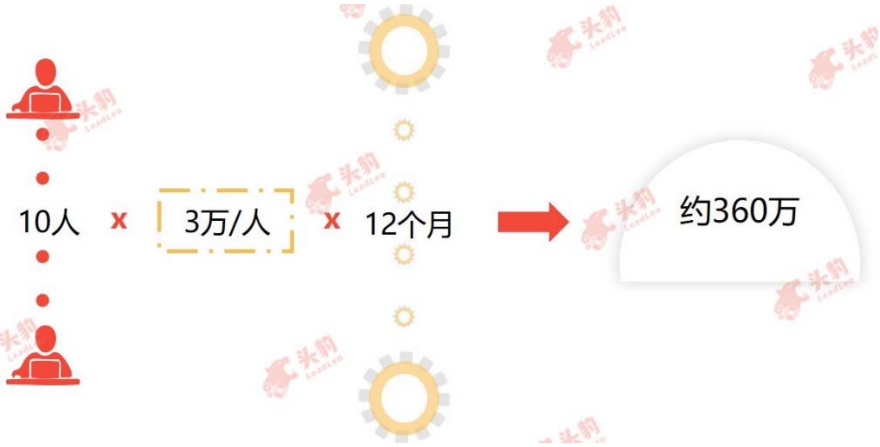
(4) 研发人力成本

相对传统集成电路（如 CPU、GPU），ASIC 芯片架构相对简洁，物理结构单一，研发过程对核心设计人员需求量相对较低。如制造 CPU、GPU 等传统集成电路的大型企业平均需 3,000 名以上核心设计人员，初创型 ASIC 芯片企业平均仅需雇佣约 5 名及以上核心研发人员。

中国市场 ASIC 芯片产品研发周期约在 9 个月至 12 个月之间，ASIC 芯片企业为芯片研发人员支付费用约为每人每月 3 万元。

假设一家初创企业雇佣最低数量核心设计人员，开发一款定制化程度较高的 ASIC 芯片，覆盖整个研发周期设计端人力成本约为 360 万元（见**错误!未找到引用源。**）。

图 3-4ASIC 芯片研发周期核心人力成本估算



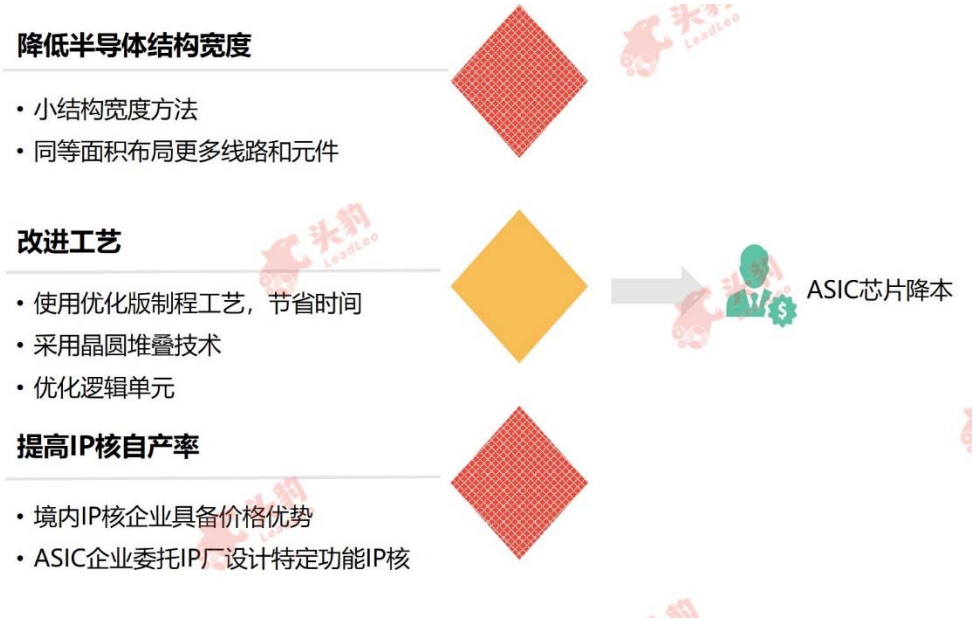
来源：头豹研究院编辑整理

较短的研发周期有助于加快芯片周转，ASIC 芯片相对 CPU、GPU 等集成电路在研发人力成本和上市时间成本方面更具优势。

3.2 ASIC 芯片降本空间

ASIC 芯片企业可通过提高裸片利用率、改良设计、提高 IP 核自产能力等方式降低分摊到每片芯片的成本（见**错误!未找到引用源。**）。

图 3-5ASIC 芯片降本方法



来源：头豹研究院编辑整理

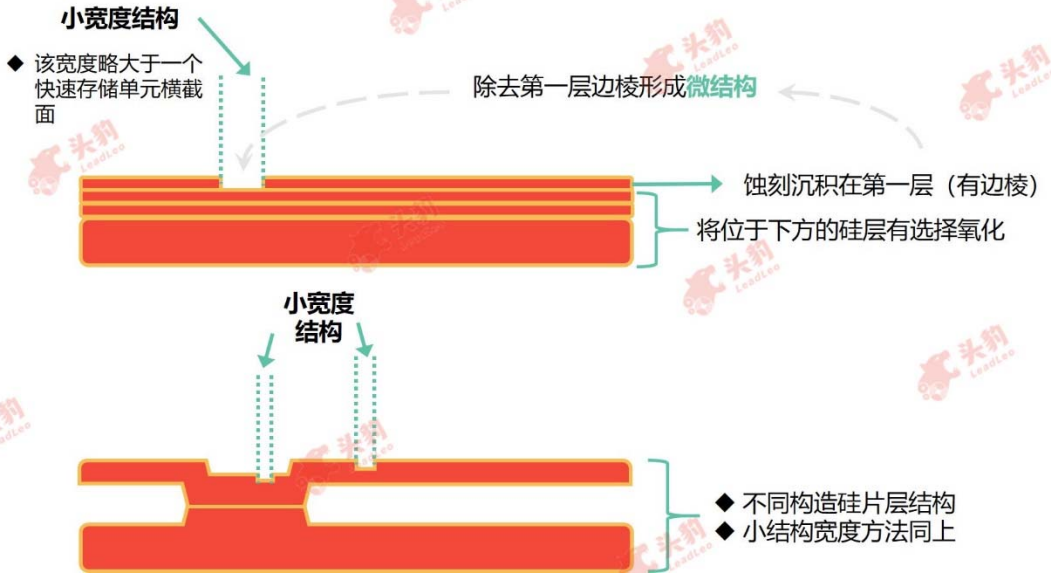
（1） 减小结构宽度降本

ASIC 芯片布线过程是在硅片半导体衬底上布局 IP 核、电路、接口等元件，元件结构和规格对电路布局起决定性作用，进而影响硅片衬底使用效率。

通过减小半导体元件间结构宽度，设计人员可在既有硅片衬底面积上布局更多 IP 核等原件，增强 ASIC 芯片功能性。

如**小结构宽度方法**专利提出，厂商可除去掩膜环节中蚀刻沉积步骤在第一层硅片上形成的部分边棱，确保除去部分宽度可容纳存储单元或其他单元，并选择性氧化小宽度结构下方硅层（见**错误!未找到引用源。**）。通过该方法，设计人员可在硅片表层布局更多元件，充分利用硅片表面积和纵深空间。

图 3-6 减小结构宽度方法示例



来源：头豹研究院编辑整理

(2) 改进工艺降本

制程升级：制程大幅升级可显著提升电子元件精细度，提高硅片裸片利用率，降低元件功耗。如 ASIC 芯片常用制程从 180 纳米逐渐升级至 55 纳米，功耗降低约 40%以上。

跨越式制程升级研发周期较长，成本较高。相对大幅升级，ASIC 芯片企业可在现有制程基础上使用优化版。**如在 40 纳米制程基础上研发使用 38 纳米制程。**优化版制程下，元件精细度更高，同等面积晶圆可被切割出更多芯片。如 38 纳米制程的 12 英寸晶圆可切割出约 2,000 片至 2,500 片芯片，该数量高于 40 纳米制程条件下 12 英寸晶圆可被切割芯片数量 5%以上，且相对 40 纳米制程芯片功耗降低约 5%以上。

堆叠技术：为加快工艺升级速度，企业可在缩小元件物理尺寸之余考虑采用晶圆堆叠技术。如在 7 纳米制程技术条件下，设计人员可垂直堆叠元件，保持原有硅片面积，获得芯片性能提升。

改进逻辑单元：在布局标准逻辑单元时，ASIC 芯片设计人员可按特定功能需求，调整标准单元结构，在保留所需功能前提下移除多余布线，形成 ASIC 特定逻辑单元，

进而节省材料成本。

(3) 提高 IP 核自产率降本

现阶段，中国 ASIC 芯片制造企业多向 ARM 等大型境外企业购买价格不菲的 IP 核，**境外厂商 IP 核产品毛利率最高可达约 90%。**IP 核多以模块为单位进行交易，随 ASIC 芯片对模块功能需求趋于多样化，芯片企业购买 IP 核成本呈指数型累加。

为扭转境外厂商垄断 IP 核市场的格局，创造价格优势，中国 IP 核企业数量及 IP 核交易基础设施逐渐增加。2017 年，中国具备自主设计 IP 核能力的企业约 1,700 家，截至 2018 年底，中国该类企业数量约达到 2,600 家。预计 2019 年底，该类企业可达 3,300 家。其中较为知名的包括寒武纪、神州龙芯、苏州国芯、芯原微电子、芯动科技等。

以和芯微电子为例，该公司 IP 核产品约有 11 类，超过 60 种。可满足 90 纳米、65 纳米、55 纳米等先进制程，同类产品平均报价相对境外厂商约降低 6%或以上，有助于 ASIC 芯片企业以较低成本获得 IP 核。

发展较为成熟的 ASIC 芯片企业除购买 IP 核外，还可选择与代工厂合作，委托设计、生产特定 IP 核。

4 ASIC 芯片行业发展现状

4.1 行业人员规模情况

数量规模：2017 年中国 ASIC 芯片行业人员规模约为 30 万，包括中国大陆地区人才、中国台湾地区人才及日本、韩国、美国、欧洲等地区引进人才。其中，中国台湾地区高端人才占比较高。**截至 2019 年上半年，随新一批计算机专业、通讯专业、电子信息工程专业高校人才毕业，中国 ASIC 芯片行业人员规模约增至 40 万人。**

人员构成：ASIC 芯片行业人力资源包括研发设计类人员、制造业人员两类。其中，研发设计类人员数量约占总从业人员数量约 65%以上，剩余人员从事相关制造业。

2019 年 ASIC 芯片行业高端设计人才薪资水平相较 2014 年约有 30%至 50%增幅 (不排除通货膨胀影响)。受薪资水平、专业技能、职业迁徙性等因素影响，研发设计人员流动率相对相关制造业人员流动率较低。

构成变化：

① 制造端：在国家鼓励半导体基础设施建设大环境下，中国半导体制造企业数量增加、规模扩大，集成电路相关差异化特殊工艺、逻辑工艺、存储工艺不断提升，ASIC 芯片行业制造端从业人员于近 5 年保持小幅稳步增长态势。

② 设计端：**中国半导体行业已结束野蛮增长时期，呈现经济化发展特点。**科创板等融资渠道加速企业资本周转，优化资源配置，进一步引导人才向高端流动。未来 ASIC 芯片行业设计端从业人员数量增幅将显著高于制造端人员数量增幅。

4.2 行业产值规模情况

全球范围集成电路全产业产值规模约处于 11,000 亿美元水平，其中材料类产业（如硅材料等）产值约为 100 亿美元，装备、封测类产业产值接近 4,000 亿美元，芯片研发、射

频、功率模拟等产业产值约在 7,000 亿美元水平。

中国范围集成电路材料类产值约为 20 亿美元，芯片研发、系统类产值约为 2,100 亿美元，装备、封测类产值约为 600 亿美元。整体而言，中国集成电路全产业产值占世界总产值比重不足 25%，中国 ASIC 芯片行业上中下游总产值占全球 ASIC 芯片行业上中下游总产值约不足 20%。中国集成电路企业设计、制造能力仍待提升。

4.3 行业营销渠道分析

方案商加经销商模式：中国 ASIC 芯片企业根据产品项目所处阶段不同，可采用**标准化方案**或**经销商代理**两种营销模式。**产品落地前期，芯片企业可经方案商确定标准化营销方案，提升产品质量稳定性及良率，待产品形态稳定后实现量产并通过经销商批量出售芯片。**部分经销商所提供代理服务可覆盖项目落地早期及量产后期。在芯片量产前提下（月均产量超过 100 万片），经销商抽成比例接近 10%（见图 4-1）。

图 4-1 经销商代理模式简图



来源：头豹研究院编辑整理

经销商代理模式：经销商可选择代理 ASIC 芯片制造端企业、设计端研发企业或同时代理两种企业。实力较强的大型终端设备品牌商可自行设立经销商与芯片研发企业对接。

（1） 代理晶圆工厂：经销商可对接 ASIC 芯片行业制造端工厂，代理模组套件形态产品，该代理模式下，经销商较易获得批量芯片供货。模组套件形态产品利润率较高，经销

商可获得更高抽成。

（2） 代理研发企业：经销商对接 ASIC 芯片设计端，多代理具备品牌优势的可为客户提供统配一体化生产服务的企业。该种代理模式下，经销商抽成水平适中。

（3） 复合代理：部分经销商同时代理制造端工厂和设计端企业，同时赚取芯片抽成和模组抽成。

（4） 代理大型品牌商：部分终端设备品牌商（如华为等）自行建立经销商渠道，对接 ASIC 芯片研发企业获得芯片供货。该模式下，终端设备商可获得更为划算的价格方案。

4.4 行业运营模式简析

中国 ASIC 芯片行业具备代表性的企业运营方式包括**专项细分运营**、**标准化方案运营**两种。其中，专项细分运营模式在人员、物资等方面消耗较大，前期投入时间成本和经济成本较高。标准化方案模式与传统电子产品运营模式较为类似，该模式下企业前期投入成本较小，可快速起步。**长期而言，专项细分模式相对标准化方案模式盈利能力约高出 2 倍。**

（1） 专项细分运营

体系层面：细分运营模式下，企业为 ASIC 芯片业务板块配备全面维运体系和人员体系，在架构上包括研发、算法、方案设计、软件系统、硬件、市场、客户等部门。公司全体围绕正在研发或推广的芯片，配备芯片算法销售、配套方案销售等多套销售方案。

该模式下，企业可组建完整客户关系团队，能够对市场需求变化做出快速反应。如中国某初创 ASIC 芯片企业为单颗 ASIC 芯片产品配备超过 20 人规模客户关系团队，可较好应对同时来自近 20 个大客户的项目需求，协助客户开展芯片嵌入、终端设备落地完整流程。

市场层面：专项细分运营模式下，ASIC 芯片企业可依托经销商、方案商，在区域链路、细分市场链路两个层面推广产品。ASIC 芯片企业可在不同区域选择不同代理商，针对不同细分市场选择不同方案商，可快速在细分领域实现产品落地。

（2） 标准化方案运营

向ASIC芯片业务转型的传统电子产品制造企业多采用标准化方案运营模式。该模式下，企业出具一套较为宽泛的标准化 ASIC 芯片解决方案，不针对特定终端设备、特定地理区域做细分。

如某早期从事机顶盒制造业务的传统企业在布局 ASIC 芯片业务时，前期采用标准化方案运营模式，将芯片软件推广完全交由算法代理公司负责，不进行策略层面的方向性规定和指导。该企业仅对芯片功能做统一规定，较少考虑终端客户将芯片应用于何种领域、如何应用等问题。

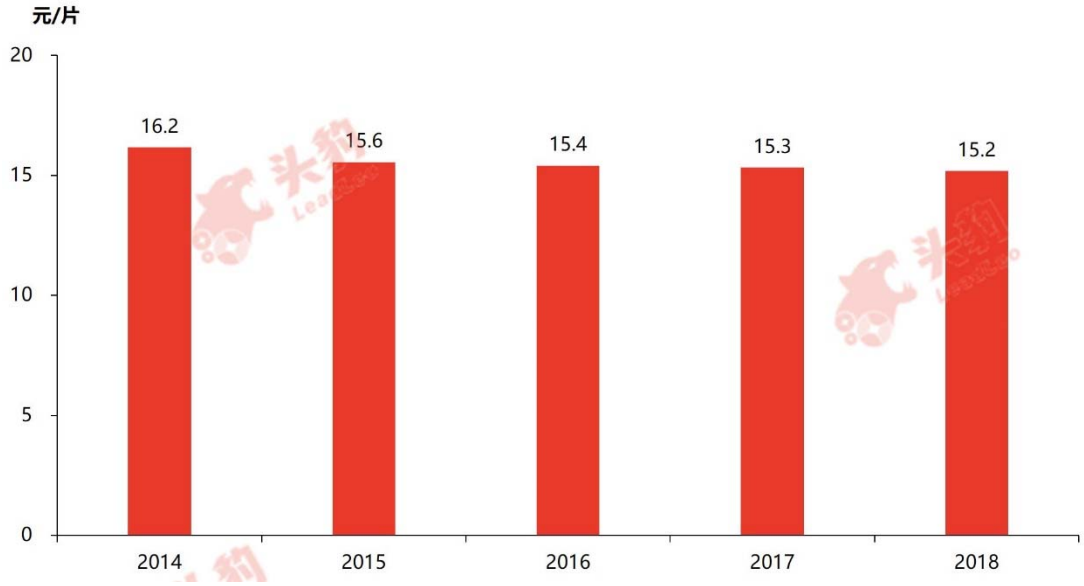
企业在该模式下多为客户提供硬件后勤支持，较少做到算法、软件支持，进而较难配合客户完成终端设备落地项目。

4.5 行业产品价格分析

（1） ASIC 芯片价格

全球范围 ASIC 芯片制造成本呈现逐年走低态势。截至 2018 年底，全球 ASIC 芯片平均价格降至约 15.2 元。随集成电路设计门槛降低、芯片制造材料升级，ASIC 芯片价格有望持续下降（见图 4-2)。此外，以模组形式出售的 ASIC 芯片制造成本涵盖模组加工费，平均价格约为 20 元。

图 4-2 全球 ASIC 芯片平均单位价格（元/片），2014-2018 年



来源：头豹研究院编辑整理

未来，助推 ASIC 芯片平均价格持续走低的因素包括但不限于以下几点：

① 芯片制造环节裸片利用率提高，光栅成本降低，助推芯片价格走低。预计 2023 年前后，ASIC 芯片制造成本或再下降约 10%。

② 芯片设计厂商可利用印刷电子技术等手段降低芯片设计门槛，提高芯片设计自动化水平，持续减少无效逻辑门、电路布局设置。

③ ASIC 芯片厂商有望快速突破 7 纳米制程工艺，小制程可减少芯片耗材。

（2） 价格影响因素

定价机制：根据国际通用芯片定价策略，芯片价格平均约为芯片硬件成本 2.5 倍。中国 ASIC 芯片企业多需向境外厂商购买价格昂贵的 IP 核，成本相对更高，芯片平均定价略高于硬件成本 2.5 倍。

市场诉求因素：影响 ASIC 芯片价格的核心因素为市场诉求，芯片价格根据应用场景不同各异。以语音识别类 ASIC 芯片为例，应用于大型设备（如大型家电等）的语音识别芯片价格较高，应用于小型设备（如照明等）的同类芯片价格相对降低 50%及以上。

迭代因素：版本迭代因素可能导致 ASIC 芯片价格上升或下降。

① 增强版：后续版本芯片可为原有芯片增强版，企业根据客户需求对原有芯片做功能附加，价格增幅根据附加功能不同处于 10%或更高水平。芯片企业可在推出增强版芯片同时降价向低端市场推广前代芯片。

② 简化版：芯片企业根据终端设备产品形态要求对原有芯片做裁剪，简化为性能不变、功能精简版本，以使客户用相对更便宜的价格获得核心功能。**芯片简化导致的价格降幅较大程度受到客户期望值及心理预期影响。**企业为培养客户忠诚度，尽可能提供最优惠方案。

定价案例：在 ASIC 芯片行业 TOP20 企业有多年商务拓展经验的行业专家曾参与一款功能独特的 ASIC 芯片产品定价全过程。

根据国际通用定价策略，该款芯片初期定价约在 2 美元至 3 美元水平。初期销售过程中，专家所在企业判定芯片利润率过低，遂在芯片基础上添加程序、电路板、显示屏、电池等构成模组。模组形态产品可嵌入其他设备或独立使用，其客户群体对价格敏感度相对较低。

专家所在企业经过报价、客户议价过程，并完成一系列市场评测、客户心理预期评测，最终对模组形态产品定价在 20 美元至 30 美元水平，该定价相对初始芯片形态产品价格高约 10 倍，毛利率达到约 65%。

5 中国 ASIC 芯片行业商业案例

5.1 量产 ASIC 芯片案例

（1） 芯片量产指标简述

根据 ASIC 芯片行业市场经验，年产量超过 1,000 万片的 ASIC 芯片可获得终端客户企业（如美的、格力、华为等）认可，可全面覆盖客户企业全品类终端设备，达到全面使用目标。

年产量处于 100 万片至 1,000 万片级别的 ASIC 芯片使用范围相对较窄，多数覆盖客户企业 1 至 2 种终端设备。

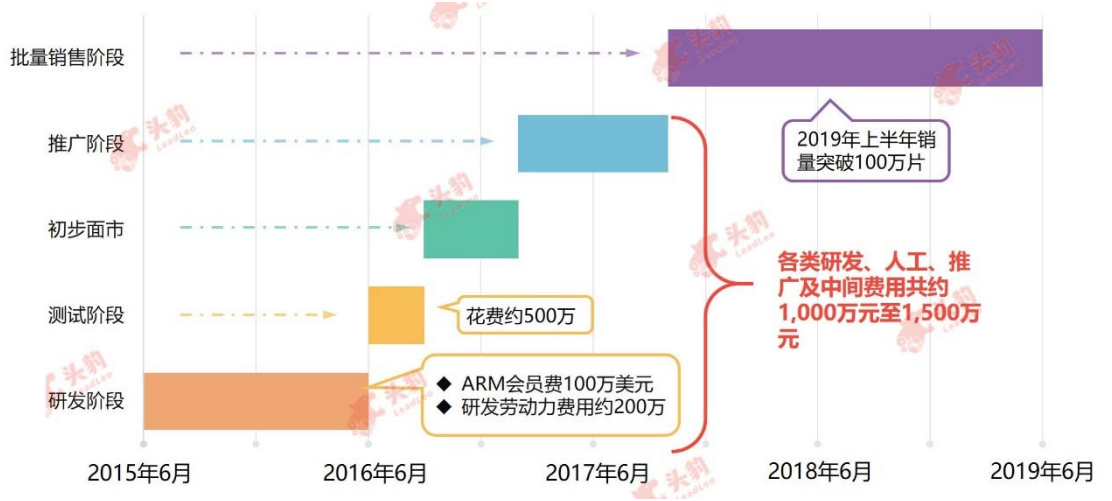
ASIC 芯片年产量处于 10 万片至 100 万片级别时，客户企业多用该类芯片做少量测试项目，以检验终端设备稳定性。年产量小于 10 万片的 ASIC 芯片属于不合格产品。

（2） 语音识别 ASIC 芯片案例

在 ASIC 芯片行业 TOP10 企业有多年产品开发、市场拓展、新物料导入等经验的某行业专家曾负责一**款制程为 110 纳米的工业级别语音识别 ASIC 芯片**项目，专家完整跟踪该款 ASIC 芯片研发设计及批量销售全流程（见图 5-1）。

该款芯片使用单 NP 架构，附加 ARM 供应的 IP 核，自 2015 年 6 月启动研发，至 2016 年 6 月初步完成芯片设计，并进入第一批样品芯片流片测试阶段。

图 5-1 语音识别 ASIC 芯片研发销售时间线



来源：头豹研究院编辑整理

研发阶段：专家所在公司向 ARM 支付 100 万美元会员费，获得底层算法架构和 IP 核授权。该款 ASIC 芯片由 5 名工程师负责设计，全研发周期内企业向研发人员约支付人工费用 200 万元。

测试阶段：该款芯片共经历两次流片，历时约 3 个月。其中，第一次流片约花费 400 万元，并于流片结束后返回约 10 万片合格芯片。第二次流片主要针对特定功能（如降噪、距离识别）对芯片内部结构做优化，并针对 ARM 提供的标准 IP 核进行调整，约花费 100 万元。

面市、推广阶段：该款芯片经过测试后于 2016 年 12 月完成认证，并正式面市。该专家负责于 2017 年 2 月至 10 月对该芯片产品进行规模化推广。2017 年 10 月，该款产品获得首轮大批量稳定订单，订单量约超过 10,000 套。

整体而言，该款 ASIC 芯片从研发到落地共消耗各类研发、人工、推广及中间费用约 1,000 万元至 1,500 万元。

批量销售阶段：该芯片目标客户为美的、海尔、海信等家电厂商，主打 B2B 销售模式。

① 从销售量角度分析，2018 年末，专家所在项目组完成约 50 万片该款 ASIC 芯片销售目标，并于 2019 年上半年实现 100 万片总销量。

② 从产品形式角度分析，该款芯片包括单纯算法加芯片、通用型模块（附加 2 至 3 款软件程序）、整体方案（包括遥控器、插座、开关等）三种销售方案。截至 2019 年上半年，单纯算法加芯片方案约售出超过 20 万片芯片，通用型模块方案售出约 60 万片芯片，整体方案售出不足 20 万片芯片。其中，通用型模块方案利润率最高。

③ 该企业为客户提供 4 年内芯片包换售后承诺。

5.2 未量产 ASIC 芯片案例

（1） 设计外包 ASIC 芯片案例

① ASIC 芯片设计模式

ASIC 芯片企业在芯片研发环节可选择自主设计芯片（如全志、九天睿芯、杭州国芯等企业）或外包设计与自主验证相结合（如云知声、出门问问等企业）。相对而言，自主设计芯片与外包设计芯片时间成本、经济成本、远期成本各异（见图 5-2）。

时间成本：芯片设计代工企业具备专业设计人员及设备，研发经验丰富，可在较短时间内交付特定功能芯片设计方案。ASIC 芯片企业自主设计芯片周期较长，平均超过 9 个月。

经济成本：代理设计公司向 ASIC 芯片企业索取费用相对 ASIC 芯片企业自行聘请工程师成本高约 10%至 20%。

远期成本：从远期芯片迭代角度分析，设计外包可能导致第二代、第三代芯片功能与 ASIC 芯片企业规划结果不一致，迭代性较差。ASIC 芯片企业自行设计可保证核心功能模块自主知识产权掌控力，满足市场对功能升级的需求。

图 5-2 自主设计芯片相对外包设计芯片



来源：头豹研究院编辑整理

② 外包设计案例

中国 ASIC 芯片行业某 TOP30 企业采用外包设计模式开发一款制程为 55 纳米，采用单 NP 架构的 ASIC 芯片。该芯片可支持语音识别、图像识别等功能及其他 AI 算法，受用面较广。

该企业于 2016 年完成基础准备工作后于 2017 年 6 约正式委托外包设计公司开始研发工作，研发环节历时接近 9 个月。2018 年 3 月，该款 ASIC 芯片进入推广阶段，并于 9 月应用于客户企业终端设备。2019 年 3 月，该芯片初步进入第一批生产阶段，生产规模约为 10 万片，售价与市面多数 ASIC 芯片相当，约为 2 美元。

因该款 ASIC 芯片设计完全依赖外部支持，芯片企业对核心模块、算法缺乏掌控，芯片功能表现不及预期，至今尚未充分得到市场认可。**依此案例可见，算法完全外包模式有碍于实现 ASIC 芯片量产目标。**为扩大芯片销量，扭转非量产困境，该企业着手规划芯片转型方案。

(2) 双 NP 架构 ASIC 芯片案例

根据芯片算法结构不同，研发成本有较大差异。当前中国市场多数 ASIC 芯片搭载单 NP

架构及 ARM 授权 IP 核（NP 架构单位成本略高于 ARM 提供单位 IP 核成本），采用该算法结构的芯片成本适中，售价平均约为 2 美元。

由中国 ASIC 芯片行业某 TOP10 企业研发生产的具备语音识别和降噪功能的 ASIC 芯片采用双 NP 架构搭配 ARM 授权 IP 核算法结构，研发周期约 1 年半。该芯片于 2019 年 7 月通过测试，并于 9 月进入第一批规模出货阶段。

因采用双 NP 架构，该芯片**单位成本偏高，**与多数 ASIC 芯片**单位价格**相当，约为 2 美元。若基于 2 美元成本定价，该款 ASIC 芯片将面临价格脱轨状况，难以提高市场占有率。

为避免市占率不足问题，该企业采取策略如下：

① 以等于或低于单位成本的价格出售首批流片成功返回的 5 万片芯片，抢占市场份额。

② 在第一代基础上，第二代芯片采用单 NP 架构并取代第一代产品。该款芯片预计于 2020 年 6 月进入第二批规模生产出货阶段。

6 中国 ASIC 芯片行业投资价值及风险分析

6.1 中国 ASIC 芯片行业投资建议

从应用领域角度分析，未来值得投资的 ASIC 芯片类别包括语音识别 ASIC 芯片、定制化 ASIC 变频芯片、ASIC 传感器芯片及音视频解码处理 ASIC 芯片等。

（1） 图像识别 ASIC 芯片

中国图像识别 ASIC 芯片市场已处于投资半饱和阶段。截至 2018 年底，中国图像识别技术领域投资事件超过 70 起，总投资额超 320 亿元，显著高于其他类别 ASIC 芯片领域投资规模（见图 6-1）。图像识别 ASIC 芯片是截至当前运算效率最高的 ASIC 芯片，其结构趋于简单，可稳定运行各类算法，广泛应用于安检设备、监控设备等图像识别领域。

图 6-1 图像识别领域代表投资事件，2018 年

公司名称	项目名称	轮次	投资时间	融资额	投资方
旷视科技	Face++	D轮	2018年7月	6亿美元	阿里巴巴、博裕资本
商汤科技	Sense Time	D轮	2018年9月	10亿美元	软银中国等
		C+轮	2018年5月	6.2亿美元	厚朴基金、富达投资、老虎基金、银湖投资、深创投等
		C轮	2018年4月	6亿美元	阿里巴巴、苏宁、海阔天空创投等
依图科技	蜻蜓眼	C+轮	2018年7月	1亿美元	兴业资管等
		C+轮	2018年6月	2亿美元	工银国际、高成资本等

来源：头豹研究院编辑整理

2017 年，中国人脸识别市场规模超过 20 亿元，并预计于未来 5 年保持约 20%年复合增长率，约在 2023 年达到约 60 亿元市场规模。图像识别 ASIC 芯片企业如紫光国芯、京微齐力等已进入较为成熟发展阶段，可通过优化 ASIC 芯片编码算法、增加内嵌功能等方法

收割后半段红利。

(2) 语音识别 ASIC 芯片

中国语音识别 ASIC 芯片市场处于中期投资阶段。在 ASIC 芯片行业 TOP5 企业有多年产品开发经验的行业专家表示，语音识别 ASIC 芯片市场将于 2020 年至 2021 年进入爆发式高速增长阶段，是资本入局该领域的最佳时期。

2018 年至 2019 年上半年，数量众多的大中小型芯片企业入局中国语音识别 ASIC 芯片市场。从销售额角度分析，2017 年至 2018 年，中国语音识别 ASIC 芯片销售规模约实现 3 倍增长，2018 年至 2019 年初，该市场规模同比增长约 2 倍，2020 年该规模有望保持 2 倍同比增速。

(3) ASIC 变频芯片

DSP 变频芯片多用于空调、电视、机顶盒、音箱等家电设备。传统变频芯片多为 CPU 类芯片，价格位处于 0.5 美元至 1 美元水平。

变频芯片应用范围广泛，为拓展业务格局，深圳九天睿芯等企业着手研发定制程度较高的 ASIC 变频芯片。但该类企业需应对来自较为成熟的大型传统变频芯片企业的竞争，较难保证在短期内获得大规模市场份额。

基于 ASIC 芯片在功耗、运算效率等方面优势，ASIC 变频芯片有助于提高变频模数转换效率，增加变频芯片功能。相对传统基于 CPU 的变频芯片，定制化 ASIC 变频芯片能耗或降低约 30%。

当前 ASIC 芯片平均价格为 2 美元，远期变频 ASIC 芯片价格或与传统 DSP 变频芯片价格相当，专家预计 ASIC 变频芯片有望于 5 个月至 6 个月之间实现市场规模爆发。

(4) 传感器 ASIC 芯片

CPU 等传统芯片已在传感器中得到规模化应用，但稳定性有待提升，如 CPU 温度传感

器依靠电流值决定温度值输出，存在数据不准确等现象。专用芯片 ASIC 应用于传感器可提升运算效率和准确性，满足客户对特定功能的需求。

现阶段传感器 ASIC 芯片领域处于初步发展阶段，因传感器应用领域广泛，传感器 ASIC 芯片具备较大市场潜力，可嵌入气体传感器、动力传感器、陀螺仪等设备，应用于智能安防、自动驾驶、智慧医疗、智能家居、物联网等场景。但中国尚缺一流水平传感器企业，市面尚未出现较为合适的 ASIC 传感器芯片。

专家表示，考虑到传感器应用面较为广泛及 ASIC 芯片在专用性、功耗、运算效率等方面具备优势两个因素，传感器 ASIC 芯片或成为投资价值最高的领域之一。表现优秀的传感器 ASIC 芯片创业企业较易在短期内达到 1,000 万片级别量产水平。

传感器属于高精尖产品，报价普遍较高且处于稳定波动范围。未来注资传感器 ASIC 芯片领域所得回报或高于投资额 10 倍。

（5） 投资盲点

专家指出，完全外包商业模式下，企业缺乏核心自主知识产权，易产生流片失败、算法兼容性差、功能不达标等问题。应对采取完全外包商业模式的创投型 ASIC 芯片企业，投资主体需在全面深入研究基础上做出投资决定。

如中国某语音识别 ASIC 芯片初创企业采用算法、验证完全外包商业模式，于 2018 年进行流片，其流片返回芯片与终端设备匹配度过低，至今未进入批量生产阶段，证明流片失败。

6.2 中国 ASIC 芯片行业投资风险

（1） 市场风险

① **接受度风险：**现阶段 ASIC 芯片产品普及率较低，普通消费者对芯片嵌入智慧家电产品接受度有待提升。以语音识别 ASIC 芯片产品为例，2019 年上半年，中国市场售出家

电数量约 1.5 亿台，相对而言，嵌入 ASIC 芯片的家电数量不足 500 万台，占比不足 4%。

语音识别 ASIC 芯片市场虽呈现爆发式增长苗头，但其市场总量仍然较小。如 2019 年上半年销量较高的百度音箱，其家庭普及率和激活率仍然较低。再如思必驰生产的语音识别家电产品，截至 2019 年上半年，其总销量不足 10 万台。

若未来两年普通消费者对 ASIC 芯片嵌入产品接受度有显著提升，中国范围嵌入语音识别 ASIC 芯片的家电销量或达每年 3,000 万台水平。

② **大厂竞争风险：**ASIC 芯片企业入局传统变频芯片、传感器芯片等市场将直面集成电路业界大厂（如 Power Integrations、亚德诺半导体等）开展竞争。**该类国际一流大型企业把持约 80%变频芯片、传感器芯片市场份额，创投型 ASIC 芯片企业需与其他中小型企业分割约 20%市场份额，竞争较为激烈。**此外，传统大厂未来或看好 ASIC 芯片技术，转型布局 ASIC 变频芯片、ASIC 传感器芯片产品线，创投型 ASIC 芯片企业易遭遇吞噬、排挤。

应对大厂竞争风险，创投型 ASIC 芯片企业可选择布局结构较为简单、价值较低的产品线。以安防设备所用二氧化硫传感器、气体传感器为例，传统大厂出品该类传感器价格约处于几十美元至 100 美元水平，**ASIC 芯片企业可通过降低精度、专供家庭类简单环境等方法，提供 7 美元至 10 美元价格水平的 ASIC 芯片传感器。在此价格优势下，初创企业有望迅速抢占约 50%细分产品市场份额。**

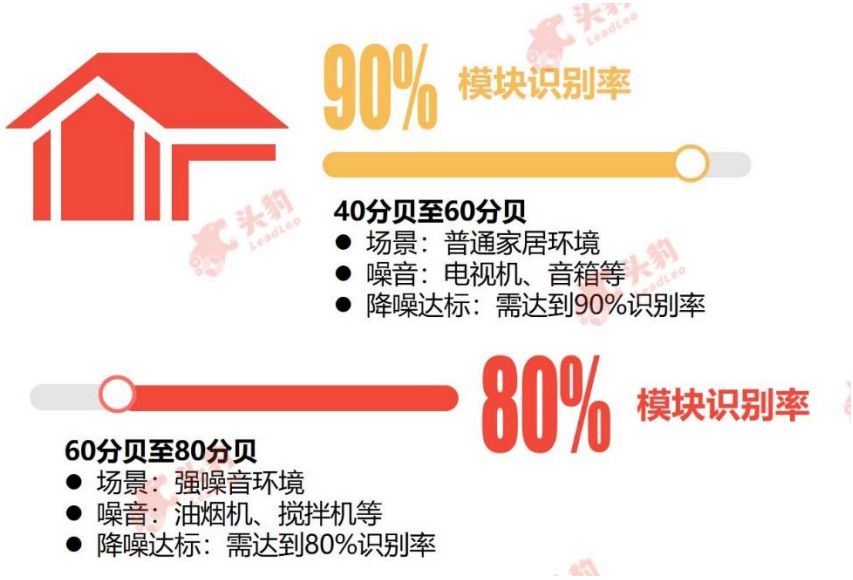
（2） 研发风险

创投型 ASIC 芯片企业面临研发风险来自沉没成本和算法兼容度等方面。

① **融合度风险：**完全外包设计、验证所产 ASIC 芯片易产生算法兼容度较低、与终端设备融合度不达标等问题。以具备降噪功能的语音识别 ASIC 芯片为例，在 40 分贝至 60 分

贝和 60 分贝至 80 分贝环境下，语音识别模块需分别达到语音 90%、80%识别率方可达到量产要求（见图 6-2）。某初创公司以外包模式研发所得降噪 ASIC 芯片模块识别率不达标，至今未通过流片检验。

图 6-2 语音识别 ASIC 芯片模块识别率指标



来源：头豹研究院编辑整理

② **不确定性风险：**CPU 等传统芯片目标客户较为明确，芯片公司在设计前已掌握目标市场需求。ASIC 芯片项目在研发阶段对目标市场掌握程度较低，创投型企业尚不确定目标客户体量，较难把握终端设备用户对产品功能的需求变化。

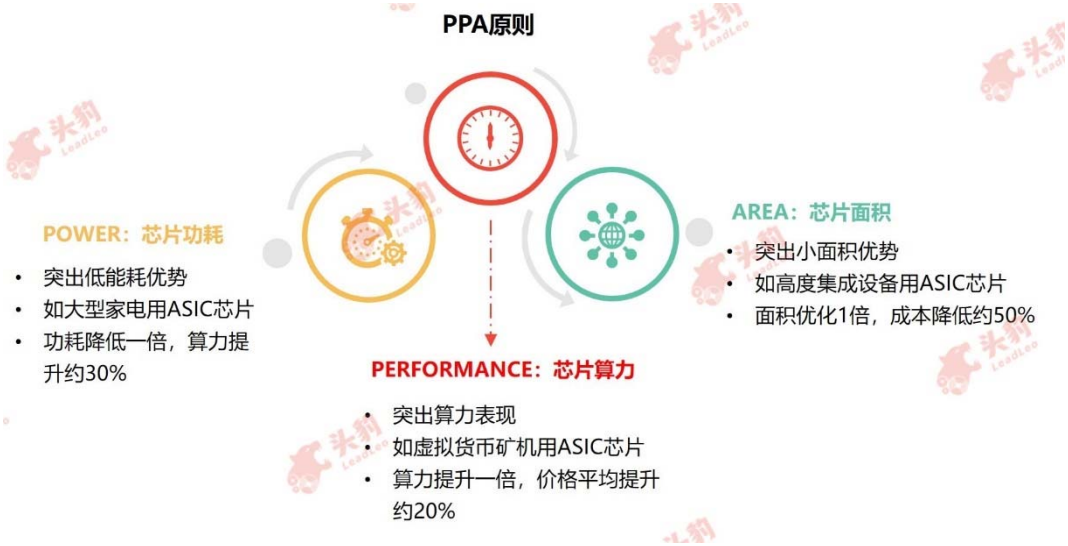
③ **沉没成本风险：**自主设计芯片企业平均需花费约 18 个月时间研发 ASIC 芯片，外包型芯片企业平均需花费约 9 个月时间开发 ASIC 芯片。研发过程投入较高，周期较长，初创型企业较难负担流片失败等沉没成本。

④ **迭代风险：**芯片行业迭代进化速度快，使用旧方法研发芯片的初创型企业易与市场节奏脱节，产品易遭淘汰。

⑤ **平衡风险：**集成电路研发人员设计芯片需遵循 PPA 原则，即在功耗、算力、面积之间协调平衡（见图 6-3）。虚拟货币矿机用 ASIC 芯片研发人员多追求短期内冲击高算力目标，多舍弃产品良率、功耗、面积等参数表现。此外，设计人员采用敏捷设计理念，

直接跳过原型验证环节对接后端数据布线。该类芯片研发周期、验证周期大幅缩短（约9周），一旦算法与设备融合度达不到要求，则整颗芯片不达标，企业将承担全部研发、制造环节沉没成本损失，风险度较高。

图 6-3 集成电路行业产品设计 PPA 原则



来源：头豹研究院编辑整理

（3） 供应链风险

制造 ASIC 芯片所需硬件材料主要为硅晶圆，保持晶圆稳定供应是保证芯片成功销售的前提。现阶段中国芯片企业多采用日本、韩国、中国台湾等地区出产的晶圆，原材料产地经济环境、自然环境等稳定性对晶圆供应链影响较大。

如因自然灾害导致的晶圆断供可能导致中游 ASIC 芯片企业受损。2018 年第三季度，台积电对接 7 纳米芯片的晶圆厂遭到地震影响，大批晶圆报废，导致近 2 个月晶圆供应链断裂。受此事件影响，某大型芯片企业当季度芯片良率明显降低，其当季营收同比降低约0.3%。

（4） 管理风险

集成电路企业经过长久发展，已形成较为成熟的管理方式。传统管理方法严格遵守项目流程、设计规律，尊重设计规则的延续性、严肃性，具体表现如：①前端环节与后端环节紧密衔接，设计流程无跳跃；②每一步验证须达到规定指标方可进行后续验证、流片、测试等

环节。

部分入局 ASIC 芯片行业的新兴互联网企业提出以互联网方式对芯片设计流程进行改造，舍弃传统管理方法。该种管理思维易造成对项目流程、设计规则的不当改变，进而导致顾此失彼。如某新入局 ASIC 芯片市场的互联网企业打造一款 55 纳米芯片，极力追求面积缩减并跳过验证环节，最终导致算法失败，三次流片皆未通过测试，平均每次流片失败导致企业损失约 50 万美元。

应对三次及以上流片失败 ASIC 芯片案例，投资者应注意责任企业是否存在决策层面问题。

7 中国 ASIC 芯片行业驱动因素

7.1 深度学习运算驱动 ASIC 芯片工艺升级

在 ASIC 芯片行业 TOP10 企业有多年产品管理、客户开发经验的行业专家表示，深度学习场景下，机器算法训练模型对芯片运算速度、效率、能耗等层面要求提高，驱动 ASIC 芯片设计和制造工艺经历多轮升级，向自动化和小制程方向演进。

（1） 传统芯片落后于需求

深度学习场景机器训练模型涉及超过百层隐层结构，每单位隐层结构上神经元数目根据数据样本量各异。机器训练过程每进行一次运算，底层所有神经元需配合完成计算，平均计算量约为千万级或更高量级，总计算量几何式增长。

传统 CPU 芯片等运算引擎依据冯诺依曼架构设计，多按照数据存储顺序进行串行运算，计算能力和数据存储能力落后于机器训练场景需求。如传统 X86 架构 CPU 芯片已滞后于摩尔定律，由谷歌发起的 Brain 训练项目需采用 16,000 个 CPU 核以保证模型准确性，CPU 等传统芯片计算力已接近极限。

（2） ASIC 芯片满足定制需求

深度学习算法需在高阶运算和低阶运算之间转换，存在计算量爆发现象，需运算引擎支持高阶运算以提高计算效率。

ASIC 芯片具备高定制化、体积小、重量轻、功耗低、保密性强等优点，可通过特定线路设计保证对高阶运算、并行运算的支持。

（3） ASIC 芯片工艺持续改进

深度学习领域神经网络层数不断增加，几何式增长的计算量需求推进 ASIC 芯片制造工艺向小制程方向演进。

2017 年 4 月，由台积电出产的 7 纳米工艺初步完成试生产。2018 年上半年，11 纳米芯片出货量激增。2019 年上半年，5 纳米工艺进入试生产阶段。现阶段商用 ASIC 芯片开始从 40 纳米、55 纳米等制程规格向 14 纳米、7 纳米规格迈进。随制造工艺升级，芯片算力呈现指数级增长趋势（见图 7-1）。

图 7-1 工艺升级推动 ASIC 芯片算力提升

ASIC芯片制程	65纳米	40纳米	28纳米	16纳米	10纳米	7纳米
单位制造成本（片/美元）	0.053	0.027	0.019	0.019	0.018	0.017
算力（Mhash/s）	20.2	92.1	367.8	626.2	1,091.2	1,749.4

来源：头豹研究院编辑整理

ASIC 制程演进可有效应对神经网络层数增加导致的计算量爆发问题，有助于提高深度学习计算模型精度，增加机器学习在语音识别、图像识别等领域的应用价值。

（4） ASIC 芯片设计自动化

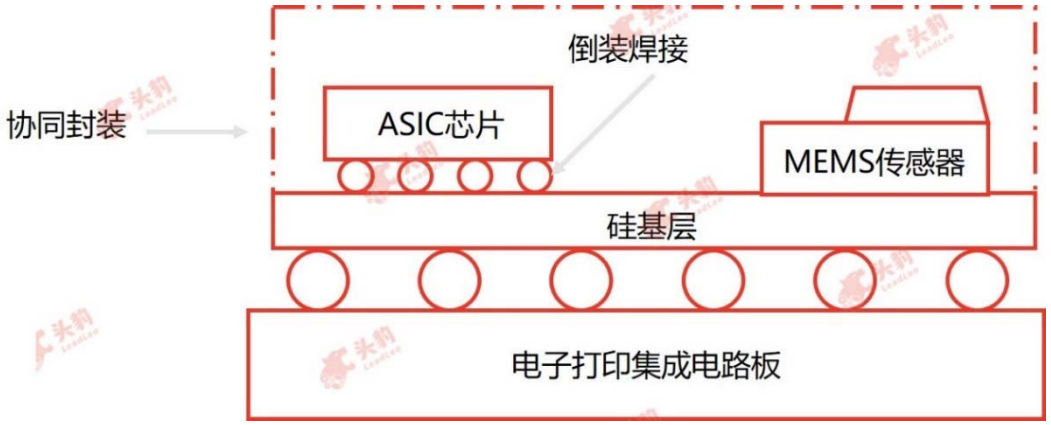
传统模式下 ASIC 芯片设计多采用全手工方式进行。随机器训练技术和电子信息技术发展，ASIC 芯片设计方式从全手工模式逐渐过渡到计算机辅助设计，直至电子自动化设计模式。

电子自动化设计尤其适用于可编程类 ASIC 芯片，可针对深度学习运算需求对集成电路硅片连线层、扩散层、离子注入层以及晶体管芯做自动规划，大幅缩短 ASIC 芯片开发周期。

7.2 MEMS 协同设计推动 ASIC 算法开发

MEMS 器件制造过程与集成电路类似，采用批处理式微制造技术。因制造工艺相似，MEMS 器件与 ASIC 芯片集成潜力较高，协同设计有助于提升可编程类 ASIC 芯片性能（见图 7-2）。

图 7-2MEMS 与 ASIC 协同封装结构简图



来源：头豹研究院编辑整理

（1） MEMS 传感器应用范围广泛

MEMS 器件被广泛应用于汽车、工业、消费电子品、化工、医疗、航空航天等领域，相关产品如智能手机（采用 MEMS 传感器、MEMS 麦克风）、智能可穿戴设备（智能手表）、打印机喷嘴、投影仪（采用 MEMS 微镜）、汽车加速度计、继电器等。

MEMS 器件进入快速发展阶段，相关技术逐渐成熟。与 ASIC 芯片类似，MEMS 器件具备体积小、重量轻、功耗低、可靠性高等优点。每单位 8 英寸硅片可被切割出约 1,000 个 MEMS 传感器芯片。截至 2018 年底，全球范围 MEMS 传感器市场规模约达 67.9 亿美元。

（2） ASIC 芯片成本占比提升

MEMS 器件逐渐向小型化、智能化方向发展，随 MEMS 器件应用领域拓展，厂商对器件信号强度、功能多样性、算法融合性要求更高，MEMS 器件与 ASIC 芯片高度集成势在必行。

高性能 MEMS 传感器件中，ASIC 芯片成本约达到 33%。其中，结构较为简单的加速度计 ASIC、麦克风 ASIC 约占总成本 14%，结构较为复杂的陀螺仪 ASIC 和 MEMS 振荡器 ASIC 等约占总成本 34%以上。在算法融合需求驱动下，MEMS 器件中 ASIC 芯片将趋于复杂，成本占比将持续走高。

（3） 推动可编程 ASIC 芯片开发

① 惯性传感器

惯性传感器用于测量加速度、倾斜角度、冲击振动程度等参数，多应用于导航、定位定向、运动载体控制等系统，器件复杂度较高。高性能惯性传感器结合可编程 ASIC 芯片能有效减轻 MEMS 模组运行负担，便于终端客户借助 ASIC 开发板了解传感器特征。

如芯片设计公司 Si Ware 针对单轴惯性传感器推出 ASIC 方案，同时加速 ASIC 和 MEMS 研发工作，协助 MEMS 厂商将平均设计周期从 15 个月降低至 7.5 个月。该公司推出的搭载 ASIC 芯片的 MEMS 光谱仪芯片可应用于手机等移动终端。

② 电容式传感器

电容式传感器用于位移、角度、振动、速度、压力等测量，是参数可变的电容器。电容式传感器结合可编程 ASIC 芯片可减少器件开发时间，调整器件阈值以满足特定需求。如芯片设计公司 Acam 开发的第二代 ASIC 芯片被用于商业化中档压力传感器和高性能湿度传感器中。功能复杂的 ASIC 芯片面积相对较大，或增加 MEMS 器件制造成本，驱动芯片开发企业提出更加精简的解决方案。

8 中国 ASIC 芯片行业制约因素

8.1 高端专业人才紧缺

全球人工智能芯片行业对人才的需求量已位列各人工智能领域人才需求量排行榜的第二，各国对人工智能芯片行业的人才争夺将更加激烈。人才储备量不足，容易导致行业发展滞后，严重制约人工智能芯片行业的发展。

ASIC 芯片行业属于技术密集型产业，对人才需求量大，但该领域优秀学者多数分布在经济发达国家，中国在该领域人才储备量较少。现阶段，中国芯片产业从业人员总数不足 30 万人，其中高端人才供给严重不足、高水平技术工程师高度缺乏。高端人才缺乏制约中国 ASIC 芯片行业算法设计水平进步。

具体而言，截至 2018 年底，中国的人工智能芯片领域高端研究学者不足 300 人，相较美国 1,400 多人，差距较大。中国人工智能领域技术型从业者仅有 5 万多人，远低于美国的 85 万人以及英国的 14 万人。中国缺乏经验丰富的人工智能领域的顶级人才，具有十年以上经验的人工智能领域专家约 50%分布在美国，中国的占比不超 25%，中国仍然高度缺乏高层次的人工智能领域资深人才。

随人工智能行业深入发展，中国人工智能领域的人才缺口将逐步扩大。当前中国人工智能领域人才需求远超人才供给，未来人才缺口或超 1,000 万。

8.2 开发时间、经济成本高

ASIC 芯片开发流程较长，一次性开发时间、经济成本相对普通集成电路高，较长的开发时间易加剧竞争主体被市场淘汰的风险，不利于创业企业维持长期运作，高经济成本增加企业财务负担，制约企业发展速度。

ASIC 芯片开发流程涉及总体设计、详细设计、可测性设计、时序验证、版图设计、加

工、完备等步骤，流程较为复杂。不同开发阶段遭遇问题不同，且后续阶段问题需向前方阶段反馈。若后续设计无法完成所分配功能，问题可能被反馈至上层顶级设计环节，系统模块需被重新划分，耗费大量时间和人力（见图 8-1）。具体而言，一款可编程 ASIC 芯片从设计、线路构建、版图部署直至数据中心平均耗时约 15 个月以上。

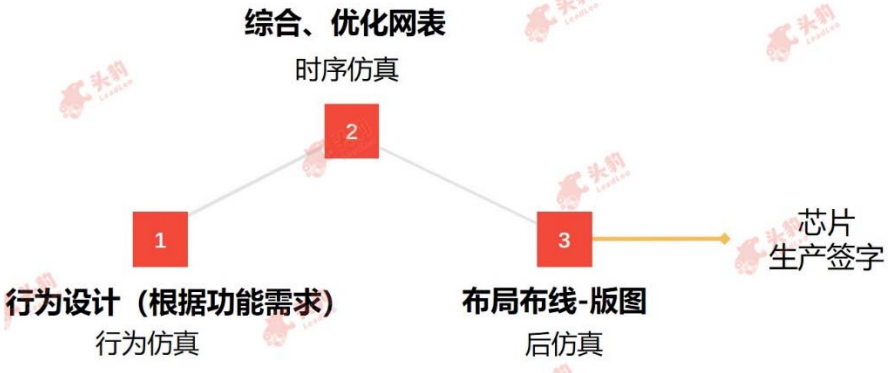
图 8-1ASIC 芯片开发理想化流程



来源：头豹研究院编辑整理

相较之下，普通集成电路设计开发流程已较为精简，算法开发环节包括创意设计和仿真验证等（见图 8-2）。以 FPGA 芯片为例，从设计环节至数据中心平均耗时约 7 个月。

图 8-2 普通集成电路开发流程



来源：头豹研究院编辑整理

此外，ASIC 芯片定制化程度高，多为一次性开发成果，其高度专用性导致该类芯片灵活度较低。如 MXU ASIC 芯片仅适用于 8 比特矩阵乘法运算，无法进行 16 比特矩阵乘法运算，亦无法运行除法、倒数、减法等基本数学运算，局限性较大。灵活度缺失导致 ASIC 芯片一次性开发成本较高，亟待企业开拓量产方案以分摊成本。

9 中国 ASIC 芯片行业相关政策法规

包括 ASIC 芯片在内的集成电路产业对国民经济发展具备战略意义，是推动信息化和智能制造的核心产业，有助于提升经济发展水平，调整产业结构，引领智慧城市建设。国家政策制定部门密切关注中国集成电路各行业企业发展，从财政、科研、行业标准、生产工艺等各方面出发，为相关企业提供良好政策环境（见图 9-1）。

图 9-1 中国 ASIC 芯片行业相关政策

政策名称	颁布日期	颁布主体	政策要点
《关于优化科研管理提升科研绩效若干措施的通知》	2018-07	国务院	对实验设备依赖程度低和实验材料耗费少的基础研究、软件开发、集成电路设计等智力密集型项目，提高间接经费比例，500万元以下的部分为不超过30%，500万元至1,000万元的部分为不超过25%，1,000万元以上部分为不超过20%
《国务院关于落实“政府工作报告”重点工作部门分工的意见》	2018-04	国务院	提出推动集成电路、第五代移动通信、飞机发动机、新能源汽车、新材料等产业发展，实施重大短板装备专项工程，推进智能制造，发展工业互联网平台，创建“中国制造2025”示范区
《国家高新技术产业开发区“十三五”发展规划》	2017-04	科技部	优化产业结构，推进集成电路及专用装备关键核心技术突破和应用
《“十三五”国家信息化规划》	2016-12	国务院	将集成电路作为“新一代信息技术产业”，纳入大力推动突破发展的重点领域，着力提升集成电路设计水平，掌握高密度封装及三维微组装技术
《装备制造业标准化和质量提升规划》	2016-08	质检总局、国家标准委、工信部	加快完善集成电路标准体系，推进高密度封装、三维微组装、处理器、高端通信网络等领域集成电路重大创新技术标准修订，开展集成电路设计平台、IP核等方面的标准研究
《关于软件和集成电路产业企业所得税优惠政策有关问题的通知》	2016-05	国家发改委、财政部、工信部	明确了在集成电路企业的税收优惠资格认定等非行政许可审批取消后，规定集成电路设计企业可享受《关于进一步鼓励软件产业和集成电路产业发展企业所得税政策的通知》有关企业所得税减免政策需要的条件，再次从税收政策上支持集成电路设计行业的发展
《中国制造2025》	2015-05	国务院	将集成电路作为“新一代信息技术产业”，纳入大力推动突破发展的重点领域，着力提升集成电路设计水平，掌握高密度封装及三维微组装技术
《国家集成电路产业发展推进纲要》	2014-06	国务院	到2020年，集成电路产业与国际先进水平的差距逐步缩小，全行业销售收入年均增速超过20%；到2030年，集成电路产业链主要环节达到国际先进水平，一批企业进入国际第一梯队，实现跨越发展
《进一步鼓励软件产业和集成电路产业发展的若干政策》	2011-01	国务院	从财税、投融资、研究开发、进出口、人才、知识产权、市场等方面支持集成电路的发展，进一步优化中国软件产业和集成电路产业发展环境

来源：头豹研究院编辑整理

“十二五”以来，国家强调集成电路产业作为先导性产业的地位，更加重视芯片科技发展对工业制造转型升级和信息技术发展的推动力。为跟上境外发达国家在集成电路领域的先

进生产力，提高中国集成电路企业竞争力，国家从市场需求、供给、产业链结构、价值链等层面出发，出台多项利好政策。

“十二五”初期，国家初步提出要保证集成电路企业发展所需资金，扩大相关器件进出口，引进高端人才，为集成电路发展铺垫环境基础。依托良好市场环境和政策环境，该时期中国集成电路企业发展迅速，制造实力提升较快，尤其在封装技术层面接近国际一流企业水平。国家大规模兴建产业园区，助力企业形成聚集效应，相关企业在关键装备和材料方面初步达到自产水平。

为进一步引导行业有序发展，凸显集成电路产业战略地位，2014 年国务院发布《国家集成电路产业发展推进纲要》，针对不同时期提出发展目标。**纲要规划中国集成电路全行业在 2020 年实现超过 20%的年均增速，在 2030 年相关企业进入国际集成电路产业第一梯队。**

“十三五”时期，国家政策制定部门进一步整合行业、市场、用户各方面信息，为中国集成电路企业向国际第一梯队目标发展打造政策基础。

10 中国 ASIC 芯片行业发展趋势

10.1 专用算法优化提高 ASIC 通用性

ASIC 芯片相对传统芯片在专用算法领域具备更高效能，但现阶段市场上 ASIC 模块产品算法差异度高，缺乏通用性。远期随专用算法软硬件优化，ASIC 芯片通用性能提升将成为行业发展一大趋势。

具体以谷歌开发的优化算法架构 Tensor Processing Unit（以下简称 TPU）为例，TPU 在算法架构上介于 CPU 和全定制化 ASIC 之间，兼具桌面计算设备与嵌入式计算设备功能。TPU 算法具备较宽容错性，在硬件上相对 CPU 类通用芯片更加简洁。

相同数量晶体管条件下，TPU 算法架构的 ASIC 芯片可完成更高运算量。相对同级别 CPU、GPU，该类 ASIC 芯片可提高运算性能 15 倍至 30 倍，并提高能耗效率 30 倍至 80 倍。

另外如思科推出防火墙专用 ASIC 芯片在算法上采用网络加速协议，高通推出基带专用 ASIC 芯片采用通信协议、傅里叶变换等优化算法（见图 10-1）。

图 10-1ASIC 芯片算法优化案例示意

公司名称	优化ASIC算法	优化方式	开发周期	特点
Google 谷歌	TPU	拓宽容错性 附加嵌入式计算设备	相对全定制ASIC短	√ 浮点性能相对CPU高30 倍 √第二代TPU性能相对传统GPU高15倍
CISCO 思科	NP架构	附加网络加速协议 采用多核处理器模式	相对全定制ASIC短 相对X86 CPU长	√功能简单的防火墙 √用高速总线或交叉矩阵方式连接 √每个网口有网络处理器
QUALCOMM® 高通	Zeroth	嵌入通信协议 傅里叶变换算法	与半定制ASIC相当	√设置神经处理单元 √使用传统编程语言编写

来源：头豹研究院编辑整理

企业还可通过异构计算，在传统 CPU 算法与专用算法之间搭建软件框架组合，驱使

ASIC 模块产品在完成单项专门任务的同时通过编程适应更多专门任务，实现低能耗与高效率的有效结合。

10.2 ASIC 将成自动驾驶系统核心

自动驾驶运算系统处于快速更迭、进化阶段，或于 5 年内进入算法稳定阶段。**专家指出，基于固定算法最优化设计的 ASIC 芯片将成自动驾驶运算系统主流核心模块。**

因 ASIC 算法架构更接近底层 JAVA 算法且在物理结构上大幅缩减冗余晶体管和连线，ASIC 芯片在运算吞吐量、延迟度、功耗等参数方面表现优于传统芯片（见图 10-2）。现阶段自动驾驶系统核心芯片已从 GPU 转向 FPGA，并逐步向 ASIC 过渡。相对 FPGA 芯片，ASIC 架构下，自动驾驶系统计算效率、计算能力皆可定制，一旦达到量产规模，其平均成本将低于 FPGA 芯片。相同工艺条件下，ASIC 计算速度约为 FPGA 运算速度 5 倍及以上。

图 10-2ASIC 芯片相对其他芯片参数表现

芯片类型	吞吐量	延迟	功耗
CPU	1T	/	100W
GPU	10T	1毫秒	300W
FPGA	10T	1微秒	30W
ASIC	10T	1微秒	30W

来源：头豹研究院编辑整理

远期 ASIC 芯片将成为主流自动驾驶核心模块主要取决于但不限于以下因素：

（1） 高速自动驾驶环境下运算量爆发，ASIC 可排除冗余信息，满足系统对终端算力的精度需求。

（2） 延迟参数决定自动驾驶系统安全性。将延迟控制在极限范围可有效避免事故发生。ASIC 芯片可实现高性能实时计算，有助于提升自动驾驶核心计算时效性和决策能力。

（3） 高能耗运算架构分流自动驾驶系统能量储备，影响车辆续航时间。如英伟达某款可应用于自动驾驶系统的 GPU 芯片功耗达到 500W，无法达到大规模商用水平。

（4） ASIC 芯片模块能耗低，产生热量低，有利于维持驾驶系统稳定性。

（5） ASIC 芯片模块可保证驾驶系统在不良天气条件、温度条件下保持计算稳定性。

11 中国 ASIC 芯片行业竞争格局分析

11.1 中国 ASIC 芯片行业竞争格局概述

全球范围内，ASIC 芯片行业尚未形成稳定竞争格局，市场呈现传统电子巨头、科研院所、初创型企业互相竞争态势。境外竞争主体如谷歌、IBM、英特尔、斯坦福大学等，中国境内竞争主体如中星微电子、启英泰伦等。

2019 年起，中国范围 ASIC 芯片市场逐步进入初步成熟期，厂商数量激增，其中初创企业数量占比超过 60%。现阶段创业型企业包括地平线、深鉴科技、灵汐科技、启英泰伦、思必驰、旷视科技、商汤科技、云之声等。

传统芯片企业如中星微、华为海思、MTK、瑞芯微、全志科技等接连入局，不同企业基于已有生态探索 ASIC 产品发展方向，如 MTK 以智能家电领域作为目标市场。其他应用领域传统企业如海康威视、大华股份、阿里巴巴等着手布局 ASIC 芯片板块，其 ASIC 芯片模块多用于加速自身已有运算引擎。

ASIC 芯片行业初入局竞争者多面临研发经验不足等瓶颈，实力雄厚的企业通常可在半年至 1 年时间内攻克研发经验不足的缺陷。

ASIC 芯片行业预计于 2020 年下半年进入洗牌期，一批实力较弱的企业或被淘汰。2021 年下半年后，该行业将迈入相对稳定竞争阶段。

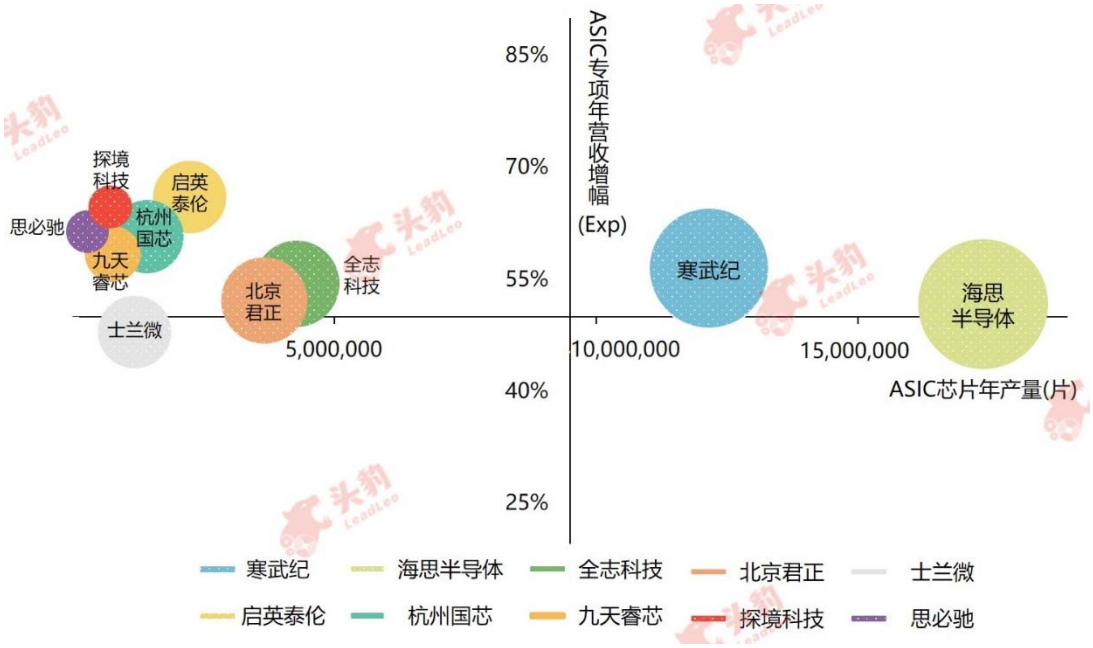
11.2 中国 ASIC 芯片行业前十企业排名

截至 2019 年上半年，中国市场从事 ASIC 芯片研发业务企业约有 40 家，行业集中度较低，呈现蓝海市场特征。

中国 ASIC 芯片行业 TOP10 企业在 ASIC 芯片业务板块均具备较强营收增长能力。受规模大小、成立时间先后等因素影响，不同企业 ASIC 芯片年产量各异。整体而言，10 家企

业在 ASIC 芯片领域均具备较大发展潜力（见图 11-1）。

图 11-1 中国 ASIC 芯片行业 TPO10 企业 ASIC 芯片销量及专项营收增幅示意图



来源：头豹研究院编辑整理

依据 TO10 企业在 ASIC 芯片板块研发能力、产品功能性、产品价格、市场接受度、年产量、营收增幅等方面综合实力，本报告初步提供中国 ASIC 芯片行业前 10 位企业排名（见图 11-2）。

图 11-2 中国 ASIC 芯片行业企业排名（依据企业 ASIC 芯片板块综合实力）

排名	企业名称	成立时间	总部	主创始人	注册资本	ASIC产品	目标市场
1	寒武纪智能	2015-02	深圳	张猛	1,133.8万元	ASIC IP核等	智能移动终端等
2	海思半导体	2004-10	深圳	何庭波	200,000.0万元	数模混合ASIC等	机顶盒、路由器等
3	全志科技	2007-09	珠海	张建辉	33,061.1万元	ASIC结合DDR控制器、物理层IP等	自动驾驶等
4	北京君正	2005-07	北京	刘强	20,121.0万元	视频编解码ASIC	物联网、智能视频等
5	士兰微	1997-09	杭州	陈向东	131,206.2万元	IDM模式ASIC	高压智能模块等
三家企业ASIC芯片板块实力相当，排名不分先后	启英泰伦	2015-11	成都	何云鹏	292.2万元	语音识别ASIC	智慧家电等
	杭州国芯	2001-01	杭州	浙江大学电信系团队	8,375.1万元	调解码芯片	有线数字电视解调、卫星解调等
	九天睿芯	2018-06	深圳	刘洪杰	877.8万元	声音端、视觉端ASIC	物联网等
9	探境科技	2017-03	北京	鲁勇	292.5万元	语音唤醒、命令词识别等ASIC	智能家居、可穿戴设备等
10	思必驰	2001-10	苏州	俞凯	2,370.7万元	语音识别TAIHANG	智慧安防、自动驾驶等

来源：头豹研究院编辑整理

寒武纪智能排名为首，该企业在布局 ASIC 芯片板块基础上具备 ASIC 芯片设计所需底层 IP 核模块研发能力，其 ASIC 芯片板块综合实力较强。

海思半导体背靠全球一流移动通讯设备制造商华为，多生产通用性能较强的 ASIC 芯片。

全志科技是最早期布局语音识别 ASIC 芯片、图像识别 ASIC 芯片的企业之一，已积累较为丰富的市场经验和研发经验。

启英泰伦、杭州国芯、九天睿芯 3 家企业在 ASIC 芯片业务板块综合实力相当。其中，启英泰伦因具有先天营销渠道资源优势，芯片产品销量增幅显著。

探境科技成立时间较晚，为后发企业代表。该企业虽运营时间较短，在研发实力、成本把控、晶圆采购等方面具备独特优势。探境科技自主研发第一代芯片功能表现与启英泰伦第二代芯片相当。此外，探境科技参考先发企业经验，充分发挥后发优势，准确把握目标市场，具备较强竞争潜力。

11.3 中国 ASIC 芯片行业投资企业推荐

11.3.1 成都启英泰伦科技有限公司

11.3.1.1 企业简介

成都启英泰伦科技有限公司（以下简称“启英泰伦”）于 2015 年 11 月在成都省四川市自由贸易试验区注册成立。启英泰伦是一家人工智能集成电路设计和配套应用解决方案供应商，其日常经营范围包括集成电路、计算机软硬件、电子产品开发销售，技术开发、咨询、转让，信息系统集成、数据处理及货物、技术进出口等。

2016 年 10 月，启英泰伦完成数百万人民币天使轮融资，投资方为得能股权、Roobo 等。2017 年 10 月，启英泰伦完成数千万人民币 A 轮融资，投资方为汇声信息。2017 年 11 月，启英泰伦获得来自辰韬资本和沣扬资本的新一轮战略投资（见图 11-3）。

图 11-3 启英泰伦融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2017-11	战略融资	数千万至亿元人民币，具体未透露	沣扬资本，辰韬资本
2017-10	A轮	数千万人民币，具体未透露	上海汇声信息科技有限公司
2016-10	天使轮	数百万人民币，具体未透露	杭州得能股权投资基金，Roobo

来源：头豹研究院编辑整理

11.3.1.2 产品介绍

启英泰伦主要开发人工智能语音识别芯片及配套产品，具体以可搭载于脑神经网络处理器的 CI1006 芯片为例。该芯片配套解决方案包括单麦克风和双麦克风两种模式(见图 11-4 图 11-4)。

CI1006 芯片具备与 10 个 CPU 核相当的运算能力。CI1006 芯片及模块产品可应用于本地、云端等场景，支持普通话、中国方言、英文，应用领域覆盖家居、家电、照明、汽车等。

图 11-4 启英泰伦解决方案产品

产品名称	外观	功耗	语音识别率	识别距离	响应速度
单麦克风智能语音解决方案		0.1W	95%	10米	0.2秒-0.8秒
双麦克风智能语音解决方案		0.4W	97%	10米	0.2秒-0.8秒

来源：启英泰伦官网，头豹研究院编辑整理

11.3.1.3 企业亮点

在**商业定位**方面，启英泰伦从家电市场智能语音识别领域出发，准确定位目标市场。多数竞争者采用通用芯片，导致调试期较长，产品效果与预期差距大等问题。启英泰伦 CI1006

芯片设计与算法契合度较高，相对同类产品性能较强，具备集中爆发潜力。

在**市场布局**方面，启英泰伦利用传统代理商渠道，快速在全国市场布局，于 1 年内形成 1,400 家客户群体，市场空间广阔。

在**产品更新**方面，启英泰伦配合客户群体信息反馈，不断调试、更迭芯片版本。平均 1 至 2 年对芯片做功能添加或迭代。未来启英泰伦产品将兼容图像识别等功能，提高通用性，并与线上数据融合。启英泰伦远期或将 ASIC 芯片加入传感器、传统电源器件。

11.3.2 北京探境科技有限公司

11.3.2.1 企业简介

北京探境科技有限公司（以下简称“探境科技”）于 2017 年 3 月在北京市海淀区注册成立。探境科技是一家以终端人工智能处理芯片为核心产品的公司，其日常经营范围包括技术推广、开发、转让、咨询，通讯设备、电子产品、计算机及辅助设备、软件开发销售，技术、货物进出口等。

探境科技由上海致界科技有限公司 100%控股，对外投资青岛探境信息科技有限公司等。探境科技分别于 2017 年下半年和 2018 年上半年获得数百万元天使轮和数千万元 A 轮投资（见图 11-5）。

图 11-5 探境科技融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2018-05	A轮	数千万人民币，具体未透露	中芯聚源资本，洪泰、险峰、启迪汇、京道基金、熊猫资本等
2017-08	天使轮	数百万人民币，具体未透露	北京马力天使投资中心、宁波大榭鹏创股权投资合伙企业、臻云创投

来源：头豹研究院编辑整理

11.3.2.2 产品介绍

探境科技推出四款 ASIC 芯片，利用存储优先架构率先实现数据在存储器传递过程中完

成计算的目标，边缘计算效率大幅提升（见图 11-6）。相对传统 CPU 架构，存储优先架构模式下芯片数据访问量可降低 10 倍至 100 倍，大幅减少运算能耗。

图 11-6 探境科技产品情况

芯片名称	联网功能	功耗	麦克风输入	识别距离	延时
语音唤醒芯片	可在不联网条件下通过唤醒词激活系统	待机功耗<50uW 典型功耗<1mW	单麦克风 双麦克风 模拟/数字麦克风	>5米	反应时间<0.2S
命令词识别芯片	支持WIFI/BT连接	待机功耗<10mW 典型功耗<70mW	麦克风阵列（2-8Mic） 模拟/数字麦克风	>5米	反应时间<0.5S
语义理解芯片	支持WIFI/BT连接	待机功耗<1mW 典型功耗<150mW	麦克风阵列（2-8Mic） 模拟/数字麦克风	>5米	反应时间<0.5S
通用型降噪芯片	/	/	麦克风阵列 模拟/数字麦克风	>5米	反应时间<0.1S

来源：探境科技官网，头豹研究院编辑整理

11.3.2.3 企业亮点

在**应用场景**方面，探境科技针对边缘计算场景高吞吐量提出一系列解决方案。其边缘计算安防前端协处理器芯片执行效率最大可达 13Tops/W，可采用 1.6Tops/W、3.2Tops/W、13Tops/W 多种部署方案。探境科技自动驾驶芯片产品可提供 20Tops/W 至 100Tops/W 执行吞吐能力（见图 11-7）。

图 11-7 探境科技 ASIC 芯片应用场景

解决方案		特点
安防智造		**视频结构化：**利用深度学习技术识别行人、各种机动车和非机动车 **目标轨迹跟踪：**支持跨线报警、区域入侵、人员徘徊、非法停车等检测
自动驾驶		**专用芯片：**小型化专用芯片帮助实现L3、L4级自动驾驶
工业智造		**工业机器人手臂：**精确、灵活，可应对各类场景，具备判别能力 **智能化处理：**可对图像、视频、点云等输入数据进行智能化处理
人机交互		**交互趋势：**语音识别，手势识别、眼神识别、表情识别 **强化通用性：**适用于多种设备和平台

来源：探境科技官网，头豹研究院编辑整理

在**人才资源**方面，探境科技创始团队成员来自清华大学、复旦大学等一流高校，平均工作经验超过 15 年。公司 CEO 从业芯片行业超过二十年，在通信、存储、消费类芯片等领域具备丰富客户资源、产品运营经验和团队管理经验。

在**产品规划**方面，探境科技制定未来 3 年产品计划，预计于 2019 年底逐步推出新芯片产品及解决方案。探境科技已与多家手机、家电、安防等行业企业就新产品达成战略合作计划。

11.3.3 九天睿芯科技有限公司

11.3.3.1 企业简介

九天睿芯科技有限公司（以下简称“九天睿芯”）于 2018 年 6 月在深圳市福田区注册成立，并于瑞士设立研发基地。九天睿芯以高性能模数转换器及 ASIC 加速芯片为核心产品，

提供模数混合神经网络处理器相关技术服务。九天睿芯日常经营业务范围包括集成电路设计、研发，计算机信息技术、软硬件、网络工程、电子技术开发，其他技术咨询、转让，计算机硬件批发、零售，智能设备制造加工及集成电路制造等。2018 年 6 月，九天睿芯获得 Pre A 融资（见图 11-8）。

图 11-8 九天睿芯融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2018-06	Pre A轮	千万元人民币	中国某TOP20 VC机构

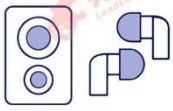
来源：头豹研究院编辑整理

11.3.3.2 产品介绍

九天睿芯产品覆盖 ASIC 芯片系列、视觉端系列及音频端系列（见图 11-9）。九天睿芯所研发人工智能专用加速芯片采用模拟数字混合计算路线，突破传统数字电路摩尔定律局限，能效可达 10Tops/W 至 50Tops/W，相对市面其他同类芯片能效提高约 5 至 10 倍。

九天睿芯所研发 ASIC 芯片兼容度较高，可进行精度调节，适用于声音识别、人脸识别、医疗影像识别、视频分析、无人驾驶等场景，推动未来无源无线智能物联网领域技术发展。

图 11-9 九天睿芯产品情况

产品系列	优势
IP核、ASIC芯片 	• 支持主要神经网络架构在传感器节点的无缝整合 • 模拟、混合信号架构，可发挥亚微米CMOS技术优势 • 能耗较低
视觉端 	• 覆盖AI教育设备、增强/虚拟现实、辅助驾驶、智能家庭与监护等领域
音频端 	• IP核可检测微瓦以下功率声音 • IP核可用于智能设备唤醒 • IP核可用于关键词识别

来源：九天睿芯官网，头豹研究院编辑整理

11.3.3.3 企业亮点

自主创新优势：九天睿芯研发项目覆盖算法架构最底层，包括芯片设计、计算框架等。全球一流传统模拟芯片厂商（如德州仪器 TI 等）多采用模拟芯片附加数字 DSP 处理器模式设计产品，相对而言，九天睿芯采用更为先进的模拟芯片搭配模数混合处理器方式，数据安全性得到更好保证。

人才优势：九天睿芯创始团队人员毕业于苏黎世联邦理工学院、新加坡南洋理工大学、慕尼黑工业大学、香港中文大学等，并曾在华为、腾讯、高通、ARM 等一流企业就职，具备较为丰富的芯片设计研发经验及计算架构设计经验，整体研发实力出众。