头豹 LeadLeo

400-072-5588

头豹研究院 | 电子系列深度研究

2019 年
中国 ASIC 芯片行业市场研究

行业走势图



TMT 团队

贾雁 分析师

邮箱：cs@leadleo.com

相关热点报告

- 电子系列深度研究——2020 中国 FPGA 芯片行业研究报告
- 电子系列深度研究——2019 年中国生物质能发电行业精品报告
- 电子系列深度研究——2019 年中国锂电池行业精品报告

报告摘要

ASIC 芯片是高定制化集成电路，广泛应用于人工智能设备、虚拟货币挖矿设备、耗材打印设备、军事国防设备等智慧终端。截至 2018 年底，全球 ASIC 芯片在人工智能芯片市场渗透率约超过 10%，预计于 2025 年前后接近 50%。2019 年下半年起，中国 ASIC 芯片市场开始进入初步成熟期，厂商数量激增，其中创业型企业数量占比将超过 60%。中国 ASIC 芯片行业预计于 2020 年下半年进入洗牌期，一批实力较弱的企业或被淘汰。2021 年下半年后，该行业将迈入相对稳定竞争阶段。

热点一： 深度学习需求增加助推 ASIC 芯片工艺升级

深度学习场景下，机器算法训练模型对芯片运算速度、效率、能耗等层面要求持续提高，驱动 ASIC 芯片设计和制造工艺经历多轮升级，向自动化和小制程方向演进。

热点二： 协同设计助力性能提升

MEMS 器件制造过程与集成电路类似，采用批处理式微制造技术。因制造工艺相似，MEMS 器件与 ASIC 芯片集成潜力较高，协同设计方式有助于提升可编程类 ASIC 芯片性能。

热点三： 算法优化提升通用性能

现阶段市场上 ASIC 模块产品算法差异度高，缺乏通用性。远期伴随专用算法软硬件优化，ASIC 芯片通用性能提升将成为 ASIC 行业发展一大趋势。

目录

1 方法论 5

1.1 方法论 5

1.2 名词解释 6

2 中国 ASIC 芯片行业市场综述 9

2.1 ASIC 芯片行业定义与分类 9

2.1.1 ASIC 芯片定义 9

2.1.2 ASIC 芯片分类 9

2.1.3 ASIC 芯片特点 13

2.2 ASIC 芯片行业产业链 14

2.2.1 产业链上游 16

2.2.2 产业链中游 18

2.2.3 产业链下游 19

2.3 ASIC 芯片行业市场规模 20

3 中国 ASIC 芯片行业驱动因素 22

3.1 深度学习运算驱动 ASIC 芯片工艺升级 22

3.2 MEMS 协同设计推动 ASIC 算法开发 23

4 中国 ASIC 芯片行业制约因素 26

4.1 高端专业人才紧缺 26
4.2 开发时间、经济成本高 26
5 中国 ASIC 芯片行业相关政策法规 28
6 中国 ASIC 芯片行业发展趋势 30
6.1 专用算法优化提高 ASIC 通用性 30
6.2 ASIC 将成自动驾驶系统核心 31
7 中国 ASIC 芯片行业竞争格局分析 33
7.1 中国 ASIC 芯片行业竞争格局概述 33
7.2 中国 ASIC 芯片行业典型企业分析 34
7.2.1 成都启英泰伦科技有限公司 34
7.2.2 北京探境科技有限公司 36
7.2.3 北京云知声信息技术有限公司 ..... **错误!未定义书签。**

图表目录

图 2-1ASIC 芯片嵌入芯片板模式.....9
图 2-2ASIC 芯片分类.....10
图 2-3 有信道门阵列 ASIC 芯片结构.....11
图 2-4 无信道门阵列 ASIC 芯片结构.....11
图 2-5 结构化门阵列 ASIC 芯片结构.....12
图 2-6 标准单元 ASIC 芯片结构.....12
图 2-7ASIC 芯片相对其他芯片在算力及能耗层面表现.....14
图 2-8 中国 ASIC 芯片行业产业链.....15
图 2-9 中国范围晶圆厂 12 寸晶圆产能.....17
图 2-10 中国范围晶圆厂 12 寸晶圆产能分布.....18
图 2-11 全球 ASIC 芯片产品销售规模，2014-2023 预测.....20
图 3-1 工艺升级推动 ASIC 芯片算力提升.....23
图 3-2MEMS 与 ASIC 协同封装结构简图.....24
图 4-1ASIC 芯片开发理想化流程.....27
图 4-2 普通集成电路开发流程.....27
图 5-1 中国 ASIC 芯片行业相关政策.....28
图 6-1ASIC 芯片算法优化案例示意.....30
图 6-2ASIC 芯片相对其他芯片参数表现.....31
图 7-1 中国 ASIC 芯片行业部分代表企业概览.....34
图 7-2 启英泰伦融资情况，截至 2019 年 9 月.....35
图 7-3 启英泰伦解决方案产品.....35

图 7-4 探境科技融资情况，截至 2019 年 9 月 36

图 7-5 探境科技产品情况 37

图 7-6 探境科技 ASIC 芯片应用场景 38

图 7-7 云知声融资情况，截至 2019 年 9 月 ..... **错误!未定义书签。**

1 方法论

1.1 方法论

头豹研究院布局中国市场，深入研究 10 大行业，54 个垂直行业的市场变化，已经积累了近 50 万行业研究样本，完成近 10,000 多个独立的研究咨询项目。

- ✓ 研究院依托中国活跃的经济环境，从晶圆代工、集成电路、智慧终端等领域着手，研究内容覆盖整个行业的发展周期，伴随着行业中企业的创立，发展，扩张，到企业走向上市及上市后的成熟期，研究院的各行业研究员探索和评估行业中多变的产业模式，企业的商业模式和运营模式，以专业的视野解读行业的沿革。

- ✓ 研究院融合传统与新型的研究方法，采用自主研发的算法，结合行业交叉的大数据，以多元化的调研方法，挖掘定量数据背后的逻辑，分析定性内容背后的观点，客观和真实地阐述行业的现状，前瞻性地预测行业未来的发展趋势，在研究院的每一份研究报告中，完整地呈现行业的过去，现在和未来。

- ✓ 研究院密切关注行业发展最新动向，报告内容及数据会随着行业发展、技术革新、竞争格局变化、政策法规颁布、市场调研深入，保持不断更新与优化。

- ✓ 研究院秉承匠心研究，砥砺前行的宗旨，从战略的角度分析行业，从执行的层面阅读行业，为每一个行业的报告阅读者提供值得品鉴的研究报告。

- ✓ 头豹研究院本次研究于 2019 年 09 月完成。

1.2 名词解释

- **掩模**：光刻工艺不可缺少的光学元件。掩模承载设计图形，光线透过掩模，可把设计图形透射在光刻胶上。掩模性能直接决定光刻工艺质量。
- **TPU**：Tensor Processing Unit，张量处理单元，是通过专门深度机器学习训练的定制芯片，计算效能较高。
- **BPU**：Brain Processing Unit，基于高斯架构、伯努利架构及贝叶斯架构的嵌入式人工智能芯片。
- **NPU**：Neural Network Processing Unit，嵌入式神经网络处理器。NPU 采用“数据驱动并行计算”架构，擅长处理视频、图像类海量多媒体数据。
- **VPU**：Vision Processing Unit，视频处理单元，是视频处理平台核心引擎，具有硬解码功能以及减少 CPU 负荷、减少网络带宽消耗等优点。
- **MEMS**：Micro-Electro Mechanical System，微电子机械系统、微系统、微机械。是尺寸在几毫米或以下的，融合光刻、腐蚀、薄膜、LIGA、硅微加工、非硅微加工和精密机械加工等技术制作的高科技电子机械器件。
- **TFLOPS**：FLOPS 即 Floating-Point Operations per Second，每秒所执行的浮点运算次数，用于评估使用大量浮点运算学科领域的电脑效能。一个 TFLOPS（teraFLOPS）等于每秒万亿（=10^12）次的浮点运算。
- **逻辑单元**：ASIC 器件内部用于完成用户逻辑的最小单元。每单位逻辑单元由寄存器、进位链、寄存器及连接链构成。
- **门阵列**：半导体厂商在硅片上形成基本单元的逻辑门母板，并基于母版按用户特定需求设计电路布局的半客户定制品芯片，可分为有信道和无信道两种。
- **与门**：逻辑“与”电路，是执行“与”运算的基本逻辑门电路。与门有多个输入端，一

个输出端。当所有输入同时为高电平（逻辑 1）时，输出才为高电平，否则输出为低电平（逻辑 0）。

- **或门：**逻辑“或”电路。或门有多个输入端，一个输出端，只要输入中有一个为高电平时（逻辑 1），输出就为高电平（逻辑 1）。只有当所有的输入全为低电平（逻辑 0）时，输出才为低电平（逻辑 0）。
- **PLD：**Programmable Logic Device，可编程逻辑器件，一种通用集成电路，其逻辑功可按照用户对器件编程来确定。
- **标准单元库：**包含组合逻辑、时序逻辑、功能单元和特殊类型单元的集合，是集成电路芯片后端设计过程中的基础部分。
- **时钟电路：**像时钟一样准确运动的振荡电路，多由晶体振荡器、晶震控制芯片和电容组成，可保证任何电路工作按时间顺序进行。
- **边缘计算：**在靠近物或数据源头的一侧，采用网络、计算、存储、应用核心能力为一体的开放平台，就近提供最近端服务。
- **IP 核：**Intellectual Property Core，知识产权核或知识产权模块，是集成电路可重用设计方法学中针对芯片设计的可重用模组。IP 分为软 IP、固 IP 和硬 IP，软 IP 是用 Verilog、VHDL 等硬件描述语言的功能块，不涉及具体电路元件，固 IP 是综合功能块，硬 IP 用来提供设计最终阶段产品“掩膜”。
- **流片：**集成电路“试生产”流成。集成电路设计完成后，厂商进行小规模生产测试，并于测试通过后按既有电路设计进行大规模生产。
- **浮点：**在计算机中用近似方法表示任意某个实数。
- **蓝海市场：**属于市场的一种类型，现存市场由红海和蓝海两种状态组成。红海代表现今存在的所有产业，是已知市场空间，蓝海代表当今不存在的产业，是未知市场空间。

- **深度学习**：一种机器学习算法，学习样本数据的内在规律和表示层次，最终目标是让机器像人一样具有分析学习能力，能够识别文字、图像和声音等数据。
- **摩尔定律**：价格不变时，集成电路上可容纳的元器件数目，约每隔 18 至 24 个月增加一倍，性能提升一倍。该定律揭示了信息技术进步的速度。
- **串行运算**：一种一次只执行一个指令的算法。多个程序在同一处理器上执行，仅在当前计算指令执行结束后，下一个计算指令才可开始运行。
- **并行运算**：一种一次执行多个指令的算法，目的是提高计算速度。并行运算通过扩大问题求解规模解决大型复杂计算问题。
- **裸片**：加工厂产出芯片，只具备用于封装的压焊点，不可直接应用于实际电路中。
- **算力**：计算机能够完成一个数学程序的速度，如接收任何一组信息，并将其转换成字母和一定长度的数字的速度。
- **功耗比**：一种测量计算机系统结构或电脑硬件能量转换效率的方法。

2 中国 ASIC 芯片行业市场综述

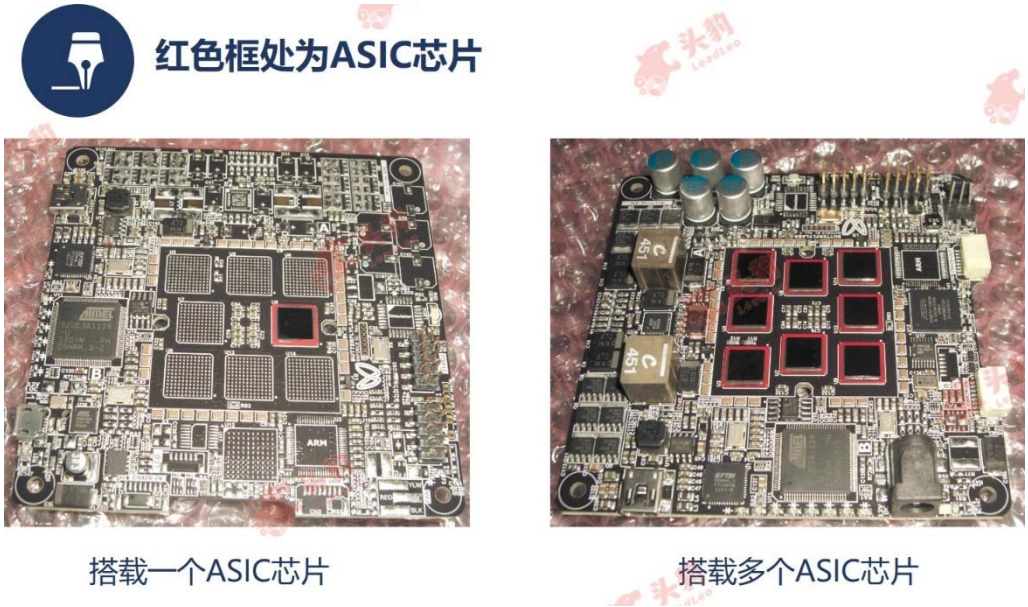
2.1 ASIC 芯片行业定义与分类

2.1.1 ASIC 芯片定义

ASIC（Application Specific Integrated Circuit）芯片是专用集成电路，是针对用户对特定电子系统的需求，从根级设计、制造的专有应用程序芯片，其计算能力和计算效率可根据算法需要进行定制，**是固定算法最优化设计的产物。**ASIC 芯片模块可广泛应用于人工智能设备、虚拟货币挖矿设备、耗材打印设备、军事国防设备等智慧终端。

在硬件层面，ASIC 芯片由基本硅材料、磷化镓、砷化镓、氮化镓等材料构成。在物理结构层面，ASIC 芯片模块通常包括 32 位微处理器、存储器块、网络电路等。同一芯片板可搭载一个或几个功能相同或不同的 ASIC 芯片，以满足一种或多种特定需求（见图 2-1）。

图 2-1ASIC 芯片嵌入芯片板模式

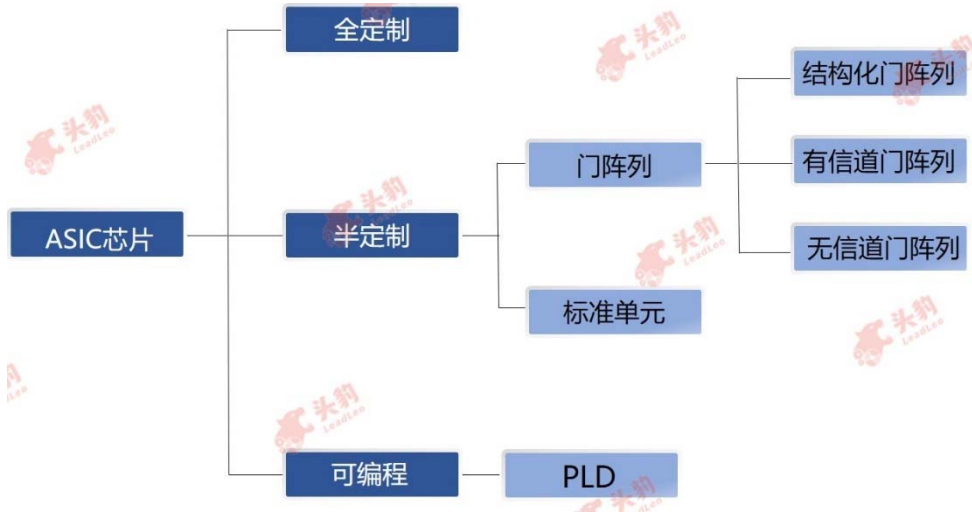


来源：美国蝴蝶实验室官网，头豹研究院编辑整理

2.1.2 ASIC 芯片分类

根据定制程度不同，ASIC 芯片可被分为全定制 ASIC 芯片、半定制 ASIC 芯片及可编程 ASIC 芯片（见**错误!未找到引用源。**）。

图 2-2ASIC 芯片分类



来源：头豹研究院编辑整理

（1） 全定制 ASIC 芯片

全定制 ASIC 芯片设计人员应特定需求，基于不同电路结构设计针对不同功能的逻辑单元，并于芯片板搭建模拟电路、存储单元、机械结构。**逻辑单元之间由掩模层连接，ASIC 芯片掩模也具备高度定制化特点。**

全定制化 ASIC 芯片设计成本较高，平均每单位芯片模块设计时间超过 9 周。该类芯片通常用于高级应用程序。

相对半定制化 ASIC 芯片，全定制化 ASIC 芯片在性能、功耗等方面表现优秀。如应对相同功能，在同种工艺前提下，全定制化 ASIC 芯片平均算力输出约为半定制化 ASIC 芯片平均算力输出的 8 倍，采用 24 纳米制程的全定制化 ASIC 芯片在性能上优于采用 5 纳米制程的半定制化 ASIC 芯片。

（2） 半定制 ASIC 芯片

构成半定制 ASIC 芯片的逻辑单元大部分取自标准逻辑单元库，部分根据特定需求做自定义设计。相对全定制 ASIC 芯片，半定制 ASIC 芯片设计成本较低，灵活度较高。

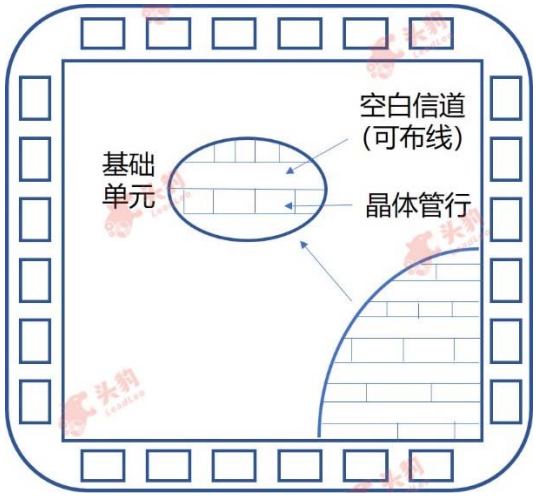
根据标准逻辑单元和自定义逻辑单元数量搭配模式不同，半定制 ASIC 芯片可细分为门阵列芯片和标准单元芯片。

① **门阵列芯片**

门阵列 ASIC 芯片包括有信道门阵列、无信道门阵列和结构化门阵列。门阵列 ASIC 芯片结构中硅晶片上预定晶体管位置不可改变，设计人员多通过改变芯片底端金属层等方式调整逻辑单元互连结构。

有信道门阵列 ASIC 芯片：该类芯片晶体管位置高度固定，设计人员可在晶体管行之间预定义的空白空间进行电路布局，平均制造时间约 2 周（见图 2-3）。

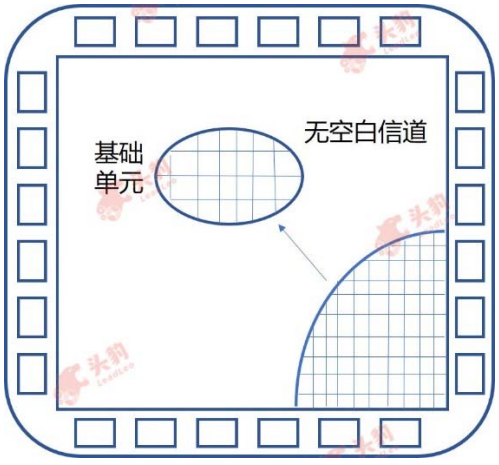
图 2-3 有信道门阵列 ASIC 芯片结构



来源：头豹研究院编辑整理

无信道门阵列 ASIC 芯片：无信道结构下，晶体管行之间不存在电路布局空间，设计人员通常于门阵列单元上方进行布线，平均制造时间约 2 周（见图 2-4）。

图 2-4 无信道门阵列 ASIC 芯片结构

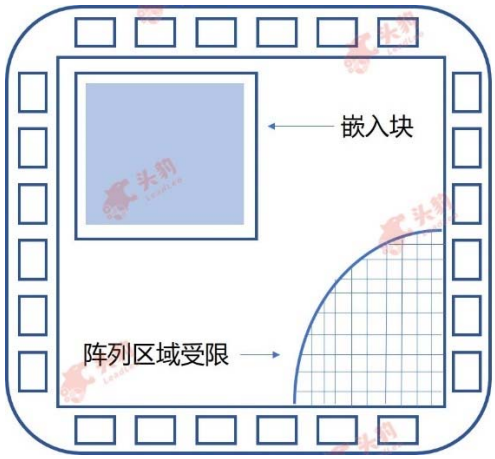


来源：头豹研究院编辑整理

结构化门阵列 ASIC 芯片：该结构包括基本门阵列行及嵌入块。嵌入块可提高线路布局

灵活度，但对芯片体积构成限制。该结构下，线路布局面积使用效率较高，设计成本较低，周转时间较短（见图 2-5）。

图 2-5 结构化门阵列 ASIC 芯片结构

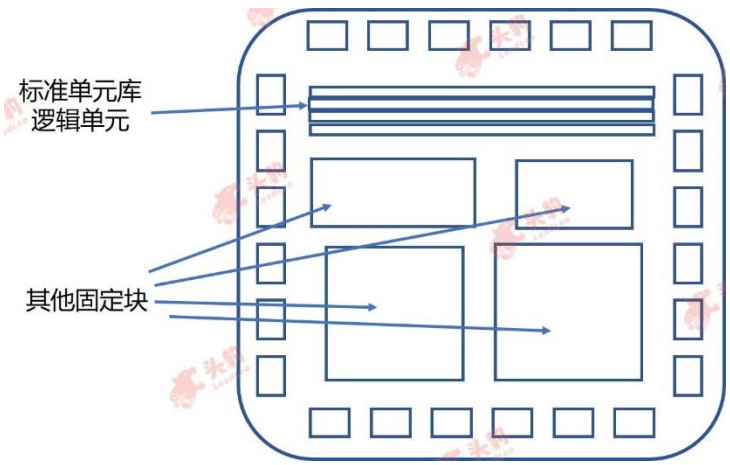


来源：头豹研究院编辑整理

② 标准单元

该类 ASIC 芯片由选自标准单元库的逻辑单元构成。设计人员可按算法需求自行布置标准单元。除标准单元外，微控制器、微处理器等固定块也可用于标准单元 ASIC 芯片架构（见图 2-6）。

图 2-6 标准单元 ASIC 芯片结构



来源：头豹研究院编辑整理

(3) 可编程 ASIC 芯片

可编程 ASIC 芯片可以 PLD 为例。PLD（Programmable Logic Device）亦称可编程逻辑器件，在结构上包括基础逻辑单元矩阵、触发器、锁存器等，其互连部分作为单个模块

存在。设计人员通过对 PLD 进行编程以满足部分定制应用程序需求。

此外，ASIC 芯片可根据终端功能不同分为 TPU 芯片、BPU 芯片和 NPU 芯片。其中，TPU 为张量处理器，专用于机器学习。如 Google 于 2016 年 5 月研发针对 Tensorflow 平台的可编程 AI 加速器，其内部指令集在 Tensorflow 程序变化或更新算法时可运行。BPU 是大脑处理器，是由地平线科技提出的嵌入式人工智能处理器架构。NPU 是神经网络处理器，在电路层模拟人类神经元和突触，并用深度学习指令集直接处理大规模电子神经元和突触数据。

2.1.3 ASIC 芯片特点

（1） 优点：

相对 CPU、GPU、FPGA 等芯片，ASIC 芯片在专用系统应用方面具备多元优势（见图 2-7）。

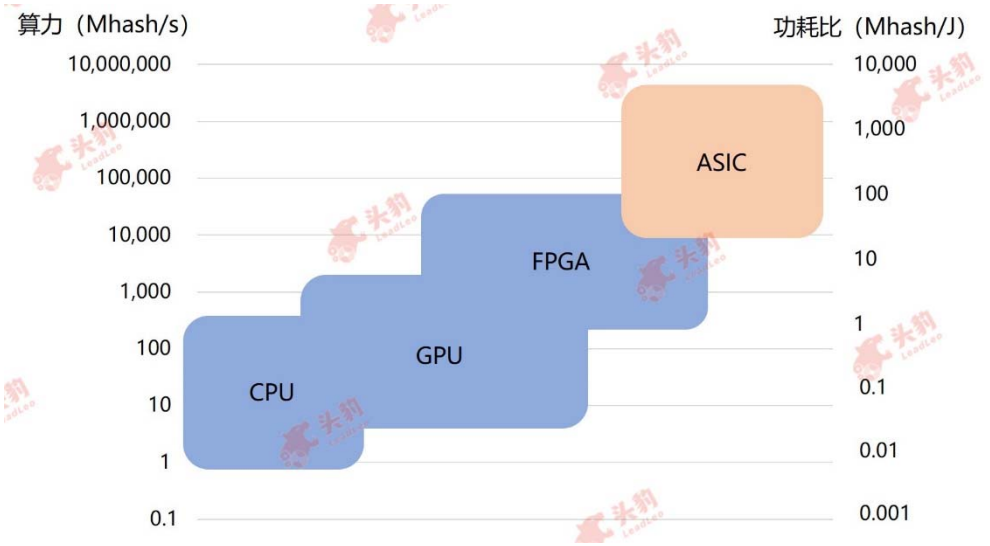
① **规格优势：**ASIC 芯片在设计时充分利用单位运算单元功能，避免冗余计算单元存在，有利于缩小芯片体积。

② **能耗优势：**ASIC 芯片单位算力能耗相对 CPU、GPU、FPGA 较低，如 GPU 每算力平均约消耗 0.4 瓦电力，ASIC 单位算力平均消耗约 0.2 瓦电力，更能满足新型智能家电对能耗的限制。

③ **集成优势：**因采用定制化设计，ASIC 芯片系统、电路、工艺高度一体化，有助于客户获得高性能集成电路。

④ **价格优势：**得益于体积小、运行速度高、功耗低等特点，ASIC 芯片价格远低于 CPU、GPU、FPGA 芯片。**当前全球市场 ASIC 芯片平均价格约为 3 美元，**远期若达到量产规模，ASIC 芯片价格有望保持持续下降态势。

图 2-7ASIC 芯片相对其他芯片在算力及能耗层面表现



来源：头豹研究院编辑整理

（2） 缺点：

① ASIC 芯片定制化程度较高，设计开发周期长，成品需要做物理设计和可靠性验证，面市时间较慢。

② ASIC 芯片对算法依赖性较高。人工智能算法高速更新迭代，导致 ASIC 芯片更新频率较高。

③ 因 ASIC 芯片定制化程度较高，研发周期相对漫长，ASIC 成品被市场淘汰的风险较大。

（3） 应用场景：

ASIC 芯片适用于各类智慧终端领域。Google 于 2016 年研发的 TPU 较为知名，2017 版的 AlphaGo 物理处理器中镶嵌了 4 个 TPU，支持 Google 的 Cloud TPU 平台和机器学习超级计算机。

2.2 ASIC 芯片行业产业链

中国 ASIC 芯片行业产业链由上游底层算法设计企业、IP 核授权企业、晶圆和流片代工厂、专用材料及装备供应商，中游各类 ASIC 芯片制造商、封测厂商及下游包括移动设备制造商、智能家电制造商、工业产品制造商等在内的终端设备制造企业组成（见图 2-8）。

图 2-8 中国 ASIC 芯片行业产业链



来源：头豹研究院编辑整理

产业链运作方式：

上游算法设计企业及 IP 核授权企业为中游 ASIC 芯片企业提供芯片算法底层架构，流片代工厂负责测试芯片算法效果。晶圆厂及其他专用材料、装备供应商为中游企业提供制造芯片所需硬件。

中游 ASIC 芯片企业负责设计、制造、测试芯片模块产品。实力较强的 ASIC 芯片企业可扩展业务至底层算法架构设计环节，整合芯片、模块及终端产品形态一体式解决方案向下游各类终端设备制造企业提供全定制或半定制运算产品和服务。中游不具备芯片设计能力的 ASIC 芯片企业平均盈利水平较低，具备小制程 ASIC 芯片设计能力的企业平均盈利水平显著高于其他同业竞争者。

下游各领域智慧终端设备制造商是 ASIC 芯片产业链的变现终端。智能移动通信设备、智慧家电设备、高端区块链运算设备、智慧工业设备等领域制造企业对中游 ASIC 芯片稳定性、高效性、低耗能等要求不断提高。下游企业消费主体采用优质 ASIC 芯片可最大自身化产品、服务附加值。**未来随 5G 移动网络、自动驾驶、法定电子货币等领域产业发展，下游各类商业客户可依托不断升级的 ASIC 芯片产品布局新营收点。**

2.2.1 产业链上游

（1） 底层算法架构设计企业

ASIC 芯片本质为运算加速引擎，其运算架构包括主控系统和辅助运算系统，架构设计通常交由具备丰富经验的头部企业负责。ASIC 芯片厂商对算法架构设计及 IP 核授权企业依赖度较高，上游架构设计企业对中游 ASIC 芯片产品制造企业议价能力较高。

境外算法架构设计企业包括高通、ARM、谷歌、英特尔、微软、赛灵思、IBM 等，中国本土算法架构设计企业包括寒武纪、中星微、阿里平头哥等。其中，寒武纪已具备较为成熟的运算架构设计能力，其算法已被大规模应用于华为加速运算产品中。

从价格角度分析，ASIC 芯片制造商委托上游企业进行算法开发的费用平均约为 200 万元。中游企业可选择一次性购买 IP 核授权或成为上游企业核心会员，核心会员在购买 IP 核授权时可享受约 10%折扣。

现阶段中国 ASIC 芯片行业中游企业对境外算法架构设计企业依赖度较高，中国本土芯片算法设计企业仅占总市场份额约 30%。2019 年起，上游算法架构产品日趋国产化，如华为“鸿蒙系统”的诞生为移动设备加速运算引擎换血拓展了市场空间，ASIC 芯片需求量随之提升。**受强劲需求驱动，中国市场有望在 5 年内扭转芯片算法架构境外主导的局面。**

（2） 晶圆、流片代工厂

晶圆是构成半导体集成电路的基本硅晶片，晶圆厂商为中游芯片制造企业提供不同规格晶圆材料。

当前中国主流晶圆厂约 30 家，在规格上分别涵盖 8 英寸晶圆、12 英寸晶圆。其中，8 英寸晶圆厂相对 12 英寸晶圆厂数量较多。中国本土 12 英寸晶圆厂以武汉新芯、中芯国际、紫光等为例，平均月产能约 65 千片。在中国设立晶圆厂的境外厂商包括英特尔、海力士等。**中国晶圆厂发展速度较快，如武汉新芯 12 寸晶圆以平均月产能 200 千片超过海力士平均**

月产能 160 千片（见图 2-9）。

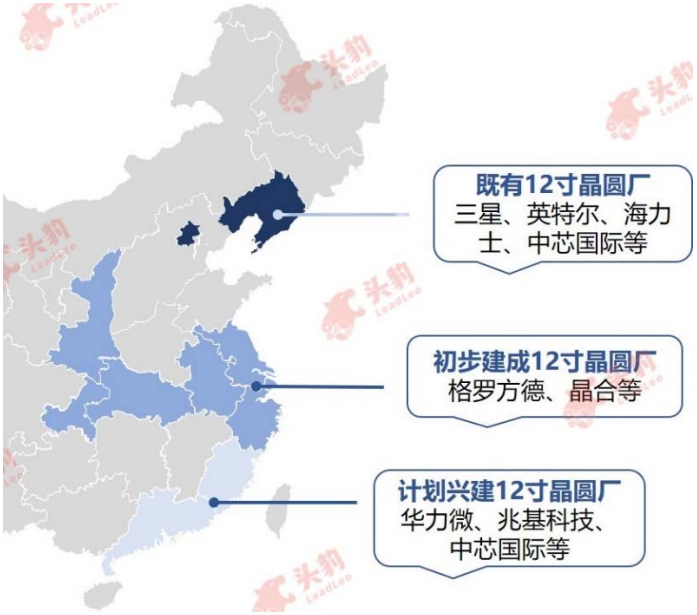
图 2-9 中国范围晶圆厂 12 寸晶圆产能

公司名称	地理位置	晶圆尺寸	平均晶圆产能（千片/月）
中芯国际	上海	12	70
莱特尔	大连	12	60
淮安德科马	淮安	12	20
台积电	南京	12	20
联电厦门	厦门	12	50
晋华集成	泉州	12	60
华力微电子	上海	12	40
紫光	深圳	12	40
海力士	无锡	12	160
武汉新芯	武汉	12	200
万代	重庆	12	20

来源：头豹研究院编辑整理

未来全球范围内，中国晶圆市场投资空间较大，**预计截至 2020 年底，中国市场将有约 50 家晶圆厂，有望成为全球最大晶圆代工集中地。**从地理位置角度分析，现有 12 英寸晶圆厂多布局在中国北部地区，在建或计划中晶圆厂更多选择东部地区和南部地区（见图 2-10）。

图 2-10 中国范围晶圆厂 12 寸晶圆产能分布



来源：头豹研究院编辑整理

部分晶圆代工厂如中芯国际、台积电等为中游企业提供流片服务。因多数 ASIC 芯片产品未达到量产规模，流片成本相对较高。其中 40 纳米制程及以上芯片流片成本约在 200 万元至 600 万元之间，14 纳米、7 纳米等高精度芯片流片成本平均达到 1,000 万元。

2.2.2 产业链中游

中游 ASIC 芯片制造厂商为下游各类智慧设备制造企业提供 ASIC 模块产品和服务。芯片厂商较少将 ASIC 芯片本身作为产品出售，多搭配算法、配套设备（麦克风、摄像头等）或整套解决方案进行销售。

（1） **底层算法加芯片销售模式：**该销售模式下，中游企业根据预先设定的算法制造合适的芯片，在芯片、软件和算法之间形成紧密联合。中国市场该类产品单位售价平均约 2 美元，境外市场该类产品单位售价平均约达 3 美元。

（2） **ASIC 模块产品销售模式：**企业在打包算法和芯片基础上，附加语音识别、图像识别等周边功能打造 ASIC 模块产品，提高其功能完整性。**一整套 ASIC 模块产品售价平均约 5 美元，相对算法加芯片模式的 2-3 美元，该销售模式下中游厂商利润平均约提高 100%。**

（3） **产品形态方案销售模式：**对下游厂商而言，在购买 ASIC 芯片或模块基础上自行添加传感器、麦克风、摄像头等设备需耗费大量人力、物力，不利于成本把控和市场周转。

中游厂商可基于 ASIC 模块和市场需求，为下游客户设计终端产品形态。但 ASIC 芯片产品普遍定制化程度较高，中游厂商无法向所有客户提供全套终端产品设计服务。

2.2.3 产业链下游

处于 ASIC 芯片行业产业链下游的是各类消费性电子产品、工业产品制造商。ASIC 芯片应用领域包括自动驾驶、智慧工厂、智慧家电、国防军事等。中游 ASIC 芯片制造企业数量有限，芯片附加值较高，下游厂商对芯片制造企业议价能力有限。

（1） 移动通信设备制造商

ASIC 芯片在智能移动通信设备中多发挥加速运算驱动功能。如华为麒麟 970 处理器和 980 处理器大批量采用寒武纪提供的高定制化 NPU。

从价格角度分析，终端设备产品售价多为核心 ASIC 芯片产品售价十几倍或以上，利润率相对高于 ASIC 芯片厂商。

下游具备较强研发实力的移动通信设备制造商逐渐深入芯片研发领域，向 ASIC 芯片行业产业链中游和上游延伸。如华为自行研发 Kirin NPU，在 ASIC 驱动力、自身产品和解决方案之间构建有效融合，搭建全栈智慧解决方案。华为等下游企业涉足 ASIC 芯片算法设计、芯片制造业务，将加剧 ASIC 芯片行业中上游环节竞争。

（2） 智能家电制造商

ASIC 芯片及其配套产品在下游智慧家电市场已初步形成应用模式，具有广阔市场空间。受物联网趋势影响，如美的、格力、海尔、海信等家电厂商相继布局各类智能家电产品。通过嵌入 ASIC 芯片，家电产品制造商可获得更高利润，推动智慧城市建设。

2.3 ASIC 芯片行业市场规模

（1） 全球 ASIC 芯片销售规模

全球范围 ASIC 芯片销售规模增速缓慢。2014 年至 2018 年，全球范围 ASIC 芯片产品销售规模年复合增长率为 14.5%。全球范围 ASIC 芯片产品销售规模预计于 2023 年突破 65 亿美元（见图 2-11）。

图 2-11 全球 ASIC 芯片产品销售规模，2014-2023 预测



来源：弗若斯特沙利文，头豹研究院编辑整理

（2） 中国 ASIC 芯片销售规模

相对全球市场，中国范围 ASIC 芯片行业起步较晚，受虚拟货币矿机等市场需求带动，中国 ASIC 芯片行业发展相对迅速，市场规模增长较快。2018 年，中国 ASIC 芯片产品销售规模约占全球销售规模 3.2%，约超过 60 亿元，年复合增长率或达 60%。中国范围 ASIC 芯片产品销售规模预计于 2023 年接近全球销售规模 10%。

2018 年后中国 ASIC 芯片产品销售规模持续增长依据包括但不限于以下因素：

① 继云端领域后，边缘计算领域将成为专用深度学习 ASIC 芯片主要营收领域。预计全球边缘推断芯片市场规模将从 2017 年 4.2 亿美元增长至 2022 年 229.6 亿美元。

② 移动通信设备、头显设备（AR、VR、MR）、平板电脑、无人机、智能家居设备等消费

性电子产品将成为 ASIC 芯片产品集中应用领域。

③ 以图形架构为基础的深度学习处理器盛行，ASIC 更适用于图形架构运算环境。

④ 能够同时进行训练和推理的人工智能终端设备将更加普及，ASIC 芯片将被大量导入该类设备。

3 中国 ASIC 芯片行业驱动因素

3.1 深度学习运算驱动 ASIC 芯片工艺升级

在 ASIC 芯片行业内有多年产品管理、客户开发经验的行业专家表示，深度学习场景下，机器算法训练模型对芯片运算速度、效率、能耗等层面要求提高，驱动 ASIC 芯片设计和制造工艺经历多轮升级，向自动化和小制程方向演进。

（1） 传统芯片不能满足市场需求

深度学习场景机器训练模型涉及超过百层隐层结构，每单位隐层结构上神经元数目根据数据样本量各异。机器训练过程每进行一次运算，底层所有神经元需配合完成计算，平均计算量约为千万级或更高量级，总计算量几何式增长。

传统 CPU 芯片等运算引擎依据冯诺依曼架构设计，多按照数据存储顺序进行串行运算，计算能力和数据存储能力远不能满足机器训练场景需求。如传统 X86 架构 CPU 芯片已滞后于摩尔定律，由谷歌发起的 Brain 训练项目需采用 16,000 个 CPU 核以保证模型准确性，CPU 等传统芯片计算力已接近极限。

（2） ASIC 芯片满足定制需求

深度学习算法需在高阶运算和低阶运算之间转换，存在计算量爆发现象，需运算引擎支持高阶运算以提高计算效率。

ASIC 芯片具备高定制化、体积小、重量轻、功耗低、保密性强等优点，可通过特定线路设计保证对高阶运算、并行运算的支持。

（3） ASIC 芯片工艺持续改进

深度学习领域神经网络层数不断增加，几何式增长的计算量需求推进 ASIC 芯片制造工艺向小制程方向演进。

2017 年 4 月，由台积电出产的 7 纳米工艺初步完成试生产。2018 年上半年，11 纳米芯片出货量激增。2019 年上半年，5 纳米工艺进入试生产阶段。现阶段商用 ASIC 芯片开始从 40 纳米、55 纳米等制程规格向 14 纳米、7 纳米规格迈进。随制造工艺升级，芯片算力呈现指数级增长趋势（见图 3-1）。

图 3-1 工艺升级推动 ASIC 芯片算力提升

ASIC芯片制程	65纳米	40纳米	28纳米	16纳米	10纳米	7纳米
单位制造成本（片/美元）	0.053	0.027	0.019	0.019	0.018	0.017
算力（Mhash/s）	20.2	92.1	367.8	626.2	1,091.2	1,749.4

来源：头豹研究院编辑整理

ASIC 制程演进可有效应对神经网络层数增加导致的计算量爆发问题，有助于提高深度学习计算模型精度，增加机器学习在语音识别、图像识别等领域的应用价值。

（4） ASIC 芯片设计自动化

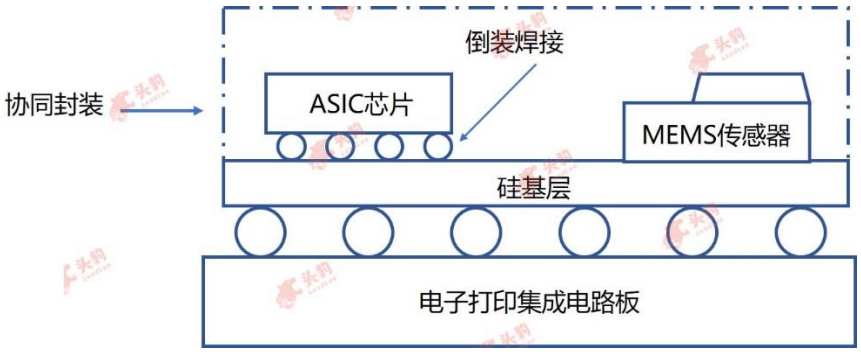
传统模式下 ASIC 芯片设计多采用全手工方式进行。伴随机器训练技术和电子信息技术的快速发展，ASIC 芯片设计方式从全手工模式逐渐过渡到计算机辅助设计，并不断向电子自动化设计模式升级。

电子自动化设计尤其适用于可编程类 ASIC 芯片，可针对深度学习运算需求对集成电路硅片连线层、扩散层、离子注入层以及晶体管芯做自动规划，大幅缩短 ASIC 芯片开发周期。

3.2 MEMS 协同设计推动 ASIC 算法开发

MEMS 器件制造过程与集成电路类似，采用批处理式微制造技术。因制造工艺相似，MEMS 器件与 ASIC 芯片集成潜力较高，协同设计有助于提升可编程类 ASIC 芯片性能（见图 3-2）。

图 3-2MEMS 与 ASIC 协同封装结构简图



来源：头豹研究院编辑整理

（1） MEMS 传感器应用范围广泛

MEMS 器件被广泛应用于汽车、工业、消费电子品、化工、医疗、航空航天等领域，相关产品如智能手机（采用 MEMS 传感器、MEMS 麦克风）、智能可穿戴设备（智能手表）、打印机喷嘴、投影仪（采用 MEMS 微镜）、汽车加速度计、继电器等。

MEMS 器件进入快速发展阶段，相关技术逐渐成熟。与 ASIC 芯片类似，MEMS 器件具备体积小、重量轻、功耗低、可靠性高等优点。每单位 8 英寸硅片可被切割出约 1,000 个 MEMS 传感器芯片。截至 2018 年底，全球范围 MEMS 传感器市场规模约达 67.9 亿美元。

（2） ASIC 芯片成本占比提升

MEMS 器件逐渐向小型化、智能化方向发展，随 MEMS 器件应用领域拓展，厂商对器件信号强度、功能多样性、算法融合性要求更高，MEMS 器件与 ASIC 芯片高度集成势在必行。

高性能 MEMS 传感器件中，ASIC 芯片成本约达到 33%。其中，结构较为简单的加速度计 ASIC、麦克风 ASIC 约占总成本 14%，结构较为复杂的陀螺仪 ASIC 和 MEMS 振荡器 ASIC 等约占总成本 34%以上。在算法融合需求驱动下，MEMS 器件中 ASIC 芯片将趋于复杂，成本占比将持续走高。

（3） 推动可编程 ASIC 芯片开发

① 惯性传感器

惯性传感器用于测量加速度、倾斜角度、冲击振动程度等参数，多应用于导航、定位定向、运动载体控制等系统，器件复杂度较高。高性能惯性传感器结合可编程 ASIC 芯片能有效减轻 MEMS 模组运行负担，便于终端客户借助 ASIC 开发板了解传感器特征。

如芯片设计公司 Si Ware 针对单轴惯性传感器推出 ASIC 方案，同时加速 ASIC 和 MEMS 研发工作，协助 MEMS 厂商将平均设计周期从 15 个月降低至 7.5 个月。该公司推出的搭载 ASIC 芯片的 MEMS 光谱仪芯片可应用于手机等移动终端。

② 电容式传感器

电容式传感器用于位移、角度、振动、速度、压力等测量，是参数可变的电容器。电容式传感器结合可编程 ASIC 芯片可减少器件开发时间，调整器件阈值以满足特定需求。如芯片设计公司 Acam 开发的第二代 ASIC 芯片被用于商业化中档压力传感器和高性能湿度传感器中。功能复杂的 ASIC 芯片面积相对较大，或增加 MEMS 器件制造成本，驱动芯片开发企业提出更加精简的解决方案。

4 中国 ASIC 芯片行业制约因素

4.1 高端专业人才紧缺

从全球人工智能各类领域人才需求量上看，人工智能芯片行业对人才的需求量位列第二，各国对人工智能芯片行业的人才争夺将更加激烈。人才储备量不足，容易导致行业发展滞后，严重制约人工智能芯片行业发展。

ASIC 芯片行业属于技术密集型产业，对人才需求量大，但该领域优秀学者多分布在经济发达国家，中国在该领域人才储备量较少。现阶段，中国芯片产业从业人员总数不足 30 万人，其中高端人才供给严重不足、高水平技术工程师高度缺乏。高端人才缺乏制约中国 ASIC 芯片行业算法设计水平进步。

具体而言，截至 2018 年底，中国的人工智能芯片领域高端研究学者不足 300 人，相较美国 1,400 多人，差距较大。中国人工智能领域技术型从业者仅有 5 万多人，远低于美国的 85 万人以及英国的 14 万人。中国缺乏经验丰富的人工智能领域的顶级人才，具有十年以上经验的人工智能领域专家约 50%分布在美国，中国占比不超 25%。

伴随人工智能行业深入发展，中国人工智能领域的人才缺口将逐步扩大。当前中国人工智能领域人才需求远超人才供给，未来人才缺口或超 1,000 万。

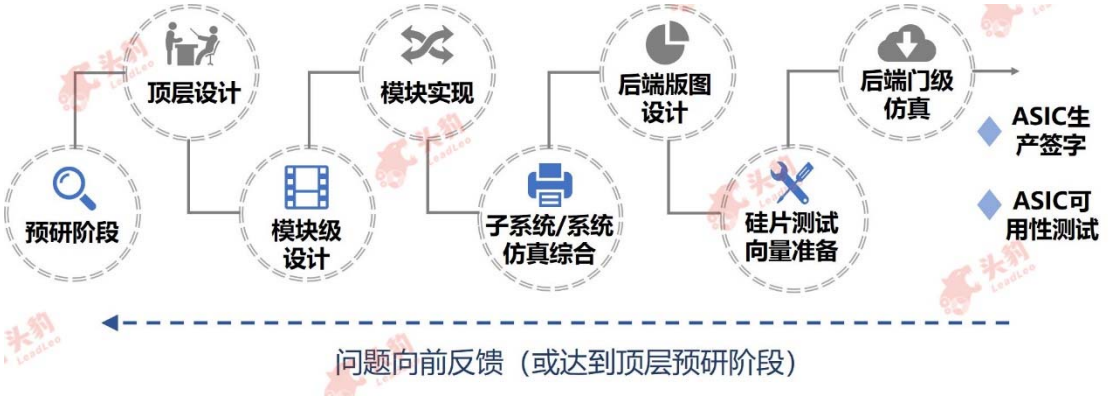
4.2 开发时间、经济成本高

ASIC 芯片开发流程较长，一次性开发时间、经济成本相对普通集成电路高，较长的开发时间易加剧竞争主体被市场淘汰的风险，不利于创业型企业维持长期运作，高经济成本增加企业财务负担，制约企业发展。

ASIC 芯片开发流程涉及总体设计、详细设计、可测性设计、时序验证、版图设计、加工、完备等步骤，流程较为复杂。不同开发阶段遭遇问题不同，且后续阶段问题需向前方阶

段反馈。若后续设计无法完成所分配功能，问题可能被反馈至上层顶级设计环节，系统模块需被重新划分，耗费大量时间和人力（见图 4-1）。具体而言，一款可编程 ASIC 芯片从设计、线路构建、版图部署直至数据中心平均耗时约 15 个月以上。

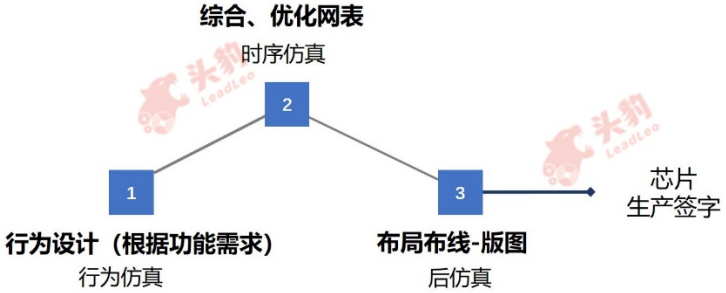
图 4-1ASIC 芯片开发理想化流程



来源：头豹研究院编辑整理

相较之下，普通集成电路设计开发流程已较为精简，算法开发环节包括创意设计和仿真验证等（见图 4-2）。 以 FPGA 芯片为例，从设计环节至数据中心平均耗时约 7 个月。

图 4-2 普通集成电路开发流程



来源：头豹研究院编辑整理

此外，ASIC 芯片定制化程度高，多为一次性开发成果，其高度专用性导致该类芯片灵活度低。如 MXU ASIC 芯片仅适用于 8 比特矩阵乘法运算，无法进行 16 比特矩阵乘法运算，亦无法运行除法、倒数、减法等基本数学运算，局限性较大。灵活度缺失导致 ASIC 芯片一次性开发成本较高，企业亟待开拓量产方案以分摊成本。

5 中国 ASIC 芯片行业相关政策法规

包括 ASIC 芯片在内的集成电路产业对国民经济发展具备战略意义，是推动信息化和智能制造的核心产业，有助于提升经济发展水平，调整产业结构，引领智慧城市建设。国家政策制定部门密切关注中国集成电路各行业企业发展，从财政、科研、行业标准、生产工艺等各方面出发，为相关企业提供良好政策环境（见图 5-1）。

图 5-1 中国 ASIC 芯片行业相关政策

指导政策	发布时间	发布主体	政策要点
《关于优化科研管理提升科研绩效若干措施的通知》	2018-07	国务院	对实验设备依赖程度低和实验材料耗费少的基础研究、软件开发、集成电路设计等智力密集型项目，提高间接经费比例，500万元以下的部分为不超过30%，500万元至1,000万元的部分为不超过25%，1,000万元以上部分为不超过20%
《国务院关于落实“政府工作报告”重点工作部门分工的意见》	2018-04	国务院	提出推动集成电路、第五代移动通信、飞机发动机、新能源汽车、新材料等产业发展，实施重大短板装备专项工程，推进智能制造，发展工业互联网平台，创建“中国制造2025”示范区
《国家高新技术产业开发区“十三五”发展规划》	2017-04	科技部	优化产业结构，推进集成电路及专用装备关键核心技术突破和应用
《“十三五”国家信息化规划》	2016-12	国务院	将集成电路作为“新一代信息技术产业”，纳入大力推动突破发展的重点领域，着力提升集成电路设计水平，掌握高密度封装及三维微组装技术
《装备制造业标准化和质量提升规划》	2016-08	质检总局、国家标准委、工信部	加快完善集成电路标准体系，推进高密度封装、三维微组装、处理器、高端通信网络等领域集成电路重大创新技术标准修订，开展集成电路设计平台、IP核等方面的标准研究
《关于软件和集成电路产业企业所得税优惠政策有关问题的通知》	2016-05	国家发改委、财政部、工信部	明确了在集成电路企业的税收优惠资格认定等非行政许可审批取消后，规定集成电路设计企业可享受《关于进一步鼓励软件产业和集成电路产业发展企业所得税政策的通知》有关企业所得税减免政策需要的条件，再次从税收政策上支持集成电路设计行业的发展
《中国制造2025》	2015-05	国务院	将集成电路作为“新一代信息技术产业”，纳入大力推动突破发展的重点领域，着力提升集成电路设计水平，掌握高密度封装及三维微组装技术
《国家集成电路产业发展推进纲要》	2014-06	国务院	到2020年，集成电路产业与国际先进水平的差距逐步缩小，全行业销售收入年均增速超过20%；到2030年，集成电路产业链主要环节达到国际先进水平，一批企业进入国际第一梯队，实现跨越发展
《进一步鼓励软件产业和集成电路产业发展的若干政策》	2011-01	国务院	从财税、投融资、研究开发、进出口、人才、知识产权、市场等方面支持集成电路的发展，进一步优化中国软件产业和集成电路产业发展环境

来源：头豹研究院编辑整理

“十二五”以来，国家强调集成电路产业作为先导性产业的地位，更加重视芯片科技发展对工业制造转型升级和信息技术发展的推动力。为跟上境外发达国家在集成电路领域的先

进生产力，提高中国集成电路企业竞争力，国家从市场需求、供给、产业链结构、价值链等层面出发，出台多项利好政策。

“十二五”初期，国家初步提出要保证集成电路企业发展所需资金，扩大相关器件进出口，引进高端人才，为集成电路发展铺垫环境基础。依托良好市场环境和政策环境，该时期中国集成电路企业发展迅速，制造实力提升较快，尤其在封装技术层面接近国际一流企业水平。国家大规模兴建产业园区，助力企业形成聚集效应，相关企业在关键装备和材料方面初步达到自产水平。

为进一步引导行业有序发展，凸显集成电路产业战略地位，2014 年国务院发布《国家集成电路产业发展推进纲要》提出不同时期发展目标。，针对不同时期提出发展目标。**纲要规划中国集成电路全行业在 2020 年实现超过 20%的年均增速，在 2030 年相关企业进入国际集成电路产业第一梯队。**

“十三五”时期，国家政策制定部门进一步整合行业、市场、用户各方面信息，为中国集成电路企业向国际第一梯队目标发展打造政策基础。

6 中国 ASIC 芯片行业发展趋势

6.1 专用算法优化提高 ASIC 通用性

ASIC 芯片相对传统芯片在专用算法领域具备更高效能，但现阶段市场上 ASIC 模块产品算法差异度高，缺乏通用性。远期随专用算法软硬件优化，ASIC 芯片通用性能提升将成为行业发展一大趋势。

具体以谷歌开发的优化算法架构 Tensor Processing Unit（以下简称 TPU）为例，TPU 在算法架构上介于 CPU 和全定制化 ASIC 之间，兼具桌面计算设备与嵌入式计算设备功能。TPU 算法具备较宽容错性，在硬件组成上相对 CPU 类通用芯片更加简洁。

相同数量晶体管条件下，TPU 算法架构的 ASIC 芯片可完成更高运算量。相对同级别 CPU、GPU，该类 ASIC 芯片可提高运算性能 15 倍至 30 倍，并提高能耗效率 30 倍至 80 倍。

另外如思科推出防火墙专用 ASIC 芯片在算法上采用网络加速协议，高通推出基带专用 ASIC 芯片采用通信协议、傅里叶变换等优化算法（见图 6-1）。

图 6-1ASIC 芯片算法优化案例示意

公司名称	优化ASIC算法	优化方式	开发周期	特点
Google 谷歌	TPU	拓宽容错性 附加嵌入式计算设备	相对全定制ASIC短	√ 浮点性能相对CPU高30 倍 √第二代TPU性能相对传统GPU高15倍
CISCO 思科	NP架构	附加网络加速协议 采用多核处理器模式	相对全定制ASIC短 相对X86 CPU长	√功能简单的防火墙 √用高速总线或交叉矩阵方式连接 √每个网口有网络处理器
QUALCOMM® 高通	Zeroth	嵌入通信协议 傅里叶变换算法	与半定制ASIC相当	√设置神经处理单元 √使用传统编程语言编写

来源：头豹研究院编辑整理

企业还可通过异构计算，在传统 CPU 算法与专用算法之间搭建软件框架组合，驱使

ASIC 模块产品在完成单项专门任务的同时通过编程适应更多专门任务，实现低能耗与高效率的有效结合。

6.2 ASIC 将成自动驾驶系统核心

自动驾驶运算系统处于快速更迭、进化阶段，或于 5 年内进入算法稳定阶段。**专家指出，基于固定算法最优化设计的 ASIC 芯片将成自动驾驶运算系统主流核心模块。**

因 ASIC 算法架构更接近底层 JAVA 算法且在物理结构上大幅缩减冗余晶体管和连线，ASIC 芯片在运算吞吐量、延迟度、功耗等参数方面表现优于传统芯片（见图 6-2）。现阶段自动驾驶系统核心芯片已从 GPU 转向 FPGA，并逐步向 ASIC 过渡。相对 FPGA 芯片，ASIC 架构下，自动驾驶系统计算效率、计算能力皆可定制，一旦达到量产规模，其平均成本将低于 FPGA 芯片。相同工艺条件下，ASIC 计算速度约为 FPGA 运算速度 5 倍及以上。

图 6-2ASIC 芯片相对其他芯片参数表现

芯片类型	吞吐量	延迟	功耗
CPU	1T	/	100W
GPU	10T	1毫秒	300W
FPGA	10T	1微秒	30W
ASIC	10T	1微秒	30W

来源：头豹研究院编辑整理

远期 ASIC 芯片将成为主流自动驾驶核心模块主要取决于但不限于以下因素：

（1） 高速自动驾驶环境下运算量爆发，ASIC 可排除冗余信息，满足系统对终端算力的精度需求。

（2） 延迟参数决定自动驾驶系统安全性。将延迟控制在极限范围可有效避免事故发生。ASIC 芯片可实现高性能实时计算，有助于提升自动驾驶核心计算时效性和决策能力。

（3） 高能耗运算架构分流自动驾驶系统能量储备，影响车辆续航时间。如英伟达某款可应用于自动驾驶系统的 GPU 芯片功耗达到 500W，无法达到大规模商用水平。

（4） ASIC 芯片模块能耗低，产生热量低，有利于维持驾驶系统稳定性。

（5） ASIC 芯片模块可保证驾驶系统在不良天气条件、温度条件下保持计算稳定性。

7 中国 ASIC 芯片行业竞争格局分析

7.1 中国 ASIC 芯片行业竞争格局概述

截至 2019 年上半年，中国市场从事 ASIC 芯片研发业务企业约有 40 家，行业集中度较低，呈现蓝海市场特征。

2019 年下半年起，中国 ASIC 芯片市场将进入初步成熟期，厂商数量激增，其中创业型企业数量占比超过 60%。创业型企业包括地平线、深鉴科技、云之声、灵汐科技、启英泰伦、思必驰、旷视科技、商汤科技、比特大陆、嘉楠耘智等。

其中地平线等头部企业与应用领域企业合作密切，推出嵌入式或独立式 ASIC 模块。如比特大陆、嘉楠耘智等入局较晚的虚拟货币领域企业可依托既有矿机业务生态系统和产品设计经验创造机会，该类企业相对仅具备算法、IP 授权的企业更有发展潜力。

传统芯片企业如中星微、华为海思、MPK、瑞芯微、全志科技等接连入局，不同企业基于已有生态探索 ASIC 产品发展方向，如 MPK 以智能家电领域作为目标市场。其他应用领域传统企业如海康威视、大华股份、阿里巴巴等加速布局 ASIC 芯片板块，其 ASIC 芯片模块多用于加速自身已有运算引擎（见图 7-1）。

ASIC 芯片行业初入竞争者多面临研发经验不足的瓶颈，实力雄厚的企业通常可在半年至 1 年时间内攻克研发经验不足的缺陷。

ASIC 芯片行业预计于 2020 年下半年进入洗牌期，一批实力较弱的企业或被淘汰。2021 年下半年后，该行业将迈入相对稳定竞争阶段。

图 7-1 中国 ASIC 芯片行业部分代表企业概览

公司名称	芯片产品	浮点	应用模块
地平线	旭日1.0，征程2.0	/	自动驾驶（Matrix1.0平台，征程2.0）
耐能	AI+M4（5） AI+a7（9）	最高4.4Tops	移动通信、物联网、安防、无人机用轻量级神经处理单元NPU
阿里巴巴	Ali-NPU	/	阿里云神经元网络
百度	昆仑	260Tops	语音、图像
联发科	AI（嵌入Hello P60）	/	双核人工智能视觉和神经网络处理单元

来源：头豹研究院编辑整理

7.2 中国 ASIC 芯片行业投资企业推荐

7.2.1 成都启英泰伦科技有限公司

7.2.1.1 企业简介

成都启英泰伦科技有限公司（以下简称“启英泰伦”）于 2015 年 11 月在成都省四川市自由贸易试验区注册成立。启英泰伦是一家人工智能集成电路设计和配套应用解决方案供应商，其日常经营范围包括集成电路、计算机软硬件、电子产品开发销售，技术开发、咨询、转让，信息系统集成、数据处理及货物、技术进出口等。

2016 年 10 月，启英泰伦完成数百万人民币天使轮融资，投资方为得能股权、Roobo 等。2017 年 10 月，启英泰伦完成数千万人民币 A 轮融资，投资方为汇声信息。2017 年 11 月，启英泰伦获得来自辰韬资本和沣扬资本的新一轮战略投资（见图 7-2）。

图 7-2 启英泰伦融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2017-11	战略融资	数千万至亿元人民币，具体未透露	沣扬资本，辰韬资本
2017-10	A轮	数千万人民币，具体未透露	上海汇声信息科技有限公司
2016-10	天使轮	数百万人民币，具体未透露	杭州得能股权投资基金，Roobo

来源：头豹研究院编辑整理

7.2.1.2 产品介绍

启英泰伦主要开发人工智能语音识别芯片及配套产品，具体以可搭载于脑神经网络处理器的 CI1006 芯片为例。该芯片配套解决方案包括单麦克风和双麦克风两种模式（见图 7-3 图 7-3）。

CI1006 芯片具备与 10 个 CPU 核相当的运算能力。CI1006 芯片及模块产品可应用于本地、云端等场景，支持普通话、中国方言、英文，应用领域覆盖家居、家电、照明、汽车等。

图 7-3 启英泰伦解决方案产品

产品名称	外观	功耗	语音识别率	识别距离	响应速度
单麦克风智能语音解决方案		0.1W	95%	10米	0.2秒-0.8秒
双麦克风智能语音解决方案		0.4W	97%	10米	0.2秒-0.8秒

来源：启英泰伦官网，头豹研究院编辑整理

7.2.1.3 竞争优势

在**商业定位**方面，启英泰伦从家电市场智能语音识别领域出发，准确定位目标市场。多数竞争者采用通用芯片，导致调试期较长，产品效果与预期差距大等问题。启英泰伦 CI1006

芯片设计与算法契合度较高，相对同类产品性能较强，具备集中爆发潜力。

在**市场布局**方面，启英泰伦利用传统代理商渠道，快速在全国市场布局，于 1 年内形成 1,400 家客户群体，市场空间广阔。

在**产品更新**方面，启英泰伦配合客户群体信息反馈，不断调试、更迭芯片版本，平均 1 至 2 年对芯片做功能添加或迭代。未来启英泰伦产品将兼容图像识别等功能，提高通用性，并与线上数据融合。启英泰伦远期或将 ASIC 芯片加入传感器、传统电源器件。

7.2.2 北京探境科技有限公司

7.2.2.1 企业简介

北京探境科技有限公司（以下简称“探境科技”）于 2017 年 3 月在北京市海淀区注册成立。探境科技是一家以终端人工智能处理芯片为核心产品的公司，其日常经营范围包括技术推广、开发、转让、咨询，通讯设备、电子产品、计算机及辅助设备、软件开发销售，技术、货物进出口等。

探境科技由上海致界科技有限公司 100%控股，对外投资青岛探境信息科技有限公司等。探境科技分别于 2017 年下半年和 2018 年上半年获得数百万元天使轮和数千万元 A 轮投资（见图 7-4）。

图 7-4 探境科技融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2018-05	A轮	数千万人民币，具体未透露	中芯聚源资本，洪泰、险峰、启迪汇、京道基金、熊猫资本等
2017-08	天使轮	数百万人民币，具体未透露	北京马力天使投资中心、宁波大榭鹏创股权投资合伙企业、臻云创投

来源：头豹研究院编辑整理

7.2.2.2 产品介绍

探境科技推出四款 ASIC 芯片，利用存储优先架构率先实现数据在存储器传递过程中完成计算的目标，边缘计算效率大幅提升（见图 7-5）。相对传统 CPU 架构，存储优先架构模

式下芯片数据访问量可降低 10 倍至 100 倍，大幅减少运算能耗。

图 7-5 探境科技产品情况

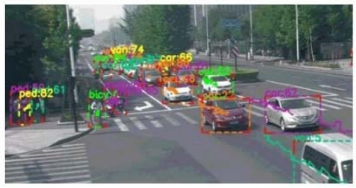
芯片名称	联网功能	功耗	麦克风输入	识别距离	延时
语音唤醒芯片	可在不联网条件下通过唤醒词激活系统	待机功耗<50uW 典型功耗<1mW	单麦克风 双麦克风 模拟/数字麦克风	>5米	反应时间<0.2S
命令词识别芯片	支持WIFI/BT连接	待机功耗<10mW 典型功耗<70mW	麦克风阵列（2-8Mic） 模拟/数字麦克风	>5米	反应时间<0.5S
语义理解芯片	支持WIFI/BT连接	待机功耗<1mW 典型功耗<150mW	麦克风阵列（2-8Mic） 模拟/数字麦克风	>5米	反应时间<0.5S
通用型降噪芯片	/	/	麦克风阵列 模拟/数字麦克风	>5米	反应时间<0.1S

来源：探境科技官网，头豹研究院编辑整理

7.2.2.3 竞争优势

在**应用场景**方面，探境科技针对边缘计算场景高吞吐量提出一系列解决方案。其边缘计算安防前端协处理器芯片执行效率最大可达 13Tops，可采用 1.6Tops、3.2Tops、13Tops 多种部署方案。探境科技自动驾驶芯片产品可提供 20Tops 至 100Tops 执行吞吐能力（见图 7-6）。

图 7-6 探境科技 ASIC 芯片应用场景

解决方案		特点
安防智造		**视频结构化：**利用深度学习技术识别行人、各种机动车和非机动车 **目标轨迹跟踪：**支持跨线报警、区域入侵、人员徘徊、非法停车等检测
自动驾驶		**专用芯片：**小型化专用芯片帮助实现L3、L4级自动驾驶
工业智造		**工业机器人手臂：**精确、灵活，可应对各类场景，具备判别能力 **智能化处理：**可对图像、视频、点云等输入数据进行智能化处理
人机交互		**交互趋势：**语音识别，手势识别、眼神识别、表情识别 **强化通用性：**适用于多种设备和平台

来源：探境科技官网，头豹研究院编辑整理

在**人才资源**方面，探境科技创始团队成员来自清华大学、复旦大学等一流高校，平均工作经验超过 15 年。公司 CEO 从业芯片行业超过二十年，在通信、存储、消费类芯片等领域具备丰富客户资源、产品运营经验和团队管理经验。

在**产品规划**方面，探境科技制定未来 3 年产品计划，预计于 2019 年底逐步推出新芯片产品及解决方案。探境科技已与多家手机、家电、安防等行业企业就新产品达成战略合作计划。

7.2.3 九天睿芯科技有限公司

7.2.3.1 企业简介

九天睿芯科技有限公司（以下简称“九天睿芯”）于 2018 年 6 月在深圳市福田区注册

成立，并于瑞士设立研发基地。九天睿芯以高性能模数转换器及 ASIC 加速芯片为核心产品，提供模数混合神经网络处理器相关技术服务。九天睿芯日常经营业务范围包括集成电路设计、研发，计算机信息技术、软硬件、网络工程、电子技术开发，其他技术咨询、转让，计算机硬件批发、零售，智能设备制造加工及集成电路制造等。2018 年 6 月，九天睿芯获得 Pre A 融资（见**错误!未找到引用源。**）。

图 7-7 九天睿芯融资情况，截至 2019 年 9 月

时间	轮次	融资金额	投资方
2018-06	Pre A轮	千万元人民币	中国某TOP20 VC机构

来源：头豹研究院编辑整理

7.2.3.2 产品介绍

九天睿芯产品覆盖 ASIC 芯片系列、视觉端系列及音频端系列（见图 7-8）。九天睿芯所研发人工智能专用加速芯片采用模拟数字混合计算路线，突破传统数字电路摩尔定律局限，能效可达 10Tops/W 至 50Tops/W，相对市面其他同类芯片能效提高约 5 至 10 倍。

九天睿芯所研发 ASIC 芯片兼容度较高，可进行精度调节，适用于声音识别、人脸识别、医疗影像识别、视频分析、无人驾驶等场景，推动未来无源无线智能物联网领域技术发展。

图 7-8 九天睿芯产品情况

产品系列	优势
IP核、ASIC芯片	• 支持主要神经网络架构在传感器节点的无缝整合 • 模拟、混合信号架构，可发挥亚微米CMOS技术优势 • 能耗较低
视觉端	• 覆盖AI教育设备、增强/虚拟现实、辅助驾驶、智能家庭与监护等领域
音频端	• IP核可检测微瓦以下功率声音 • IP核可用于智能设备唤醒 • IP核可用于关键词识别

来源：九天睿芯官网，头豹研究院编辑整理

7.2.3.3 企业亮点

自主创新优势：九天睿芯研发项目覆盖算法架构最底层，包括芯片设计、计算框架等。全球一流传统模拟芯片厂商（如德州仪器 TI 等）多采用模拟芯片附加数字 DSP 处理器模式设计产品，相对而言，九天睿芯采用更为先进的模拟芯片搭配模数混合处理器方式，数据安全性得到更好保证。

人才优势：九天睿芯创始团队人员毕业于苏黎世联邦理工学院、新加坡南洋理工大学、慕尼黑工业大学、香港中文大学等，并曾在华为、腾讯、高通、ARM 等一流企业就职，具备较为丰富的芯片设计研发经验及计算架构设计经验，整体研发实力出众。

头豹研究院简介

- 头豹研究院是中国大陆地区首家 B2B 模式人工智能技术的互联网商业咨询平台，已形成集行业研究、政企咨询、产业规划、会展会议行业服务等业务为一体的一站式行业服务体系，整合多方资源，致力于为用户提供最专业、最完整、最省时的行业和企业数据库服务，帮助用户实现知识共建，产权共享
- 公司致力于以优质商业资源共享为基础，利用大数据、区块链和人工智能等技术，围绕产业焦点、热点问题，基于丰富案例和海量数据，通过开放合作的研究平台，汇集各界智慧，推动产业健康、有序、可持续发展



四大核心服务：

企业服务

为企业提供**定制化报告**服务、**管理咨询**、**战略**调整等服务

云研究院服务

提供行业分析师**外派驻场**服务，平台数据库、报告库及内部研究团队提供技术支持服务

行业排名、展会宣传

行业峰会策划、**奖项**评选、行业**白皮书**等服务

园区规划、产业规划

地方**产业规划**，**园区**企业孵化服务

报告阅读渠道

头豹科技创新网 —— www.leadleo.com PC端阅读全行业、千本研报



头豹小程序 —— 微信小程序搜索“头豹”、手机扫右侧二维码阅读研报


图说


表说


专家说


数说

详情请咨询

客服电话

400-072-5588

上海

王先生： 13611634866
李女士： 13061967127

南京

杨先生： 13120628075
唐先生： 18014813521

深圳

李先生： 18916233114
李女士： 18049912451