

微纳世界的建筑师：光刻技术深度解析

证券分析师： 王焰杰 S0370525030002

唐仁杰 S0370524080002

行业评级：增持



摘要

- **光刻工艺是半导体制造技术中重要组成部分，每个掩模层均需要光刻作为起始工艺点。**一个具有4个金属层、0.13 μm 的CMOS（互补型金属氧化物半导体）集成电路制造工艺中，有474个工艺步骤，使用了超过30个掩模层，其中212个步骤与光刻曝光相关，105个步骤与使用光刻胶图像的图案转移相关。**光刻的重要性不仅因掩模层的需求，更重要的是它通常决定了下一个技术节点的限制因素。**对于每一个节点，最小特征尺寸（线宽/栅长）以及线距都会降低至上一个技术节点的1/ $\sqrt{2}$ （约70%），电路密度的降低系数为2。
- **逻辑芯片金属互连层较为复杂，而存储芯片（DRAM和NAND）的核心存储阵列由高度规则的线/间隔结构组成，其线宽和间距通常都被压到极限且非常均一。**对于DRAM，存储单元的字线和位线通常采用最小可能的线宽以取得最大电容和最小占用面积。在逻辑和存储中，pitch的挑战有所不同。逻辑电路中最小pitch往往出现在第一层金属互连和晶体管层。例如7nm逻辑的M1线/槽pitch约为40nm。相比之下，存储阵列的pitch基本固定在单一最小值，例如DRAM字线pitch整个阵列内恒定（除了边缘过渡区），NAND平面栅极pitch也是固定值。
- **光刻工艺的基本流程包含旋涂光刻胶->预烘烤（前烘）->曝光->显影。但是，器件光刻工艺的前提是完成掩模版的设计及制造。**光刻技术基于掩模可划分为有掩模光刻和无掩模光刻。无掩模版光刻（直写光刻技术）受限于生产效率与光刻精度等方面因素，目前还无法满足半导体产业大规模制造的需求。半导体掩模版作为集成电路生产的“母板”，其生产同样需要光刻。掩模版的制造可大体分为三块：CAM版图处理、光刻以及检测环节。掩模图形通常不是通过光罩复制得到的，而是采用直写光刻方式直接在空白掩模基板上生成图形。根据工艺节点和所需精度，直写设备包括高精度激光直写机或电子束直写机。对于较“大”的线宽（通常 $\geq 130\text{nm}$ 的掩模最小线宽），可采用激光直写；而先进节点（130nm及以下甚至到几十纳米尺寸）由于激光衍射带来的分辨率限制，一般采用电子束直写光刻，以确保图形精度。
- **匀胶显影机（Track）主要实现除曝光以外的其他光刻工艺，包括光刻材料的涂布（光刻胶）、烘烤、显影、晶圆背面的清洗等功能。**对于浸没式工艺的晶圆还需要增添晶圆表面的去离子水冲洗等。工艺处理部分是Track的主体，其包括增粘模块（adhesion enhancement）、热盘（hot plate）、冷盘（chill plate）（温控单元，分别负责晶圆在涂胶（Coating）和显影（Developing）工艺前后的热处理与冷却，实现烘干及冷却）、旋涂、显影等主要工艺模块。
- **光源是决定光刻机波长（ λ ）的核心要素。**从I线（365nm波长）及以上波长光刻机一般使用的光源是高压汞灯。高压汞灯提供254-579nm波长的光，随后通过滤波器可以选择性的使用I线（365nm）、H线（405nm）或者G线（436nm）为光刻机提供照明光源。KrF（248nm波长）和ArF（193nm波长，包括浸没式）使用准分子激光器（excimer）作为光源。EUV光刻采用13.5nm波长的极紫外光，这种短波长的光无法由传统激光介质直接产生。当前业界采用激光等离子体光源（LPP）方案，用高功率CO₂激光脉冲反复击打高速抛射的微小锡金属液滴，在微小体积内产生高温等离子体，从中发射EUV光子。**国内EUV光源发展线路包括：激光等离子体LPP路线、放电等离子体DPP路线、同步辐射/自由电子激光路线。**
- **光刻机的成像是半导体光刻技术的核心，其透镜（或反射镜）决定了光刻分辨率和成像质量。**193nm波段的AR膜一般采用氟化物材料体系（如MgF₂、LaF₃等）以保证低吸收和高激光损伤阈值。典型双层或多层AR镀膜可将193nm垂直入射残余反射降至0.1%以下。总之，DUV物镜以高纯石英和CaF₂透镜结合AR镀膜实现高透过率；EUV物镜则以低热膨胀镜基配合Mo/Si多层膜实现高反射，两者材料体系截然不同。
- **2024年，晶圆曝光设备、光刻处理设备、掩模版制造设备合计市场规模约293.67亿美元。随着2nm工艺导入，EUV光刻需求提升，2025年光刻工艺相关设备预计达312.74亿美元。**随着 AI、大数据、云计算等应用爆发性增长，服务器、数据中心及存储（Servers, Data centers & Storage）市场在 2025–2030 年预计将以 9% 的年复合增长率攀升，同时半导体总销售规模有望突破1万亿美元大关。这一趋势直接拉动DRAM制程的 晶圆需求增长，特别是面向 HPC/AI 的 DRAM 产能投放显著提升，同时，先进逻辑（ $\leq 7\text{nm}$ ）持续向更高性能与更低功耗设计演进，推动每片晶圆上的图形层数不断增加。
- **相关公司：**设备厂商，汇成真空（301392.SZ）；芯源微（688037.SH）；中科飞测（688361.SH）；芯碁微装（688630.SH）。激光源混合气，华特气体（688268.SH）；凯美特气（002549.SZ）。投影物镜/高精度光学件，茂莱光学（688502.SH）；福晶科技（002222.SZ）。
- **风险提示：**光刻技术相关材料属于集成电路上游，周期性较强；设备折旧成本较高，产能不及预期对利润影响较大；相关产品专利权被海外巨头垄断；设备研发周期长，研发费用支出较大；先进制程催化光刻机需求，下游AI产业链进展不利影响，公司研发进度不及预期，产能爬坡较慢，毛利率下滑

目录

- 一、光刻：工艺的起点，也是节点的先决条件
- 二、逻辑芯片光刻与存储芯片光刻差异
- 三、光刻flow：涂胶、烘烤、曝光、显影
- 四、光刻“底片”：掩模版
- 五、曝光之外：匀胶显影
- 六、光刻工艺的参数
- 七、光刻机分类
- 八、曝光的核心要素：波长、NA、k1
- 九、套刻误差及量测
- 十、光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场
- 十一、相关公司
- 十二：风险提示

风险提示：光刻技术相关设备材料属于集成电路上游，周期性较强；设备折旧成本较高，产能不及预期对利润影响较大；相关产品专利权被海外巨头垄断；设备研发周期长，研发费用支出较大；先进制程催化光刻机需求，下游AI产业链进展不利影响；公司研发进度不及预期，产能爬坡较慢，毛利率下滑

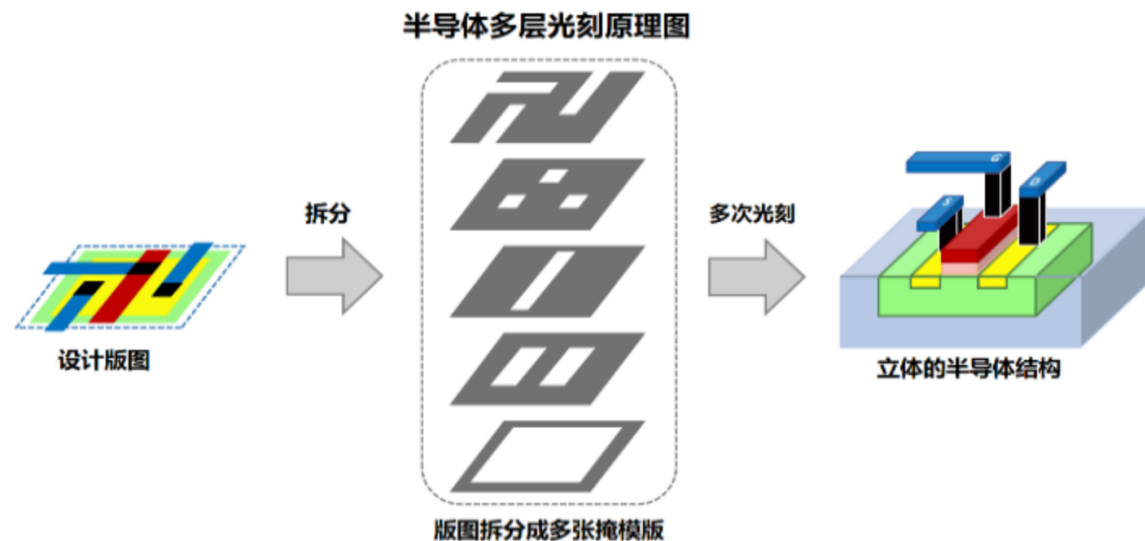
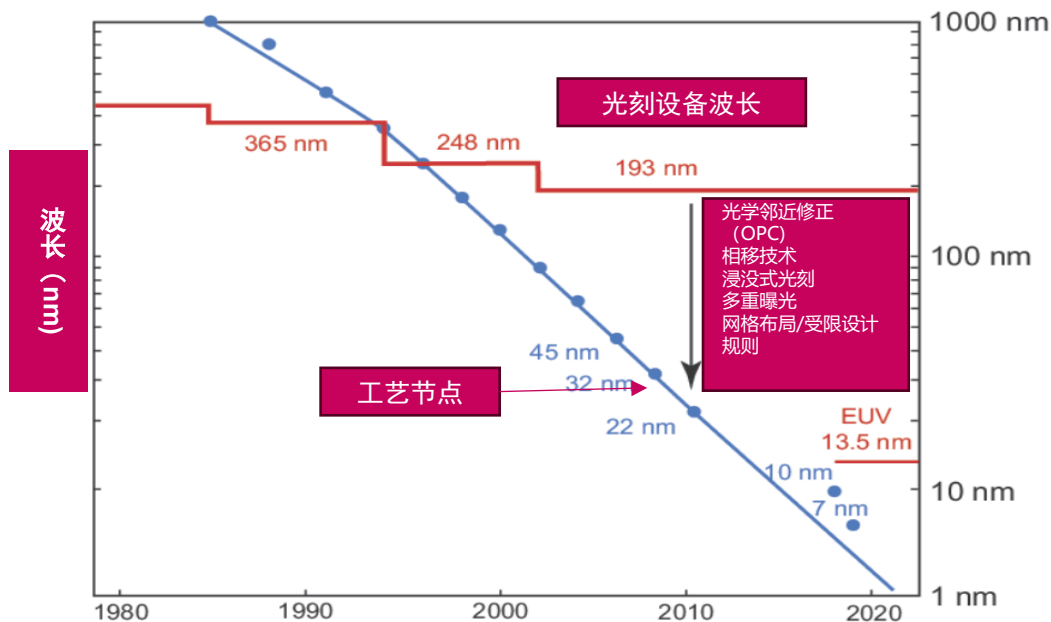


光刻：工艺的起点，也是节点的先决条件

- **光刻工艺是半导体制造技术中重要组成部分，每个掩模层均需要光刻作为起始工艺点。**一个具有4个金属层、0.13 μm 的CMOS（互补型金属氧化物半导体）集成电路制造工艺中，有474个工艺步骤，使用了超过30个掩模层，其中212个步骤与光刻曝光相关，105个步骤与使用光刻胶图像的图案转移相关。例如，台积电 7nm DUV工艺掩模层数增长至约87层，各掩模层均需要“曝光+显影”步骤，且根据工艺需求，如双图形化，则需要将一层金属拆成两次曝光，那么该层则需要多次曝光和图形转移。
- **光刻的重要性不仅因掩模层的需求，更重要的是它通常决定了下一个技术节点的限制因素。**对于每一个节点，最小特征尺寸（线宽/栅长）以及线距都会降低至上一个技术节点的 $1/\sqrt{2}$ （约70%）。这样，电路密度的降低系数为2。随着技术的进步，节点名称不再真实反映最小特征尺寸，但技术节点趋势命名仍以70%的固定百分比计算。

➤ **图表：光刻技术决定下一个技术节点尺寸**

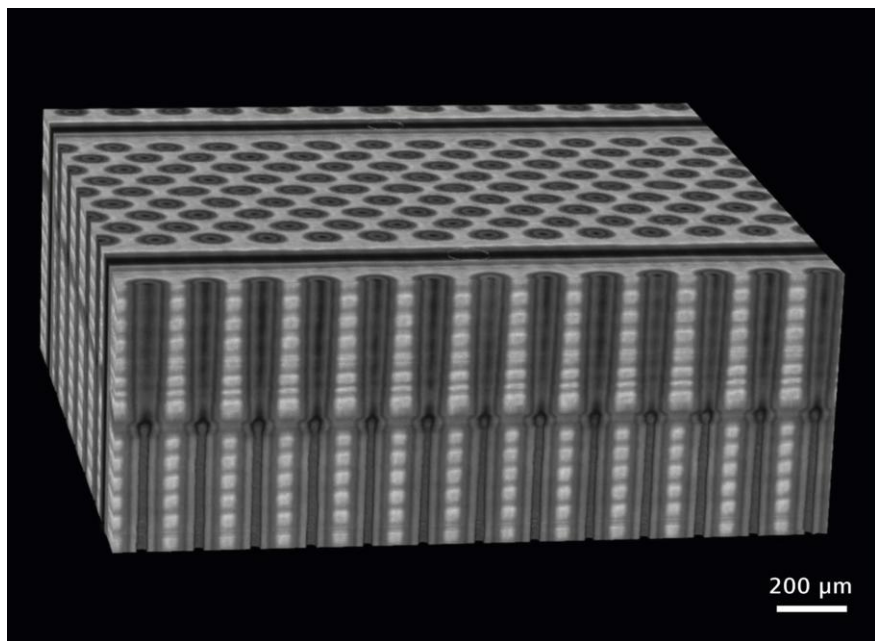
➤ **图表：光刻工艺是半导体制造技术种重要组成部分，每个掩模层均需要光刻作为起始工艺点**



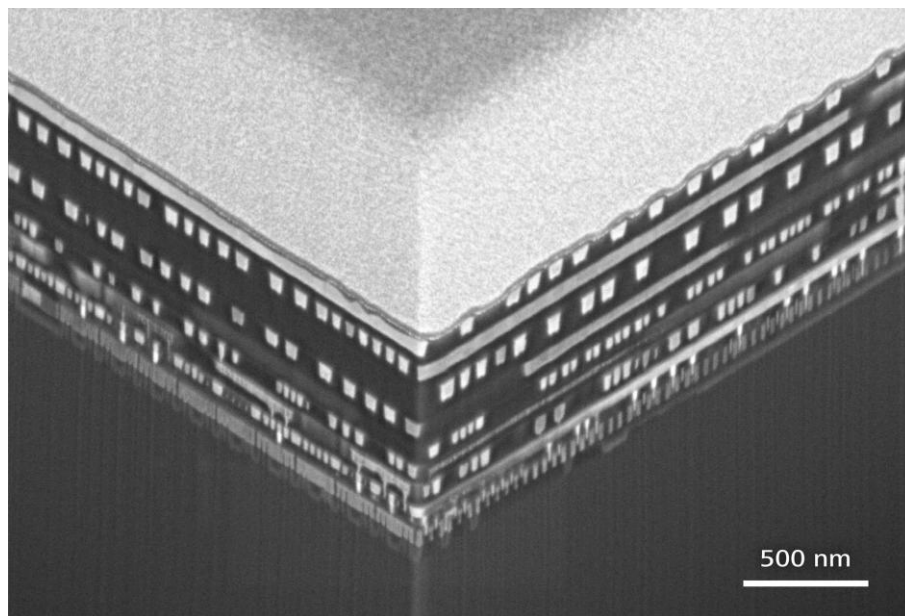
逻辑芯片光刻与存储芯片光刻差异

- 逻辑芯片金属互连层较为复杂，而存储芯片（DRAM和NAND）的核心存储阵列由高度规则的线/间隔结构组成，其线宽和间距通常都被压到极限且非常均一。对于DRAM，存储单元的字线和位线通常采用最小可能的线宽以取得最大电容和最小占用面积。例如，Samsung D1z代LPDDR5中采用EUV定义的位线垫，其线宽仅约13.5nm
- 在逻辑和存储中，pitch的挑战有所不同。逻辑电路中最小pitch往往出现在第一层金属互连和晶体管层。例如7nm逻辑的M1线/槽pitch约为40nm。相比之下，存储阵列的pitch基本固定在单一最小值，例如DRAM字线pitch整个阵列内恒定（除了边缘过渡区），NAND平面栅极pitch也是固定值。这种全局统一的高密度pitch易于光刻工艺优化，可以针对单一周期模式调校光学和OPC参数，使图形成型最佳。因此在存储芯片中很少出现局部pitch不匹配的问题。3D NAND更是通过不减小平面pitch而改为增加层数，实现等效高密度——其平面pitch相对逻辑电路并不算最低，但总密度极高。

➤ 图表：3D NAND高度规则线宽/线距



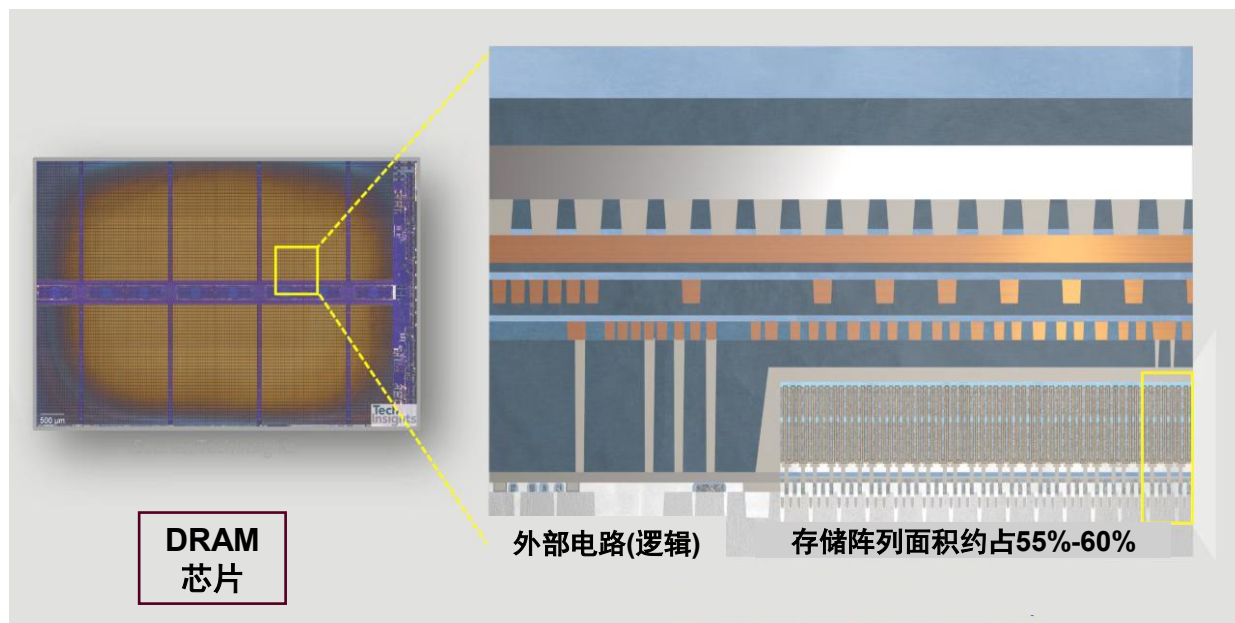
➤ 图表：晶体管互连结构相对复杂，线间距不统一



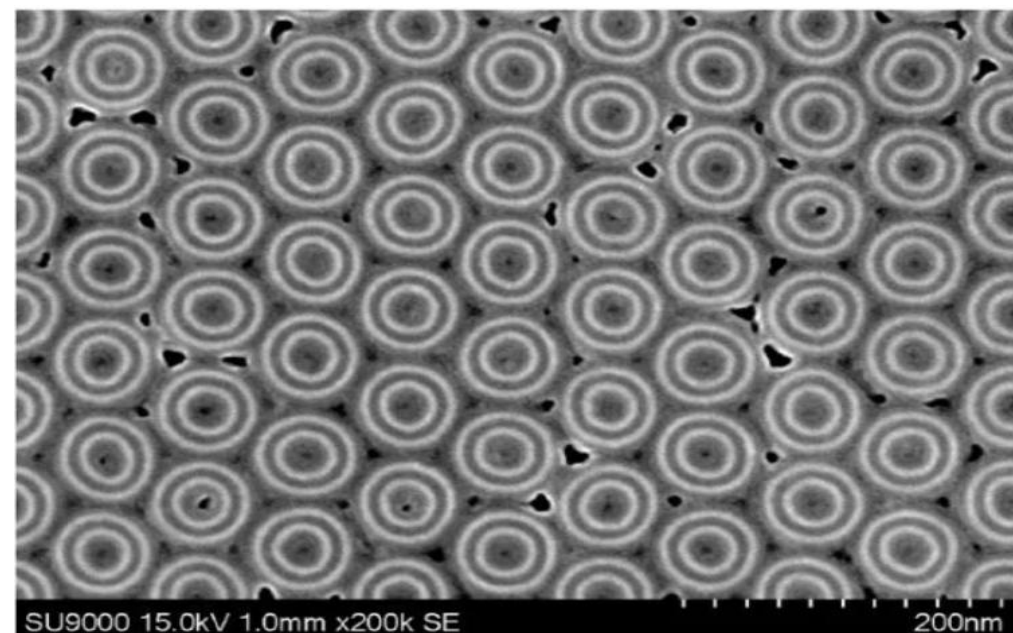
逻辑芯片光刻与存储芯片光刻差异

- 存储器件掩模的中心区域是存储单元部分（cell），他是一块规则的一维图形，其线宽就是这一层的最小线宽，围绕着存储单元的是周边图形（periphery，外电路），主要实现存储单元的读写功能。相对而言，存储单元较为规则，而外部电路的光刻图形是二维结构，比较复杂，与逻辑器件的设计图类似，但其线宽要比存储单元大得多。
- 整体而言，DRAM阵列中的字线/位线几乎都是按最小宽度和间隔设计，没有逻辑电路那样的多尺寸混合。对于光刻而言，简化了版图也有利于光刻工艺优化。例如，自对准双重图形(SADP)非常适合这种严格等间距的线阵列：通过一次曝光形成模版后沉积侧墙即可得到均匀窄于曝光模板一半线宽的密集图形。

➤ 图表： DRAM内部结构（外部电路+存储阵列）



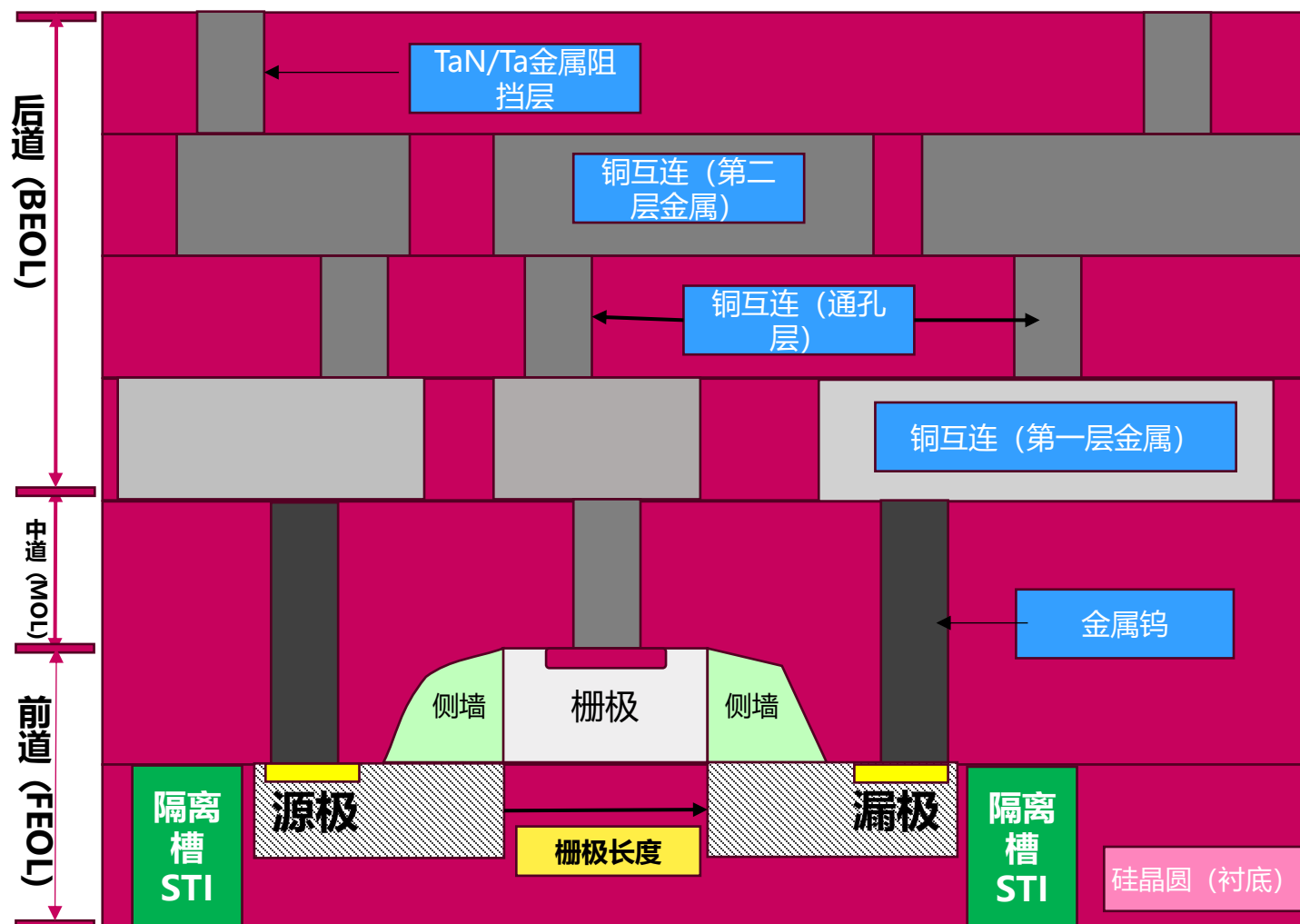
➤ 图表： DRAM阵列结构相对一致，有利于光刻优化



逻辑芯片光刻与存储芯片光刻差异

- 对于逻辑器件，由于器件密度提高，在极小区域实现器件之间的连接变得非常困难，不仅前道工艺的特征尺寸在减小，中道、后道也变得越来越复杂。
- 逻辑器件需要多次光刻，有些光刻层的图形尺寸较大，例如栅极之前的离子注入层；而有些光刻层的图形较小，例如栅极层和第一金属层。这些较小的图形光刻层工艺水平决定了器件的性能和良率，因此也被称为关键光刻层（critical layer）。
- 例如，在逻辑器件种，确定晶体管区域的光刻层（shallow trench insulate）、栅极光刻层、实现前后道连接的光刻层（contact）和实现第一层金属的光刻层（Metal 1）具有较小的图形，光刻工艺复杂，非关键层可以使用上一个技术节点工艺，而关键层则需要研发新的工艺。

➤ 图表：逻辑器件的横截面图示



逻辑芯片光刻与存储芯片光刻差异

- 新技术节点的研发一般需要新的设备和材料，这些新设备和新材料通常都是与新工艺的研发同步进行、逐步成熟的。为了尽早生产出更高性能的器件并推向市场，集成电路生产商在新技术成熟之前，总是想办法利用现有的设备来研发和生产比现有技术节点更小的产品，即所谓的“半节点”。
- 半节点的关键线宽缩减达不到70%，但能较早投入市场。例如介于45nm和32nm之间的40nm逻辑器件，介于32nm和22nm之间的28nm逻辑器件。

► 图表：各技术节点逻辑器件中的关键线宽

	45nm	40nm	32nm	28nm	22nm	20nm	16nm	14nm	10nm
逻辑器件节点(logic node)	45nm	40nm	32nm	28nm	22nm	20nm	16nm	14nm	10nm
衬底材料(substrate)	SOI	Bulk	SOI	Bulk	SOI	Bulk	Bulk	Bulk	Bulk
栅极周期(CPP)	185nm	165nm	130nm	115nm	90nm	90nm	64nm	64nm	54nm
第一层金属周期(M1 Pitch)	150nm	120nm	100nm	90nm	80nm	64nm	64nm	48nm	36nm
等价的半周期节点(DRAM/flash node)	75nm	60nm	50nm	45nm	40nm	32nm	32nm	24nm	18nm

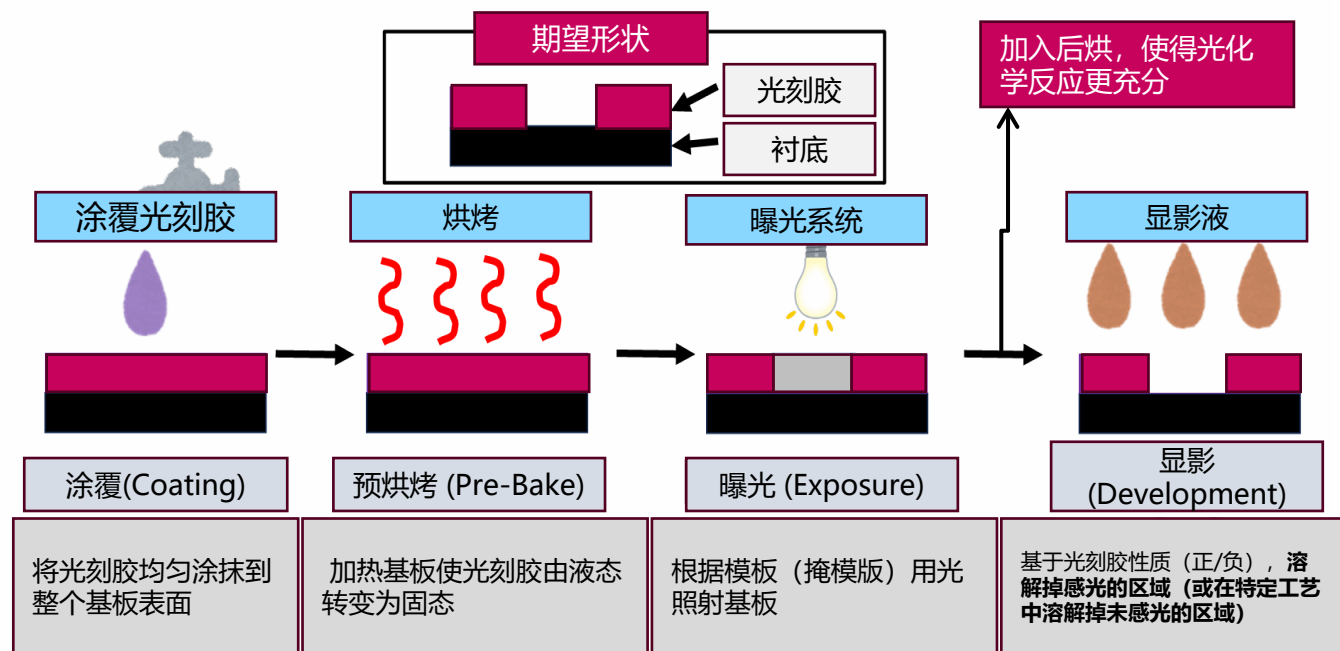
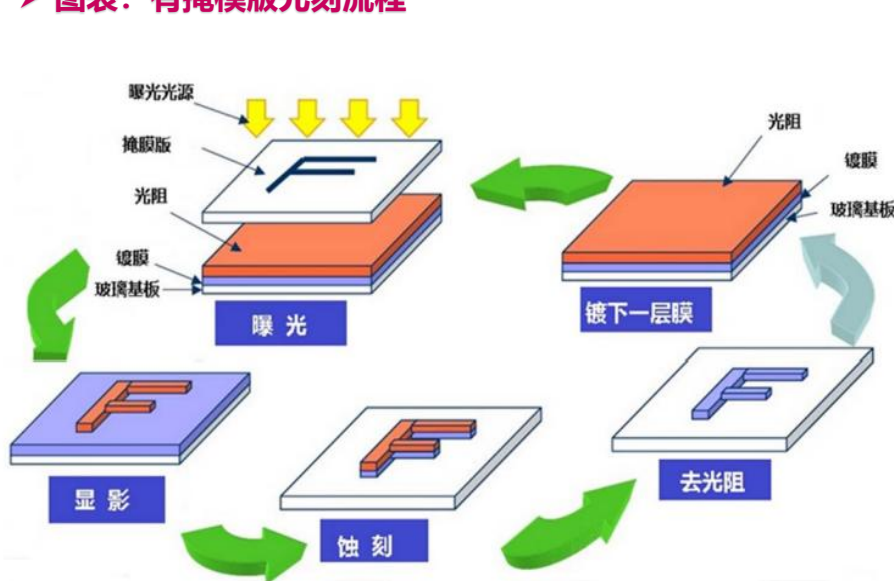


光刻flow：涂胶、烘烤、曝光、显影

- 光刻工艺的基本流程包含旋涂光刻胶->预烘烤（前烘）->曝光->显影。首先在晶圆（或衬底）表面涂覆一层光刻胶并烘干。烘干后的晶圆被传送到光刻机里面。光线透过一个掩模把掩模上的图形投影在晶圆表面的光刻胶上，实现曝光（激发化学反应）。曝光后会选择性的通过后烘（post-exposure bake, PEB）使得光化学反应更充分。最后将显影液喷洒到晶圆表面的光刻胶上，使得曝光图形显影。涂胶、烘烤、显影都是在匀胶显影机完成的，曝光是在光刻机完成的。匀胶显影机和光刻机通过机械手将晶圆在各单元和机器之间传送，整个曝光显影系统是封闭的，以免晶圆表面的光刻胶会被污染。
- 但是，器件光刻工艺的前提是完成掩模版的设计及制造。光刻技术基于掩模可划分为有掩模光刻和无掩模光刻。无掩模版光刻（直写光刻技术）受限于生产效率与光刻精度等方面因素，目前还无法满足半导体产业大规模制造的需求。

➤ 图表：光刻工艺的基本流程图

➤ 图表：有掩模版光刻流程



www.jyzq.cn



全国统一客服电话：95372

此文件版权归金元证券股份有限公司所有，未经许可任何单位或个人不得复制、翻印。



金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

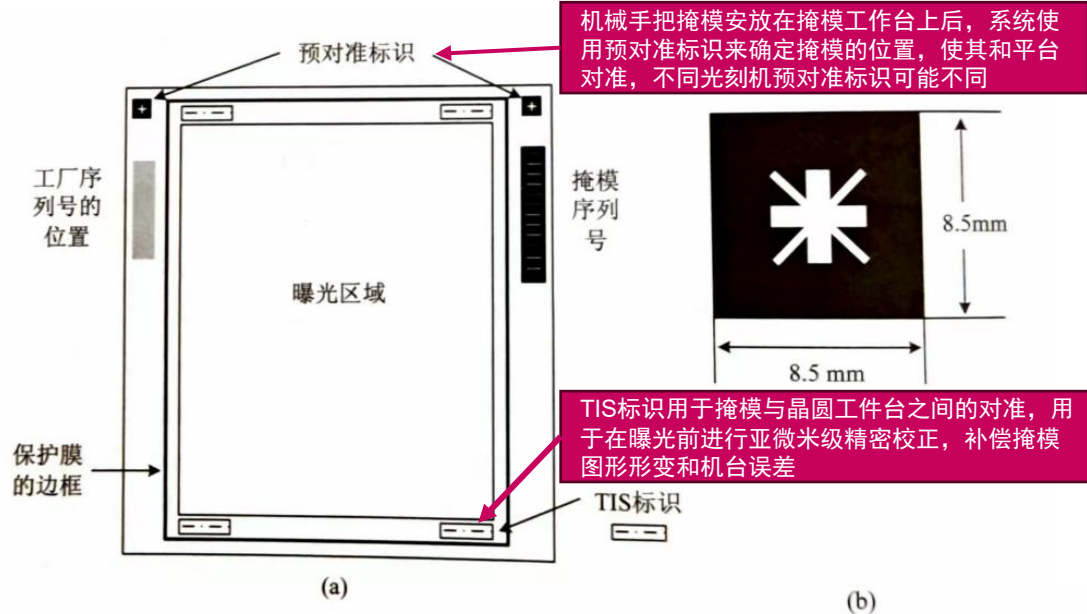
光刻“底片”：掩模版

- 掩模版作为一个光学元件位于会聚透镜 (condenser lens) 与投影透镜 (projection lens) 之间。掩模并不与晶圆直接接触，掩模上的图形缩小4-10倍（现代光刻机一般缩小4倍）后投射到晶圆表面。接触式光刻（一般没有缩小倍数）与投影式光刻不同，投影式曝光中使用的掩模又称为**倍缩式掩模 (reticle)**。目前，大型集成电路光刻工艺使用的是步进-扫描式光刻机以及与之相配套的倍缩式掩模。
- 为了确保光掩模版（光罩）能够跨不同型号的光刻机通用兼容，其整体结构设计和关键几何尺寸都遵循统一标准规范。掩模版的核心是一块尺寸为 152mm × 152mm（等同于 6英寸 × 6英寸）的高纯度合成石英玻璃基板。这种基板具有优异的光学性能和热稳定性，其标准厚度为 6.35mm（等同于 1/4英寸），为整个掩模版提供了必要的刚性支撑和保护承载层的基础。

图表：不同光刻机用掩模版的对比

	掩模	倍缩式掩模
光刻机类型	接触式(contact)、邻近(proximity)式曝光	大型步进式光刻机(stepper)
掩模上与晶圆上图形尺寸的比例	1:1	4:1(5:1、10:1)
技术特点	曝光时掩模紧贴光刻胶	1.可以使用保护膜(pellicle), 以减少外来颗粒对成像的影响; 2.可以实现相位移动(phase shift), 以提高成像的对比度

图表：掩模版结构示意图 (a)\预对准标识 (b)



www.jyzq.cn



全国统一客服电话：95372

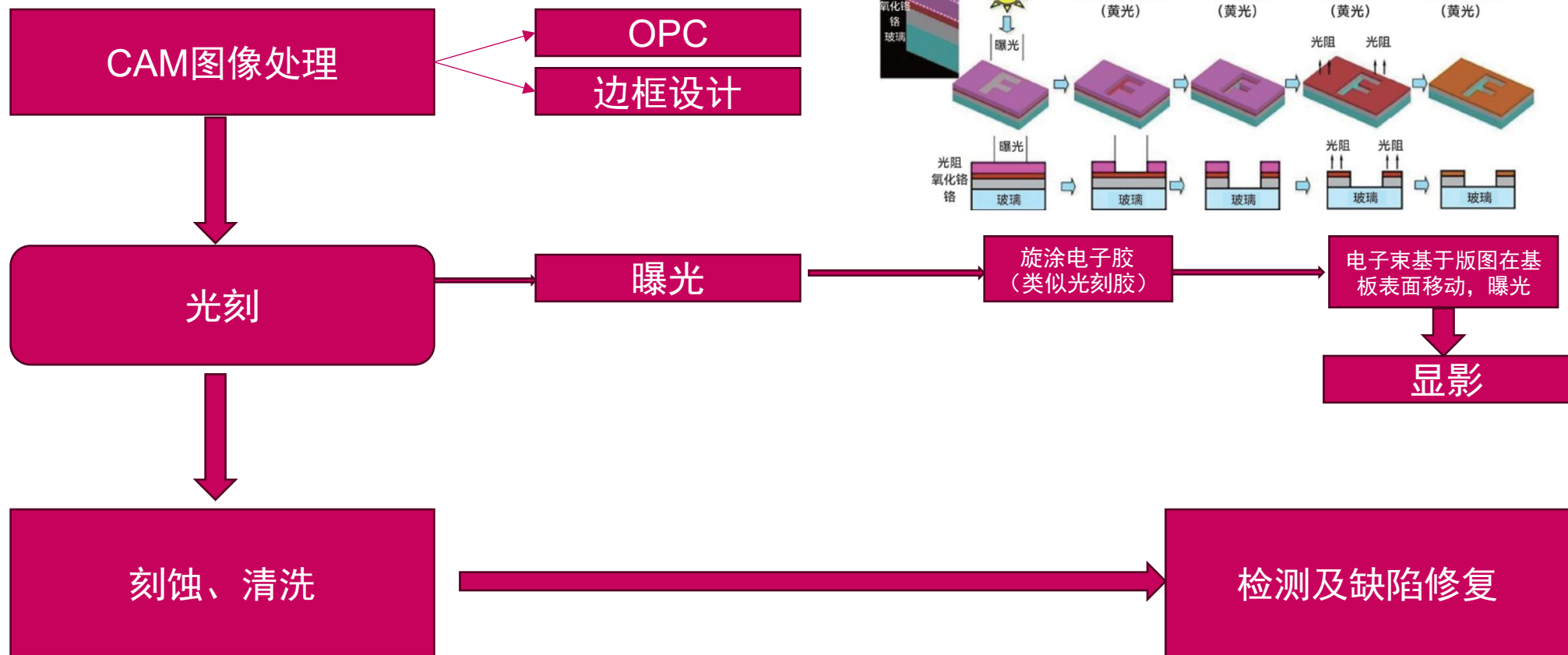
此文件版权归金元证券股份有限公司所有，未经许可任何单位或个人不得复制、翻印。



金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

光刻“底片”：掩模版

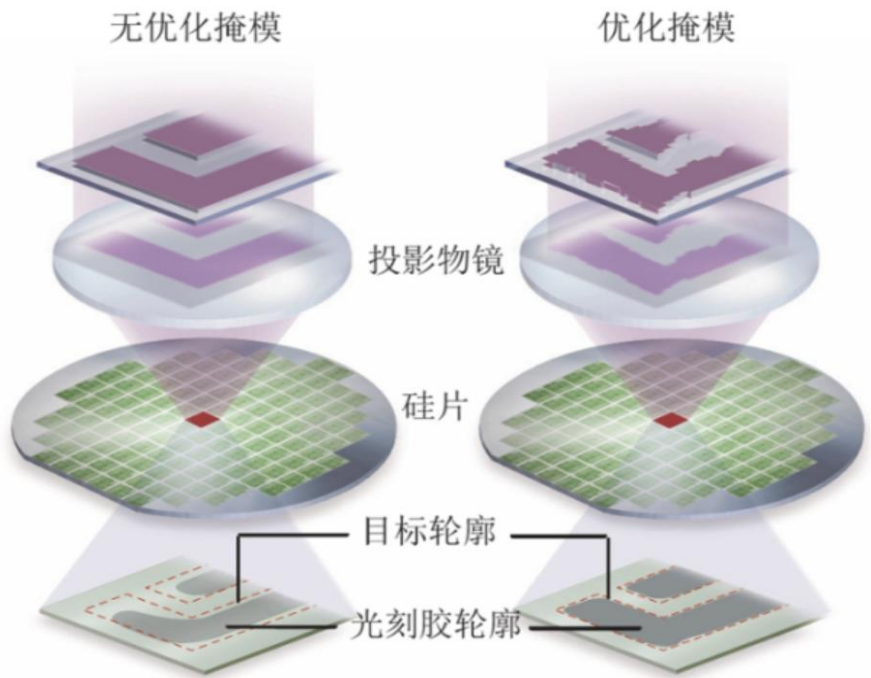
➤ 图表：掩模版制备流程



光刻“底片”：掩模版

- 半导体掩模版作为集成电路生产的“母板”，其生产同样需要光刻。掩模版的制造可大体分为三块：CAM版图处理、光刻以及检测环节。
- CAM图形数据不同于设计公司完成的设计图形（gds或oasis文件），所以必须经过一系列的转换才能够用于制版，最后发送给掩模厂被称为“tapeout”。数据处理的流程图涉及两个部分：1、光学邻近效应修正（OPC）；2、边框（kerf）设计，这里的掩模数据的准备并不包含掩模厂内部对掩模工艺制备的修正(mask process correction, MPC)。
- 由于掩模上图形尺寸缩小，相邻图形之间在光刻时面临干涉和衍射效应，曝光后会面临图形偏差增大的问题，所以需要通过OPC进行修正。随着尺寸进一步缩小，单次迭代修正已经不能满足生产工艺需求，需要多次迭代修正，且中间要不断进行检查和核对。
- 边框设计是除了器件工艺以外的区域设计。比如，曝光区域是26mm-32mm，设计图纸中存在4个芯片，芯片之间和周围的空白区域则为边框。制造完成后，这些芯片会进行切割（dicing）。边框设计是在边框区域放置光刻工艺需要的对准标识、测量线宽用的图形、套刻误差测量图形（overlays marks）、以及CMP工艺用于监控研磨程度的图形。

图表：OPC优化掩模



图表：边框设计中的符号类型（举例）

AIMID	标识掩模版套准基准点位置，用于光刻机与晶圆的对准定位。（全局基准）
AIMKLA	标识掩模版上预留给对准标记（如十字线、光栅）的关键区域。
1xublm	与AIMID类似，但更小，可以放置在chip内部
TF (turning fork)	用于测量线宽
AIMFID	标识掩模版上的对位标记（Fiducial Mark），供光学系统识别模板方位。
AIMSM	标识掩模版上的测量结构（如套刻精度盒），用于监控曝光对准精度。
AIMTRG	标识掩模版边框上的特定目标区（如工艺监控图形），用于辅助定位或检测。
CAS	用于确定die的边角
PLYALIGN	用于确定曝光区域的左下角（0，0）
Stitch mark	用来确定曝光区域之间的对准
Scanner alignment marks	光刻机对准标识

© 股份有限公司所有，未经许可任何单位或个人不得复制、翻印。

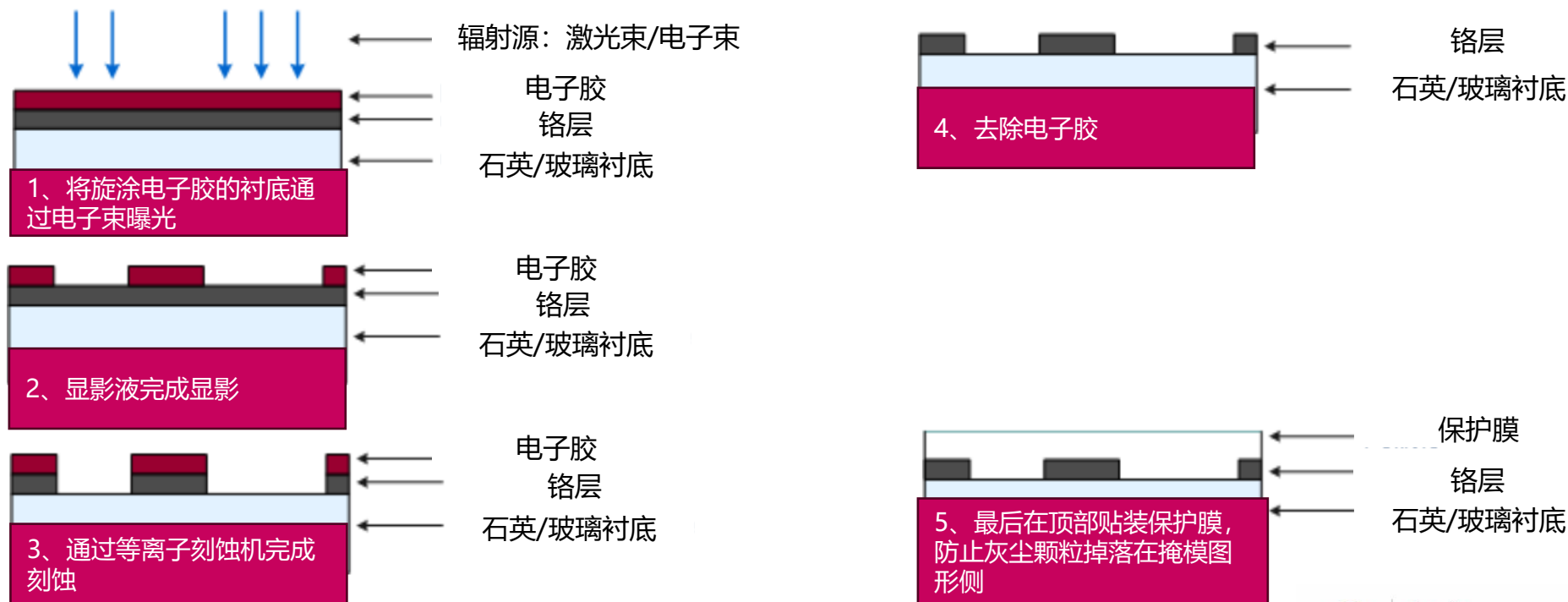


金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

光刻“底片”：掩模版

- 掩模图形通常不是通过光罩复制得到的，而是采用直写光刻方式直接在空白掩模基板上生成图形。根据工艺节点和所需精度，直写设备包括高精度激光直写机或电子束直写机。对于较“大”的线宽（通常 $\geq 130\text{nm}$ 的掩模最小线宽），可采用激光直写；而先进节点（ 130nm 及以下甚至到几十纳米尺寸）由于激光衍射带来的分辨率限制，一般采用电子束直写光刻，以确保图形精度
- 在曝光过程中，计算机控制光束（激光或电子束）按预定的版图数据在涂胶的掩模基板上逐点刻写，将设计图形的潜像记录在光刻胶中。直写曝光是掩模制备中技术含量最高的步骤之一，要求极高的定位精度和稳定的光束控制。

图表：玻璃镀铬掩模（COG）的流程



光刻“底片”：掩模版

相移掩模 (Phase Shift Mask, PSM)

相移掩模是在掩模透光区域引入相位调制元件，使透过相邻开口的光波产生一定的相位差，从而利用干涉增强成像对比度的一种技术。

制造工艺：制作PSM通常需要多步图形加工。例如对嵌入式衰减PSM，要精确控制相移模厚度，常采用双层结构：一层半透相移模+一层薄铬作为硬掩模刻蚀，然后经历两次曝光刻蚀分别定义遮光图形和相移图形

成像优势：相移掩模最大的贡献在于突破光刻瑞利衍射极限，提高了在同一数值孔径/波长下的分辨率近一倍。通过引入相干相消干涉，PSM能够显著提高像面边缘的光强坡度，减少邻近散射。例如采用Alt-PSM时，相邻开口相位相反，使两束衍射光在图形边界相互抵消，从而锐化边缘、降低临近光强

交替相移掩模 (Alt-PSM)

又称交变移相掩模。通过在相邻透光窗引入相反的相位（典型为 $+90^\circ$ 和 -90° ，净相差 180° ）以使相邻光束相互抵消。

衰减相移掩模 (Attenuated PSM, Att-PSM)

又称半透移相掩模。其特点是将遮光层本身换成一种具有一定透过率的相移材料（如掺铬的MoSi氧化物），使遮光区允许一小部分光透过（通常透射率仅几个百分点），同时该材料的光学厚度确保透射光相对于透明区光偏移约 180° 相位

高透射率相移掩模 (High Transmission PSM)

为进一步改善衍射光利用率，有些Att-PSM掩模采用较高的透过率设计（例如15%或20%透射）。这类高透射率衰减掩模通过调整膜料（如双层或多层膜 stack）实现既满足 180° 相移又提高透光比的平衡。

高透射率PSM实际上是衰减PSM的改进分支。传统嵌入式PSM由于透过率仅 $\sim 6\%$ ，虽然对比度高，但进入晶圆的光剂量也显著减少，可能需要更高曝光剂量或限制照明设置。为权衡分辨率和光强，在某些场合引入了较高透射的相移掩模版。例如通过改变相移模的材料和厚度，实现15–20%的透射率同时保持 180° 相移。

双极型掩模版 (Binary Mask)

基板通常为透明（熔融石英）和不透光的遮光层，遮光层典型材料为铬（Cr），光线只能透过未被遮挡的区域曝光到光刻胶上，这种“二元”强度分布使晶圆上形成高对比度的图像。

在32 nm节点以后，具有更高光学密度的Molybdenum Silicide (MoSi) 被引入作为新一代遮光层材料，以较薄厚度达到相同遮光效果，取代传统Cr层。这种采用不透明MoSi的二元掩模即OMoSi-BIM (Opaque MoSi on Glass掩模版)

优势：二元掩模利用光强对比成像，结构简单、设计灵活，广泛应用于传统光刻节点（如90 nm及以上）。然而，当图形线宽接近曝光光源波长时，二元掩模成像的衍射模糊明显，分辨率受限。在28 nm及以下先进节点中，单纯使用Binary Mask难以满足分辨率需求，需要借助光学邻近校正（OPC）和多重曝光技术来弥补，但这增加了工艺复杂度和成本。

基于新材料的二元掩模版

负型MoSi材料，通过调整MoSi膜的成分或工艺使其产生特殊的相位行为，从而在遮光的同时对通过光产生特定的相移。利用掺杂调整MoSi的折射率，实现对193 nm光既高吸收又引入“负相移”（相对于石英基板形成反向相位差）的效果，用以抵消衍射光晕，提高图形对比。

纳米复合型吸收层，即在掩模遮光膜中采用由两种或多种材料组成的纳米级混合薄膜。例如Ni-TaN等随机纳米合金吸收层，被用于极紫外（EUV）掩模中以优化反射率和相位。这种复合吸收层通过调整组分比例，可以精确调控对13.5 nm EUV光的振幅吸收和相位延迟特性。

掩模版



www.jyzq.cn



全国统一客服电话：95372

此文件版权归金元证券股份有限公司所有，未经许可任何单位或个人不得复制、翻印。

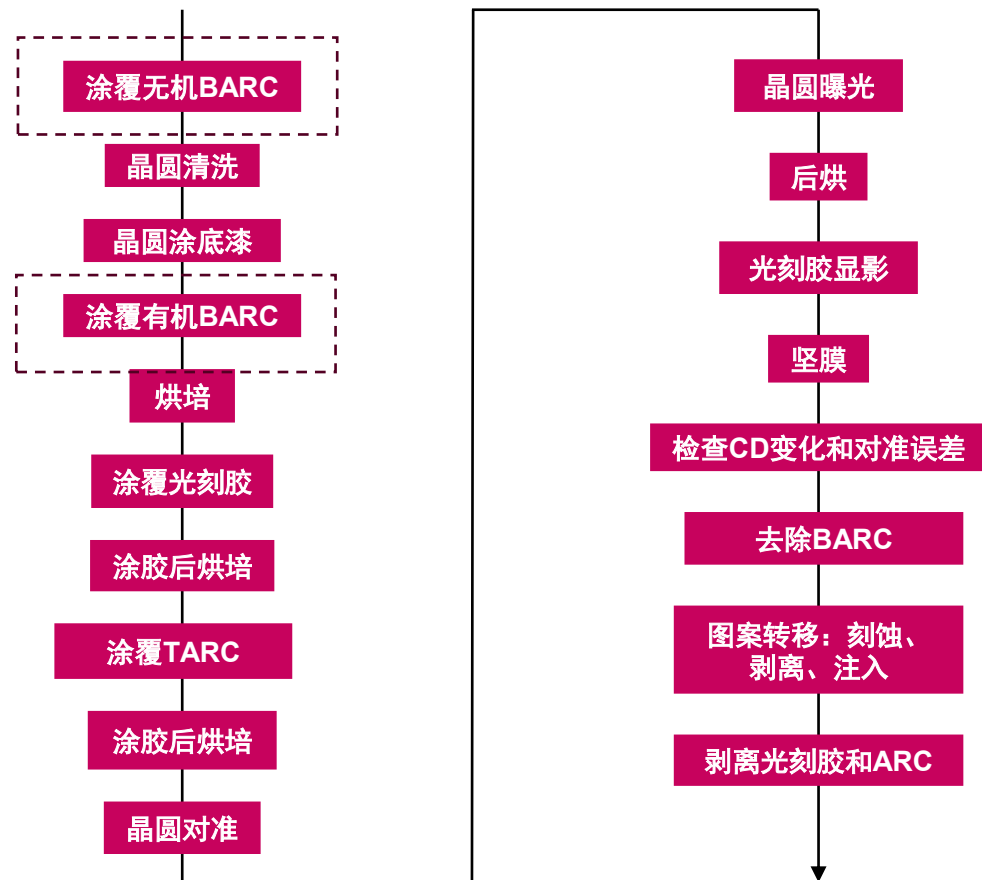


金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

曝光之外：匀胶显影

- 简化的光刻步骤包括旋涂光刻胶->预烘烤（前烘）->曝光->显影。
但是细分步骤则需要基于掩模层、材料等变化而变化。
- 例如，如果底部抗反射图层（bottom anti-reflection coating, BARC）是无机的，如硅氮化物、硅氧氮化物甚至某些金属氧化物，通常使用物理气相沉积（PVD）或化学气相沉积（CVD）等技术沉积，沉积温度通常非常高，光刻胶无法承受PVD/CVD所需的高温（通常远高于其热分解温度）。在真空或反应性等离子体环境中，光刻胶会被烧焦、变形、分解或彻底损坏，完全失去其图形化功能。
- 涂底漆（如六甲基二硅氮烷）的主要作用是改变晶圆表面性质（通常是使其疏水），增强光刻胶对晶圆表面的粘附力，防止在后续显影或蚀刻时光刻胶剥离。它是在涂光刻胶之前立即施加在最终需要涂光刻胶的表面上的一层薄薄的蒸汽层或液体层。
- 因此，为了在光刻胶/底层界面引入无机BARC，唯一可行的方案就是首先在没有任何有机涂层（光刻胶或涂底漆）的洁净晶圆上沉积无机BARC。涂底漆和光刻胶只能在无机BARC沉积完成并且晶圆冷却到安全温度后才能施加。

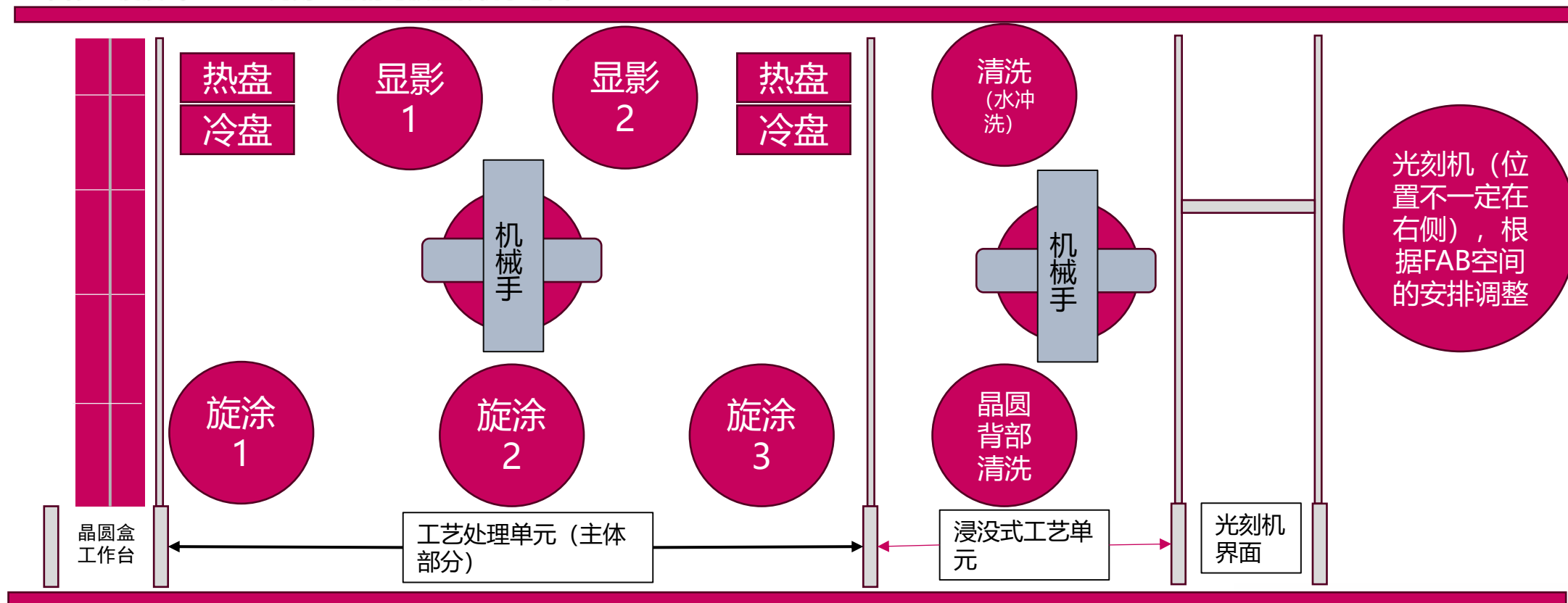
➤ 图表：光刻曝光相关步骤（举例，基于实际工艺需求，顺序有所调整）



曝光之外：匀胶显影

- 匀胶显影机 (Track) 主要实现除曝光以外的其他光刻工艺，包括光刻材料的涂布（光刻胶）、烘烤、显影、晶圆背面的清洗等功能。对于浸没式工艺的晶圆还需要增添晶圆表面的去离子水冲洗等。在工艺流程中，在线检测单元可以放在旋涂烘干以后，进行胶的厚度及缺陷检测；也可以放置在显影之后，进行晶圆上的光刻胶图形质量监测。在线检测可以即使调整工艺参数，减少工艺中晶圆的返工率。

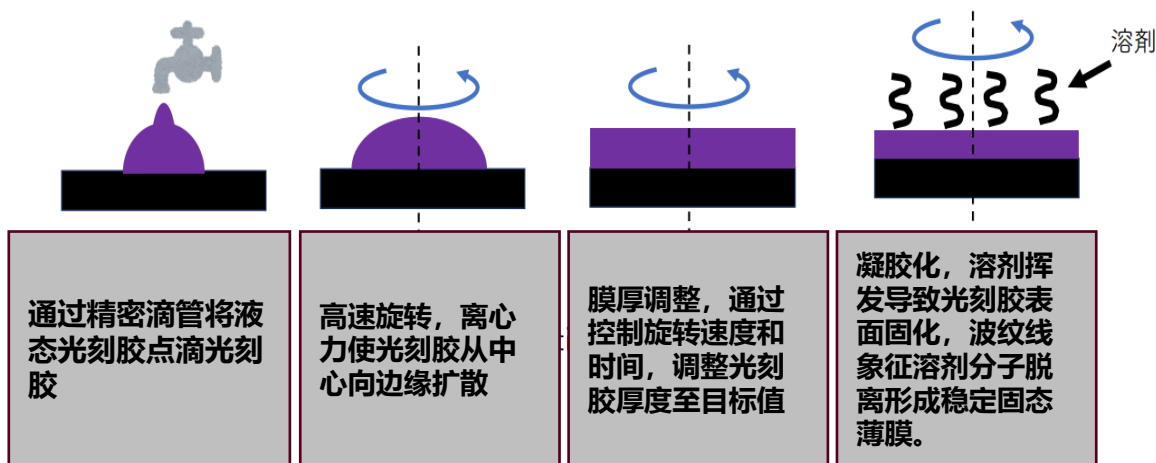
➤ 图表：浸没式193nm光刻工艺的匀胶显影机示意图



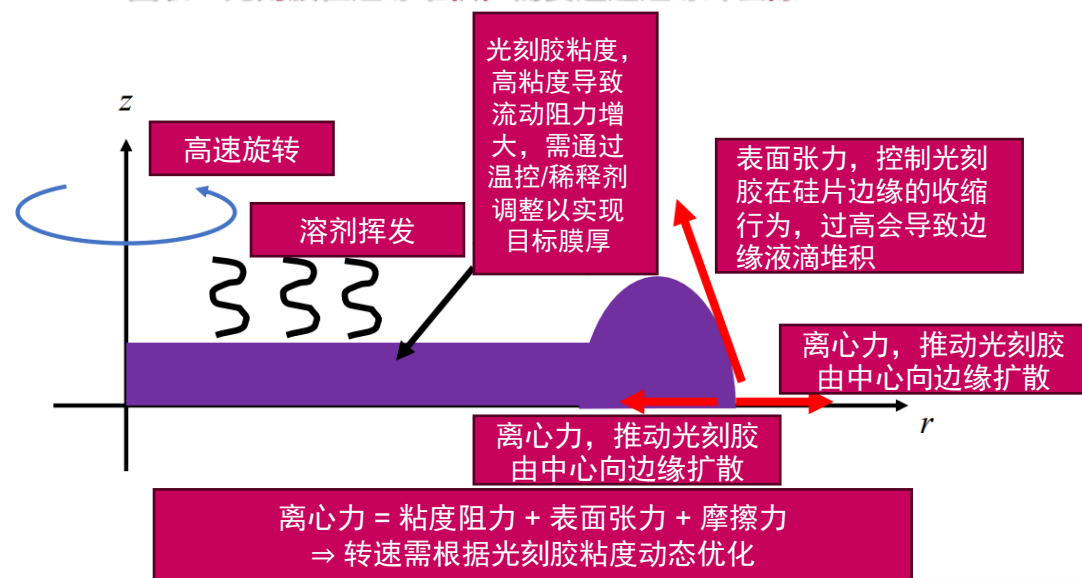
曝光之外：匀胶显影

- 工艺处理部分是Track的主体，其包括增粘模块（adhesion enhancement）、热盘（hot plate）、冷盘（chill plate）（温控单元，分别负责晶圆在涂胶（Coating）和显影（Developing）工艺前后的热处理与冷却，实现烘干及冷却）、旋涂、显影等主要工艺模块。
- 涂胶模块（Coater）：涂胶模块通过旋转涂布法将均匀薄膜的光刻胶覆盖于晶圆表面。晶圆被真空吸附在旋转主轴（旋转台）上，定量光刻胶液滴滴在中心，随高速旋转而均匀铺展形成所需厚度的胶膜。典型工艺可通过调整旋转加速度、转速、时间以及胶液黏度来控制膜厚。许多涂胶单元配有多支涂胶泵和喷嘴以支持不同黏度胶种以及减少换胶停机时间
- 此外，为避免晶圆边缘产生厚边（Edge Bead，晶圆边缘气流相对速度很大），涂胶过程中会进行边缘珠去除（EBR），常采用溶剂沿晶圆边缘喷淋溶解多余胶液。每个涂胶模块通常还带有底面冲洗功能（如底部喷嘴），清除晶圆背面可能沾染的胶液

► 图表：涂胶模块工艺流程



► 图表：光刻胶在边缘堆积，需要通过边缘珠去除

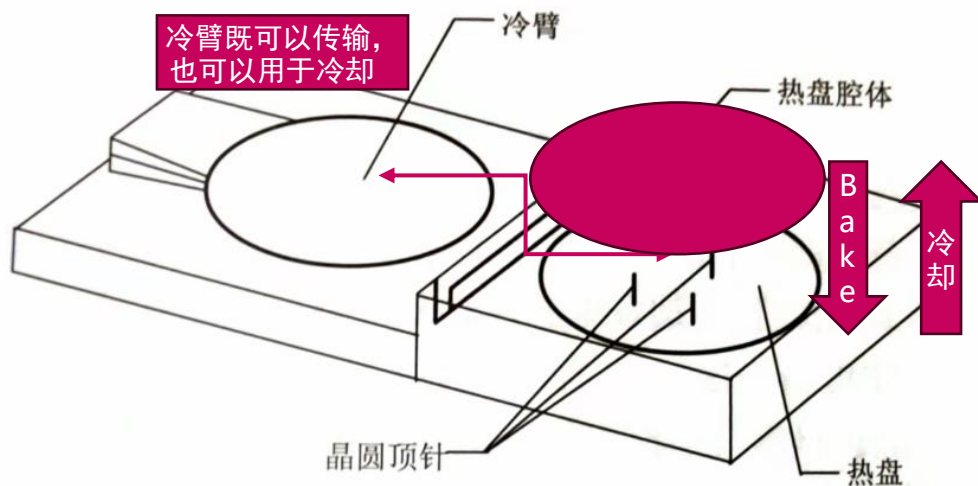


曝光之外：匀胶显影

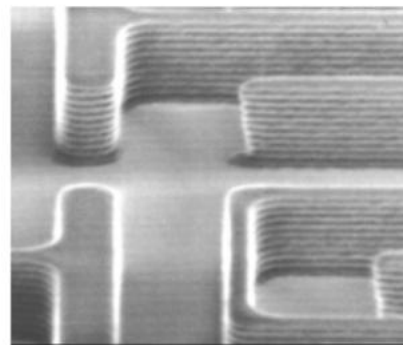
• 预烘与后烘模块 (Bake Plates) :

- **软烘烤 (Pre-bake) :** 典型温度90~110°C, 目的是挥发溶剂、固化胶膜以提高光刻胶黏附性。光刻胶涂布完成后, 晶圆通过机械手传送到热盘附近的冷臂, 再由冷臂把晶圆传送到热盘的正上方, 同时热盘内置的三个顶针 (pins) 升起来承载晶圆。冷臂退出后, 晶圆顶针下降, 晶圆与盘体接触, 烘烤开始。烘烤完成后, 顶针升起, 冷臂取走晶圆, 在此过程中, 冷臂不仅是传送晶圆, 而且第一时间可以将晶圆温度降至室温。
- 对于化学放大型光刻胶, 在曝光后还需进行后曝光烘烤 (PEB), 由于光子在光刻胶内激发了光化学反应, 产生了酸 H^+ (photoacid), 只有在一定温度下, 这些酸才能够激发所谓的去保护反应 (de-protection reaction), 以便后续光刻胶能够溶解于显影液。特别是化学放大胶, **后烘烤能产生更多的酸, 使光化学反应被放大。因此, 后烘烤的时间与温度对光刻胶的性能影响很大。**

➤ 图表：热盘及烘烤模块结构



➤ 图表：无后烘工艺, 光刻胶存在“驻波效应”



DNQ photoresist imaged with monochromatic radiation and no Post Expose Bake



www.jyzq.cn



全国统一客服电话: 95372

此文件版权归金元证券股份有限公司所有, 未经许可任何单位或个人不得复制、翻印。

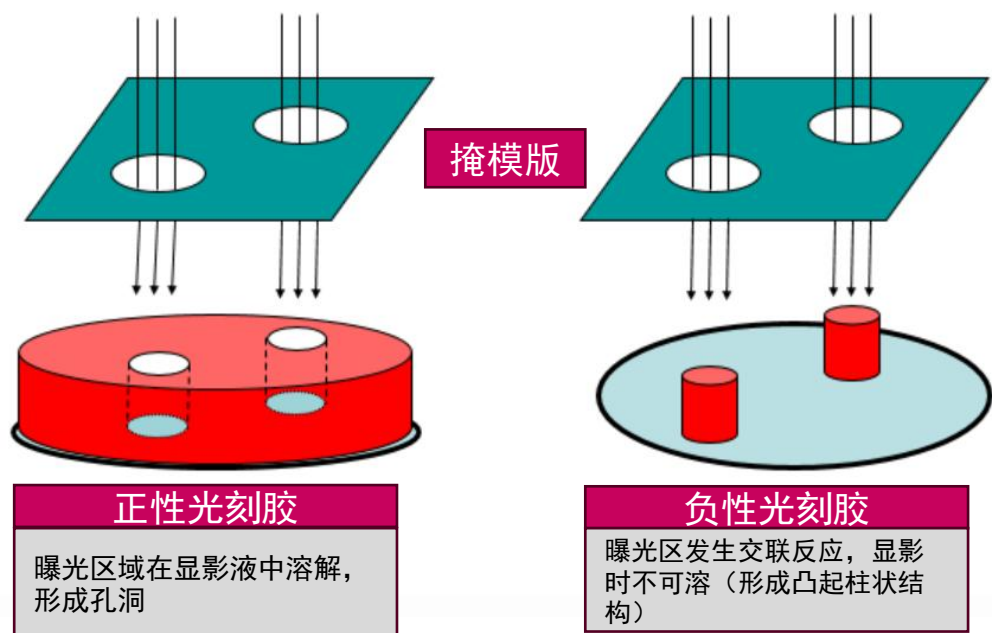


金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

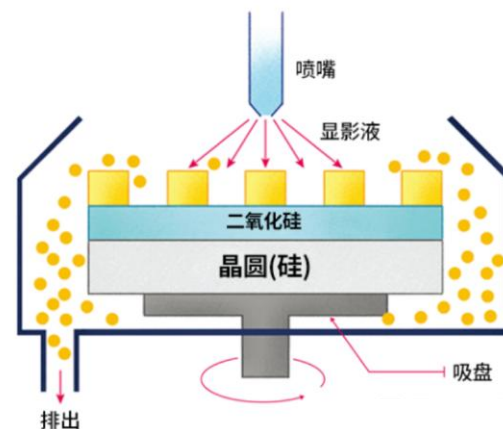
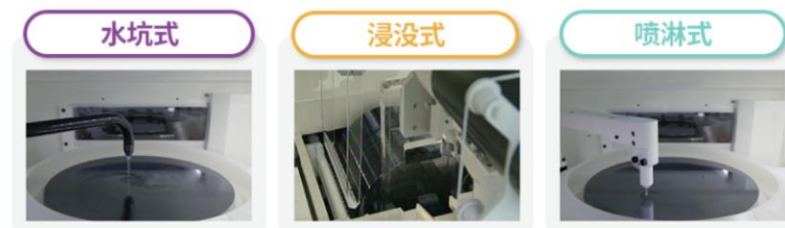
曝光之外：匀胶显影

- 显影模块 (Developer)：晶圆经过光刻机曝光后返回Track，进入显影单元。显影模块通常采用旋涂显影 (puddle develop)：在旋转或静止的晶圆上均匀喷洒显影液，使其覆盖并与光刻胶反应一段时间，然后甩干并漂洗。**正胶工艺中，曝光区域光刻胶溶解，未曝光区保留下来形成图形。**Track的显影单元配置了高精度的显影液喷嘴和供液系统，常用定量加压供给方式，以保证显影液在整个晶圆表面同时起效。由于显影液黏度低，通常采用加压罐供液以获得稳定流量。显影完成后模块内会喷淋超纯水冲洗晶圆，停止显影反应并带走残余化学品，随后高速旋转甩干晶圆。
- 显影方法可分为三种，包括水坑式显影 (Puddle Development)，将显影液倒入晶圆中心，并进行低速旋转；浸没式显影 (Tank Development)，将多个晶圆同时浸入显影液中；喷淋式显影 (Spray Development)，将显影液喷洒到晶圆上。

➤ 图表：正性/负性光刻胶显影后的不同形貌



➤ 图表：正性/负性光刻胶显影后的不同形貌

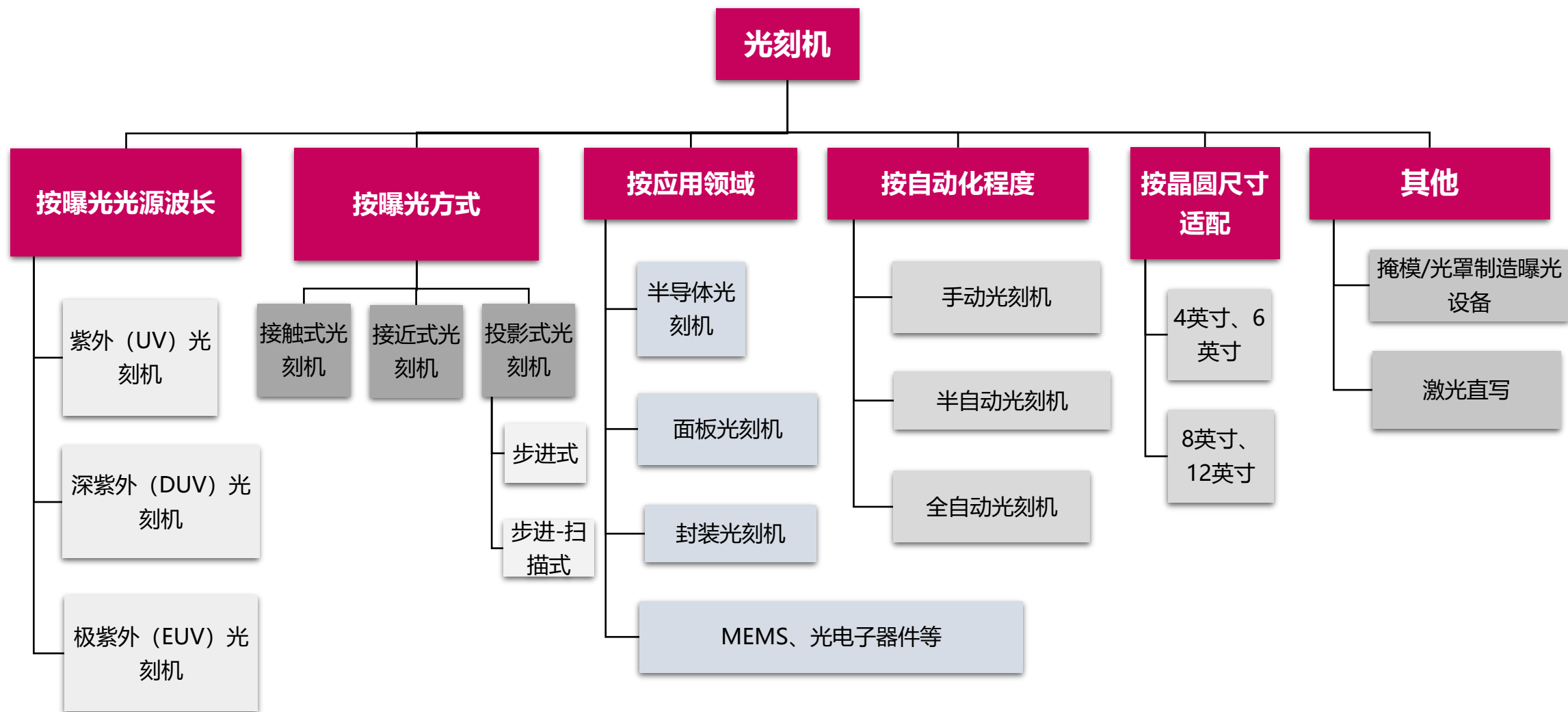


光刻工艺的参数

- 光刻的任务是将掩模版上的图形转移到晶圆上，最重要的是图形的边缘位置控制。芯片上任何给定边缘的位置特征必须在标称位置给定的公差范围内。当边缘位置满足此要求时，线宽和套刻才能够实现理想图形。
- **临界尺寸 (Critical Dimension, CD)** 是指半导体制造中能够可靠制备和测量的最小图形特征尺寸。在光刻中，CD通常指芯片电路中线条或间距等关键图形的宽度或间隔，是芯片设计和制造的基本尺度。CD的精确控制至关重要，因为任何偏差都可能影响器件性能和良品率。如果CD偏离设计值，可能导致器件无法按预期工作、产品良率下降，甚至引发可靠性问题
- **套刻误差 (Overlay Error)** 指晶圆上不同光刻层之间图形未能完全对准的偏差，即层间叠对精度误差，简单来说，**Overlay**衡量光刻机将当前层图形准确对准前一层已存在图形的能力。每一道光刻步骤都必须与之前制成的结构精确套合，哪怕几纳米的偏差都可能导致上下层互连错位或断路，从而使器件失效或性能下降。随着先进制程进入7nm、5nm甚至3nm节点，晶圆上50多层掩模叠加，对准精度已成为良率的决定性因素之一。当前3nm节点金属线宽仅约20nm，要求Overlay容差控制在约2nm内，约相当于图形尺寸的10%量级
- **景深 (Depth of Focus, DOF)：** 在光刻投影成像中，**景深 (焦深)** 指在曝光光学系统的像平面前后，图像保持清晰聚焦所允许的纵向容差范围。换言之，景深是光刻投影镜头在不重新对焦情况下，可以获得清晰图形的晶圆表面高度范围。如果晶圆表面偏离最佳焦平面超过景深范围，光刻图形的临界尺寸和边缘陡度将明显劣化。随着分辨率提高（特征尺寸减小），光学系统需要更高的NA和更短波长，这使得景深急剧变窄。**景深限制了光刻胶的厚度以及晶圆表面平坦度要求。如果光刻胶太厚或晶圆上前道层次过于起伏，超出景深范围的区域将无法准确成像。因此，为保证整个图形都聚焦清楚，通常需要通过工艺手段（例如CMP全局平坦化晶圆表面，控制光刻胶厚度在景深范围内）来配合光学系统的景深限制。**景深不足还会降低工艺产量：当焦距偏离时，图形尺寸会变化，导致芯片性能不一致甚至缺陷。因此，在先进光刻中，分辨率固然重要，但确保足够的景深以获得稳定的工艺窗口同样关键简而言之，分辨率决定能刻多小的特征，而景深决定这些特征能否在整个晶圆上稳定复现



光刻机分类



光刻机分类

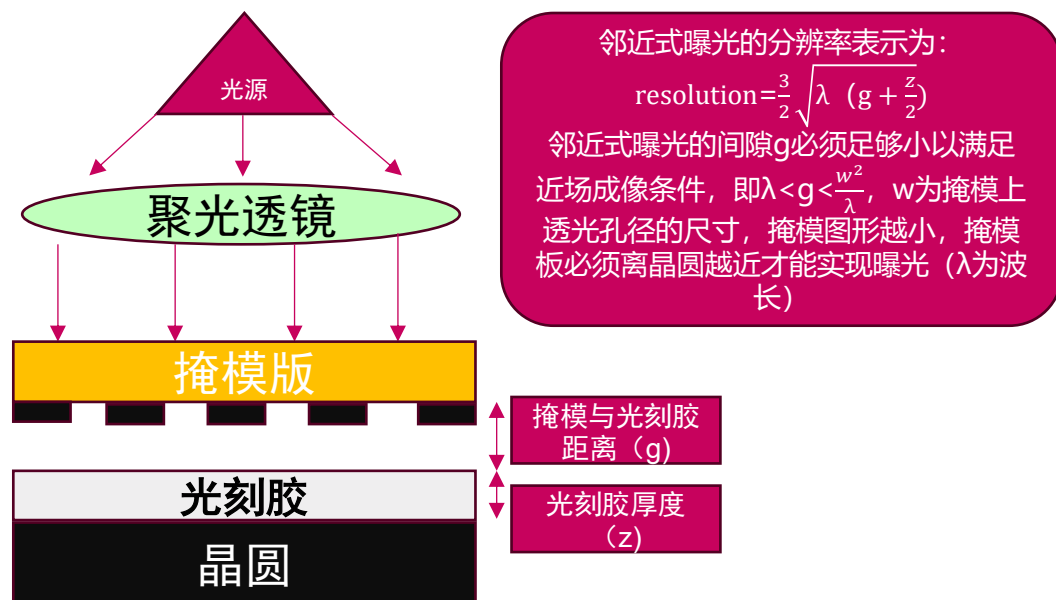
- 根据曝光方式和光学成像原理的不同，光刻机主要分为三大类型：接触式光刻机、接近式光刻机和投影式光刻机。接触式和接近式光刻采用1:1比例直接将掩模图形转移到晶圆上，而投影式光刻通过成像光学系统以缩小倍率（如4:1）将掩模图形投影到晶圆光刻胶上。随着半导体特征尺寸不断缩小，投影式光刻逐渐成为主流，并发展出步进式和步进扫描式两种技术路径，以提高视场和分辨能力。
- 接触式光刻机是最早期的曝光方式。在系统中，掩模版（光罩）与涂有光刻胶的晶圆表面直接紧密接触，然后从掩模上方照射紫外光或可见光，使光通过掩模上透明图形区域曝光光刻胶，完成图形转移。**接触式（或接近式）光刻的曝光过程：光源发出的平行光经简单聚光后直接照射掩模并曝光下方晶圆上的光刻胶层，曝光完成后经过显影过程得到所需图形**
- **接触式光刻机的曝光系统结构相对简单，主要包括光源、掩模对准机构和晶圆载台等。早期常用的光源是汞灯（如g线436 nm或i线365 nm汞弧灯），通过光学滤光和简易聚光后照射掩模。**接触式光刻采用“接触印刷”的原理，类似于橡皮图章盖印。曝光时掩模和晶圆完全接触，光刻胶紧贴掩模上的图形区域。紫外光从掩模上方照射，穿过掩模透明区域直接在光刻胶中形成图像，由于没有成像透镜，掩模图案几何尺寸不发生变化。
- **接触式光刻的主要优点在于结构简单、曝光能量利用率高和分辨率相对较高。**由于无成像透镜衍射效应，掩模图形几乎直接复制到晶圆，因此在波长一定时接触式比非接触成像可以得到更小的线宽。然而，其缺点也十分明显：**掩模版与晶圆反复直接接触会产生摩擦，导致掩模图形划伤和晶圆颗粒污染，严重影响良品率。**掩模需要频繁清洗和更换，提高了生产成本。此外，每次曝光整个晶圆，**无法针对单个芯片区域进行独立优化**，制约了产能和灵活性。因此，接触式光刻仅适用于早期特征尺寸较大的芯片制造。随着集成度提高和良率要求提高，接触式光刻在20世纪70年代后逐步被改进的接近式和投影式光刻技术取代。
- 接近式光刻机由光源、掩模对准机构、可控间隙机构和晶圆台等组成。曝光前，掩模与晶圆依然通过对准机构完成图形重叠，但并不紧密接触，而是利用垫片或气垫保持一固定的平行间隙。该间隙通常充入氮气等惰性气体以避免氧气吸收光线。曝光时，紫外光经过掩模版照射到下方一定距离处的光刻胶层上，由于存在间隙，光刻胶上形成的图形不再是掩模图形的完全接触复制，而会受到菲涅尔衍射效应影响。间隙越大，衍射越明显，导致成像模糊和临界尺寸扩大。因此接近式曝光实质上属于“近场”光刻，其成像原理可视为掩模图形在短距离传播下的衍射投影。
- **接近式光刻的主要优点是在牺牲部分分辨率的情况下，大幅减少了掩模损伤和污染，提升了生产良率和掩模使用寿命。**同时，因为掩模不直接接触光刻胶，光刻胶在每次曝光后的残留物不至于转移到掩模上，保持了图形转移的稳定性。接近式还减少了对光刻胶厚度不均等的敏感性。然而，其固有缺陷在于衍射效应限制了分辨率继续提升——间隙一旦存在，无法完全避免光在传播过程中的衍射扩散。这使得接近式光刻难以用于亚微米级图形转移，当半导体工艺进入1 μm以下时代时，接近式已无法满足分辨率要求



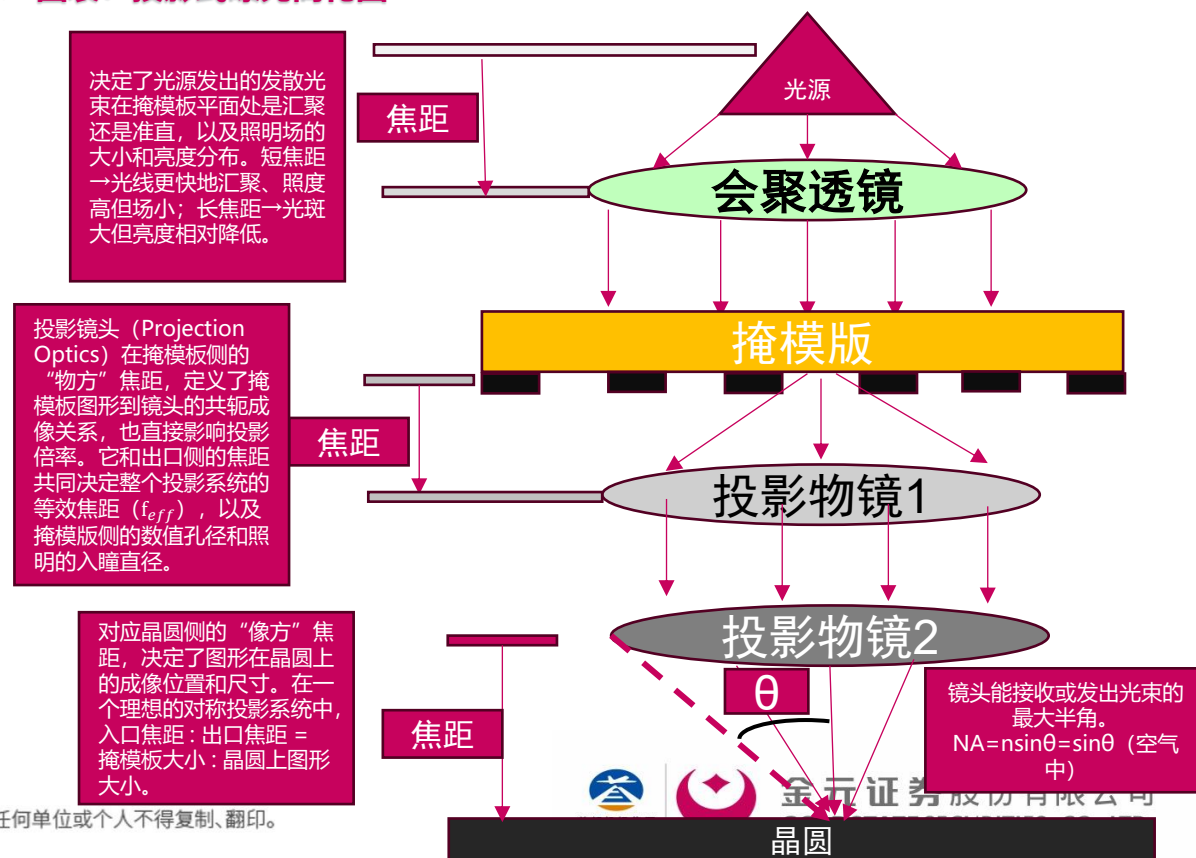
光刻机分类

- 投影式光刻机 (Projection Lithography) 通过引入成像光学系统, 从根本上提升了光刻分辨率和对准精度。与接触/接近式直接复制不同, 投影光刻在掩模和晶圆之间增加了一套高分辨率投影物镜, 以缩小倍率将掩模图形成像到晶圆上。相比于接触式光刻, 避免了掩模直接接触晶圆造成的污染磨损问题, 也利用缩小成像提高了图形密度和分辨率
- 投影式光刻机的曝光系统结构复杂得多, 一般包括照明系统、掩模台、投影物镜、晶圆台以及自动对准、调焦调平等辅助系统。其中照明系统负责产生均匀且可控的光束照射掩模, 包括光源、滤波器、匀光元件等。光源发出的光经扩束、整形和匀光后, 通过可调光阑 (如环形、双极照明光阑) 控制光的数值孔径和相干性, 然后照射到掩模 (Reticle) 上。掩模台用于精确定位6英寸或9英寸掩模版, 并配合激光干涉仪系统进行亚微米乃至纳米级的位置控制, 实现与晶圆上已有图形的重叠对准

➤ 图表：接触式/接近式曝光简化图



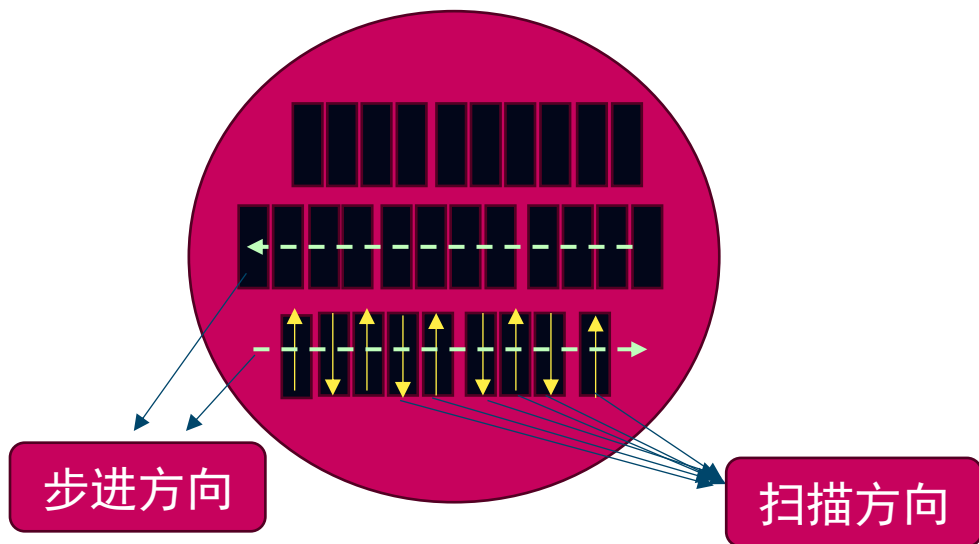
➤ 图表：投影式曝光简化图



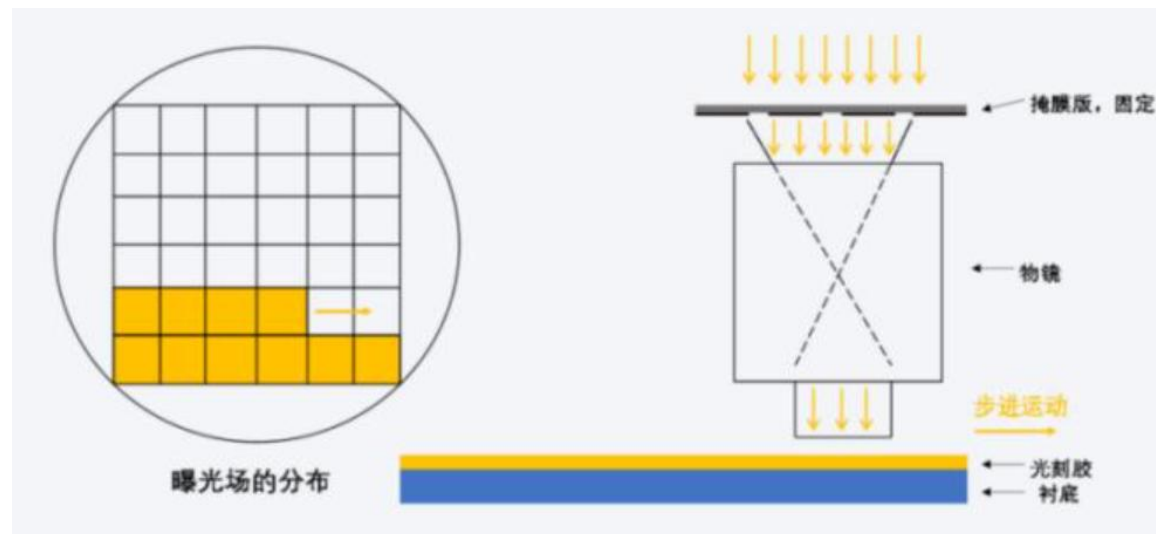
光刻机分类

- 投影光刻根据曝光时掩模和晶圆的运动方式，可分为步进式 (Stepper) 和步进扫描式 (Scanner) 两种。早期出现的步进式投影光刻机在曝光时掩模保持静止，物镜一次成像一个芯片视场（通常边长几毫米到二十毫米不等），曝光完一块后，晶圆台按设定步距平移 (step) 到下一个芯片位置，再次曝光，如此重复直至整片晶圆全部芯片完成。**步进式光刻由于每次曝光面积有限，一次只能覆盖小视场，因此要求物镜有足够大的成像视场直径才能曝光较大片的芯片，这在高NA下实现难度很大。**此外，随着芯片尺寸增大，用步进方式覆盖整块芯片可能需要多次拼接曝光，增加了图形拼接误差。为了解决大视场高精度曝光的问题，20世纪90年代推出了步进扫描式光刻机。
- 扫描式的原理是在曝光时掩模和晶圆同步移动：掩模台和晶圆台以精确的速度比（等于缩小倍率倒数，如4:1时速度比4:1）反向扫描，使物镜的狭长视场（曝光窗口）可以覆盖比自身视场更大的图形区域。具体来说，扫描式物镜的瞬时成像区域通常是一个矩形狭缝（例如宽26 mm、高几毫米），被称为扫描曝光窗口。在曝光时掩模和晶圆相对移动，使该狭缝扫描过整个掩模图形高度，从而在晶圆上曝光出一个完整的大视场图形（可覆盖单颗大尺寸芯片）。完成一个视场扫描后，晶圆台再步进到下一个视场起始位置，进行下一次扫描曝光。步进扫描结合了早期扫描投影和步进技术的优点：一方面，由于每次只需成像狭窄的一条区域，物镜有效视场变小，易于在高NA下保证像质和均匀性；另一方面，通过扫描可以得到远大于物镜视场的曝光面积，满足大尺寸芯片曝光需求，同时扫描运动平均了光强非均匀性，提升了曝光均匀度

➤ 图表：步进-扫描式运动方向



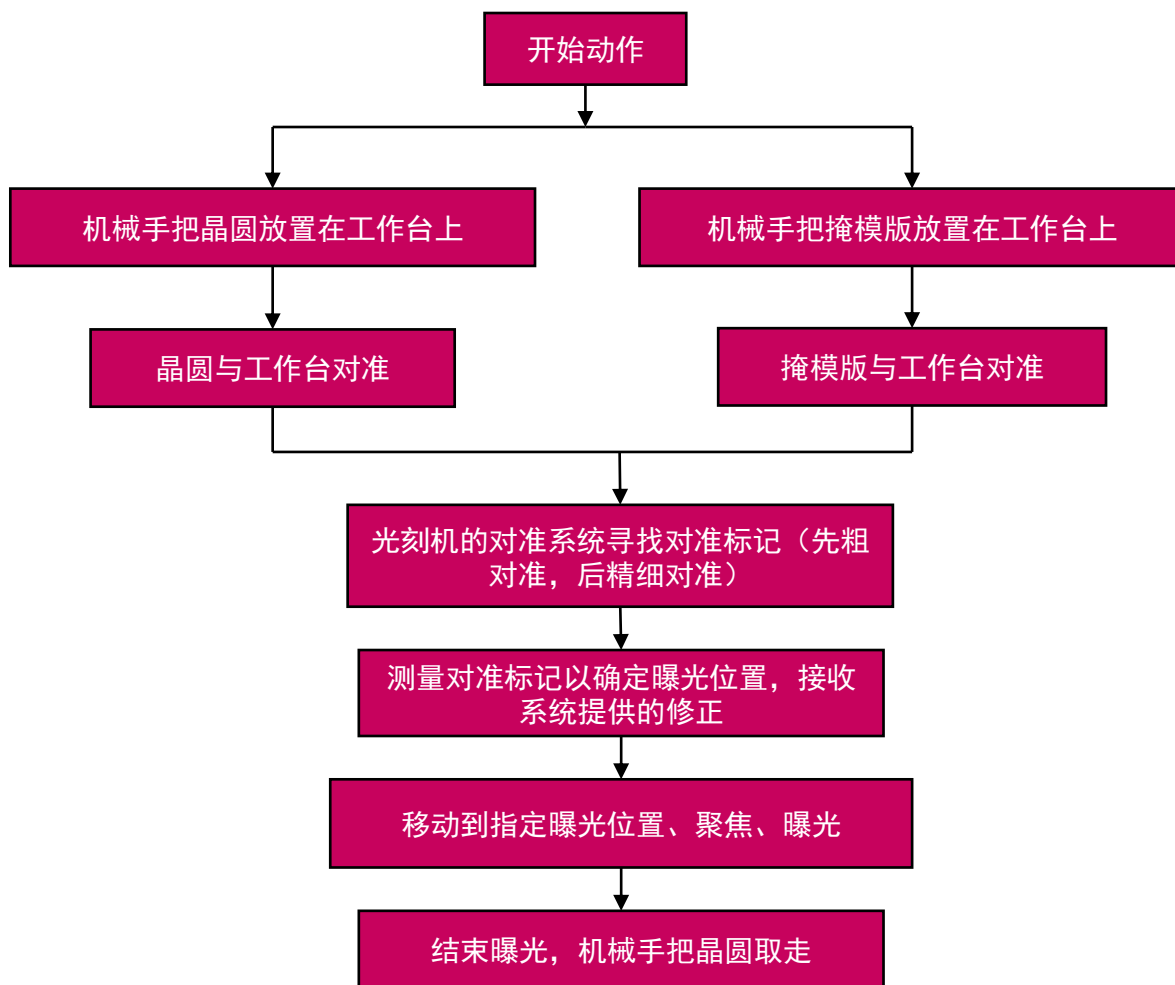
➤ 图表：步进式运动方向



曝光的核心要素：波长、NA、k1

- 光刻的曝光步骤：晶圆经过涂胶和烘烤后被传送到光刻机里，放置到晶圆工作台上；同时，掩模版被放置在光刻机的掩模工作台上。光刻机的晶圆对准系统首先需要基于对准图案进行晶圆位置调整，使其能够与晶圆工作台初步对准；掩模对准系统会调整掩模的位置，使其初步能够与掩模工作台对准。
- 光刻机的对准系统 (alignment system) 做掩模与对晶圆的对准，一般分为粗对准 (coarse alignment) 以及精细对准 (fine alignment)。对准系统计算出曝光时的准确位置以实现极小的套刻误差 (overlay)
- 对准完成后，曝光系统移动到指定曝光区域先进性聚焦。聚焦系统测量晶圆表面高度，确定聚焦位置。曝光系统按事先设定好的曝光能量开始曝光。整个晶圆的曝光完成后，通过机械手把晶圆取走，再次送回匀胶显影机进行后烘和显影。

➤ 图表：曝光步骤示意图



曝光的核心要素：波长、NA、k1

- 光刻机的分辨率通常由瑞利判据(Rayleigh criterion)来近似描述，其表达式为：

$$\text{分辨率(Resolution)} = K_1 * \frac{\lambda}{NA}$$

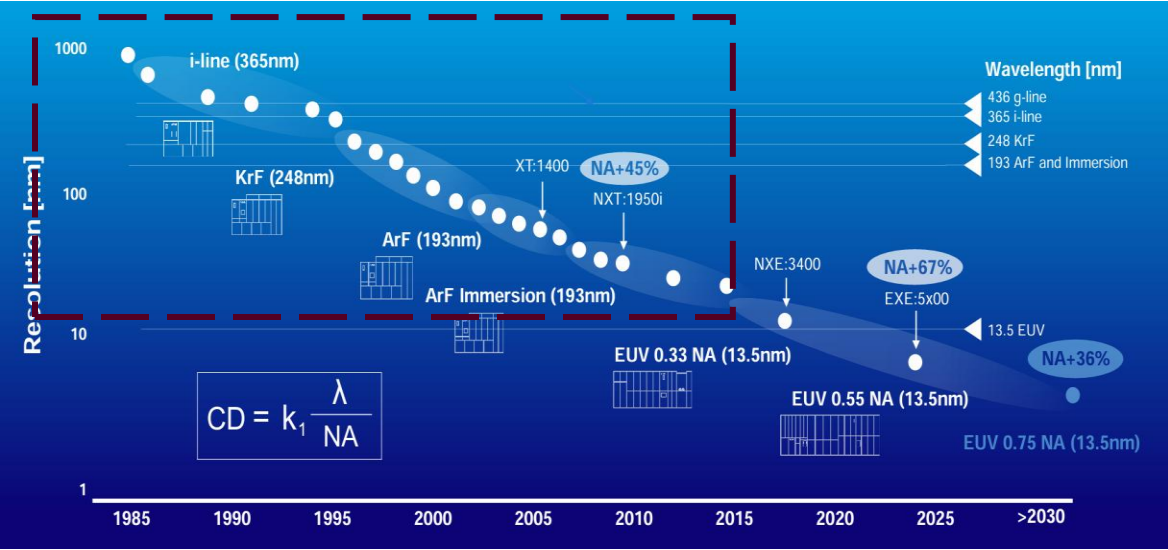
- 其中：
 - **缩短波长 λ** ：采用更短波长的光源是最直接的手段。每一次光源波长的跃迁（例如从436nm到365nm、再到248nm、193nm乃至13.5nm(EUV)）都显著提升了可分辨的最小特征尺寸
 - **增大数值孔径NA**：提高投影透镜的数值孔径也能提升分辨率。使用折射率更高的介质（如水浸式设计）可以使NA超过1.0；高 NA EUV光刻机则将NA从当前的0.33提升到0.55，以支持更高分辨率（可实现<8nm特征）
 - **降低工艺因子 K_1** ：反映了光刻工艺的衍射邻近效应和工艺宽容度等因素，降低 K_1 可进一步提高分辨率。**但 K_1 无法无限减小，通常在0.25~0.3范围内受到工艺窗口和光刻胶性能的限制**
 - 通过例如，现行主流的193nm浸没式光刻机采用 K_1 （接近0.25）已接近极限，而多次图案化（SADP/SAQP）技术被用来进一步突破分辨界限。由此可见，分辨率取决于 λ 、NA、 K_1 三者的综合作用，未来工艺节点的推进将依赖于更短波长光源、更高NA系统以及先进的工艺/材料技术共同配合。



曝光的核心要素：波长、NA、k1

- 光源是决定光刻机波长（λ）的核心要素。从I线（365nm波长）及以上波长光刻机一般使用的光源是高压汞灯。高压汞灯提供254-579nm波长的光，随后通过滤波器可以选择性的使用线（365nm）、H线（405nm）或者G线（436nm）为光刻机提供照明光源。KrF（248nm波长）和ArF（193nm波长，包括浸没式）使用准分子激光器（excimer）作为光源。准分子激光器的原理是惰性气体（Kr、Ar）在电场和高压环境下与活泼的卤族元素气体（F₂、Cl₂）反应生成不稳定的分子（准分子）。这些不稳定的处于激发态的准分子又不断分解成惰性气体和卤族元素，并释放出深紫外（DUV）的光子。
- 准分子激光是脉冲式的，所以其关键的技术参数有脉冲频率（repetition rate）和持续时间（pulse duration）、每一个脉冲的能量（pulse energy）及其稳定性（energy dose stability）、输出功率（output power）、波长的稳定性（wavelength stability）、谱线宽度（spectral bandwidth, FWHM）

图表：以准分子激光器作为光源的光刻机



图表：准分子激光器关键参数

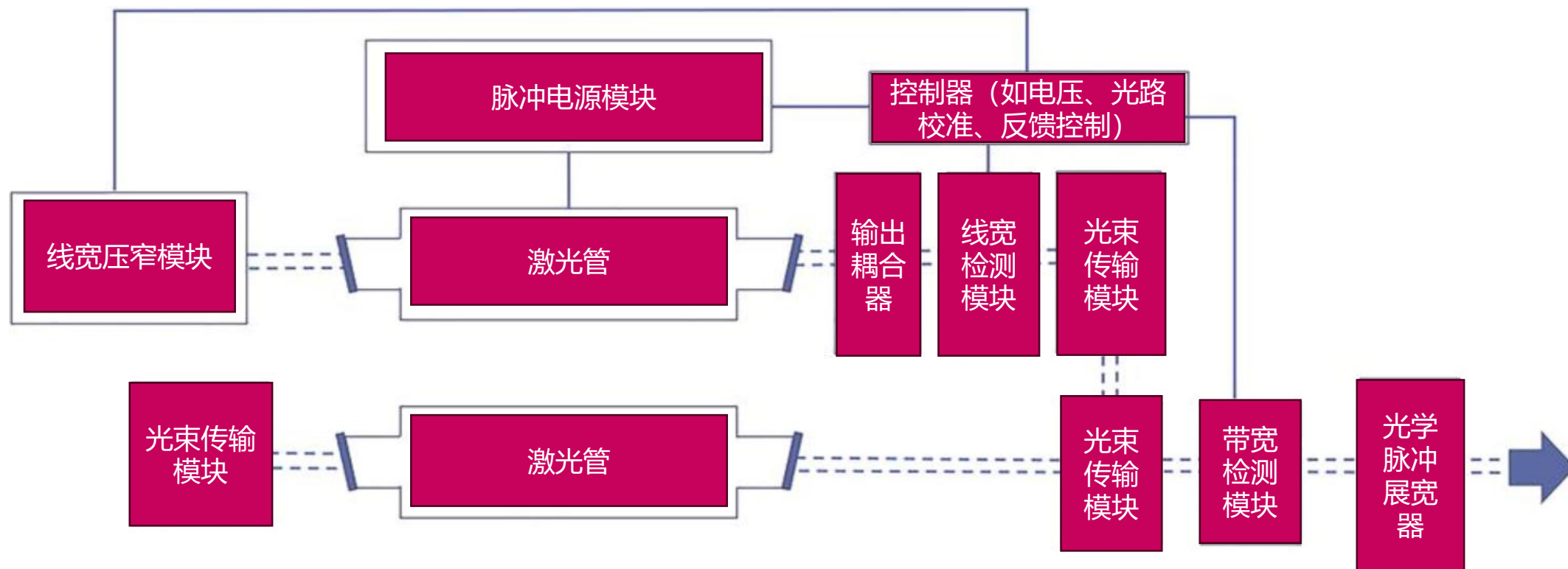
性能参数	ArF	KrF
脉冲频率/Hz	4000	2000
脉冲能量/W	20	30
能量稳定性（30个脉冲内）/%	<±0.3	<±0.5
谱线宽度（FWHM）/pm	<0.35	50
脉冲持续时间/ns	40	30



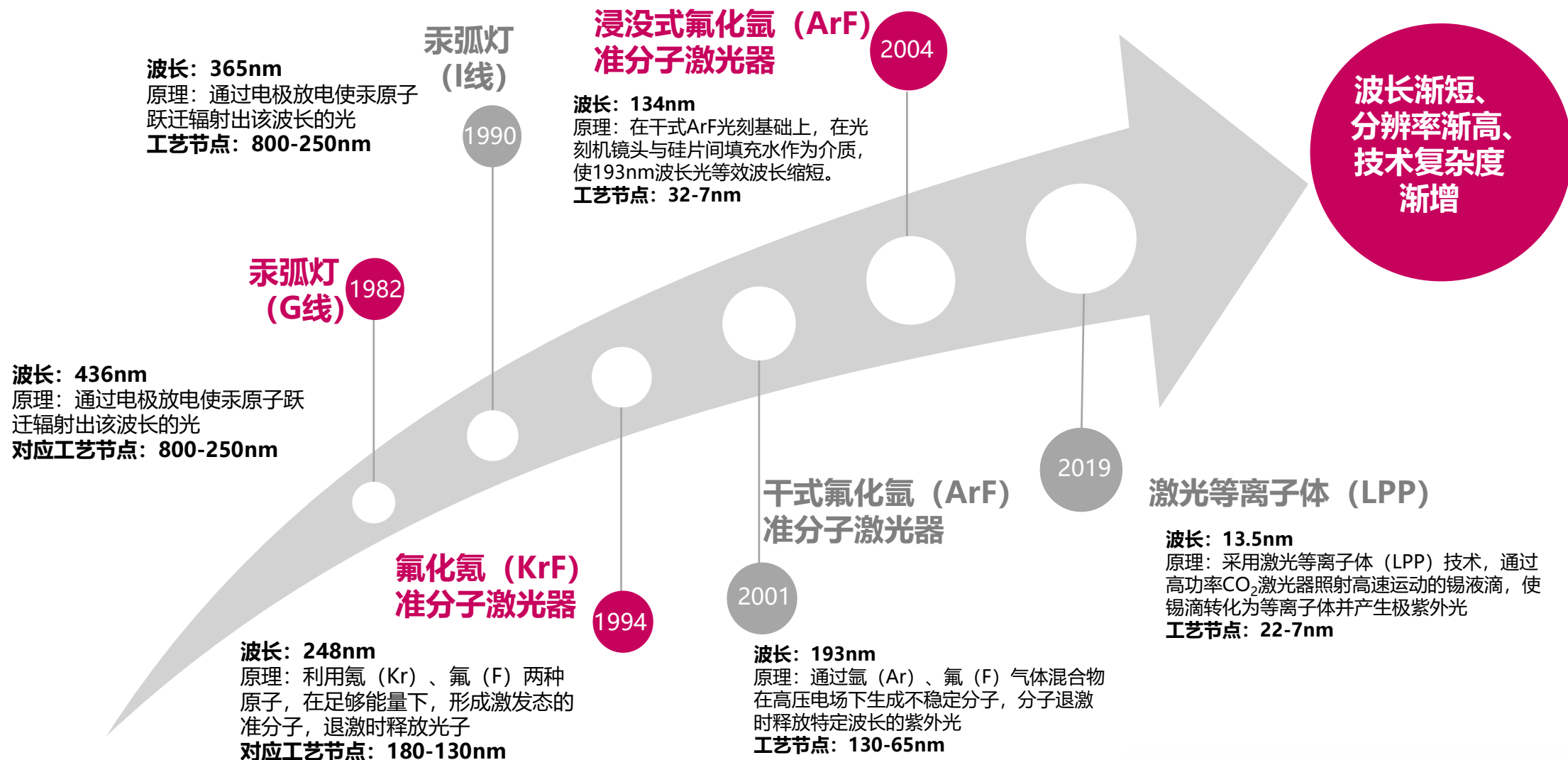
曝光的核心要素：波长、NA、k1

- 激光管内含增益介质（如ArF/KrF气体），将电能转化为激光辐射，产生初始宽谱激光。脉冲电源 → 激光管 → 产生初始脉冲激光；光谱优化：初始激光 → 线宽压窄模块 → 带宽模块（监测反馈） → 输出窄线宽激光；光束调控：输出激光 → 光束展宽器（保护元件） → 脉冲展宽器（降峰值功率）；调控后激光 → 光束传输模块 → 送达目标位置。其中，线宽检测模块主要保障单色性，光谱中心波长波动范围；带宽检测模块主要控制能量稳定性（如频谱平坦度），激光能量分布带宽
- 由于准分子激光天然谱线较宽，需要在谐振腔中加入线宽压窄模块（如棱镜、光栅和Fabry-Pérot标准具），将谱线半高全宽（FWHM）压窄到典型<0.5 pm的量级，以满足光刻投影物镜对光谱带宽的苛刻要求

➤ 图表：双腔准分子激光器内部结构



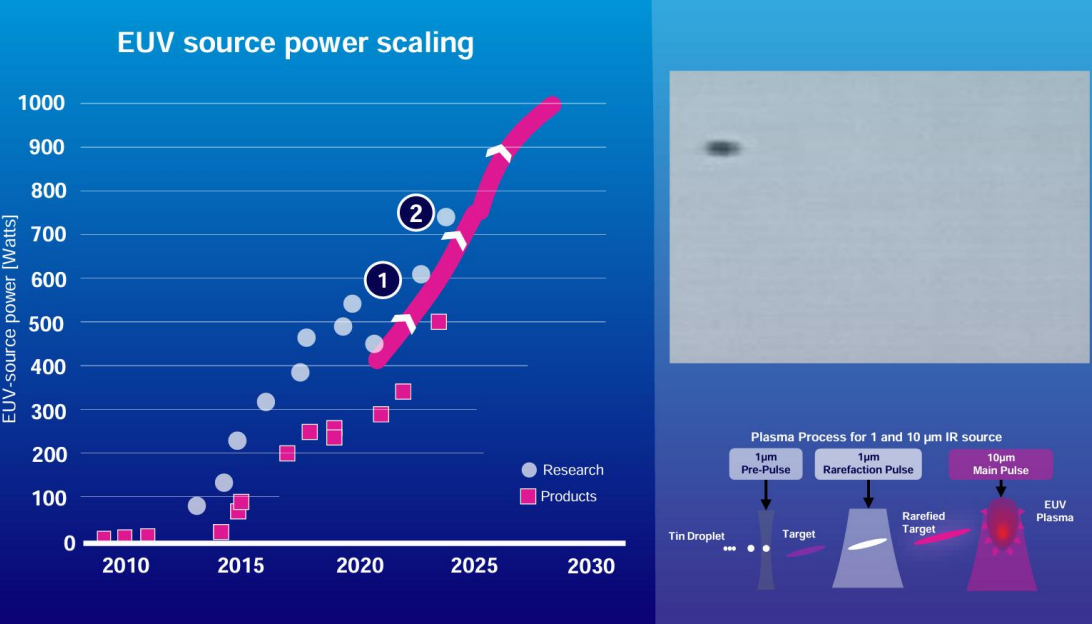
曝光的核心要素：波长、NA、k1



曝光的核心要素：波长、NA、k1

- EUV光刻采用13.5nm波长的极紫外光，这种短波长的光无法由传统激光介质直接产生。当前业界采用激光等离子体光源（LPP）方案，用高功率CO₂激光脉冲反复击打高速抛射的微小锡金属液滴，在微小体积内产生高温等离子体，从中发射EUV光子。锡等离子体发出的光经多层反射镜收集并过滤，形成带宽约2%的13.5nm准单色光。
- EUV光源技术难度极高：为达到生产效率要求，光源需在焦点处提供数百瓦的EUV功率，对应CO₂激光输入功率达数十千瓦。此外，等离子体光源效率极低，产生的EUV光仅有极小部分可被收集且传输到晶圆。目前ASML的EUV光源在焦点功率正朝着千瓦迈进，250W EUV功率能够达到每小时200多片晶圆的曝光速度，而未来追求1000W以上，是为了进一步提高生产率，以降低每片晶圆的生产成本。但EUV光源仍存在稳定性和寿命挑战，如聚光镜在高能等离子体环境中会逐渐污染或损耗反射率，需定期清洁或更换

➢ 图表：ASML EUV光源在焦点功率正朝着千瓦迈进



➢ 图表：ASML EUV产品矩阵及产能、IF处EUV功率

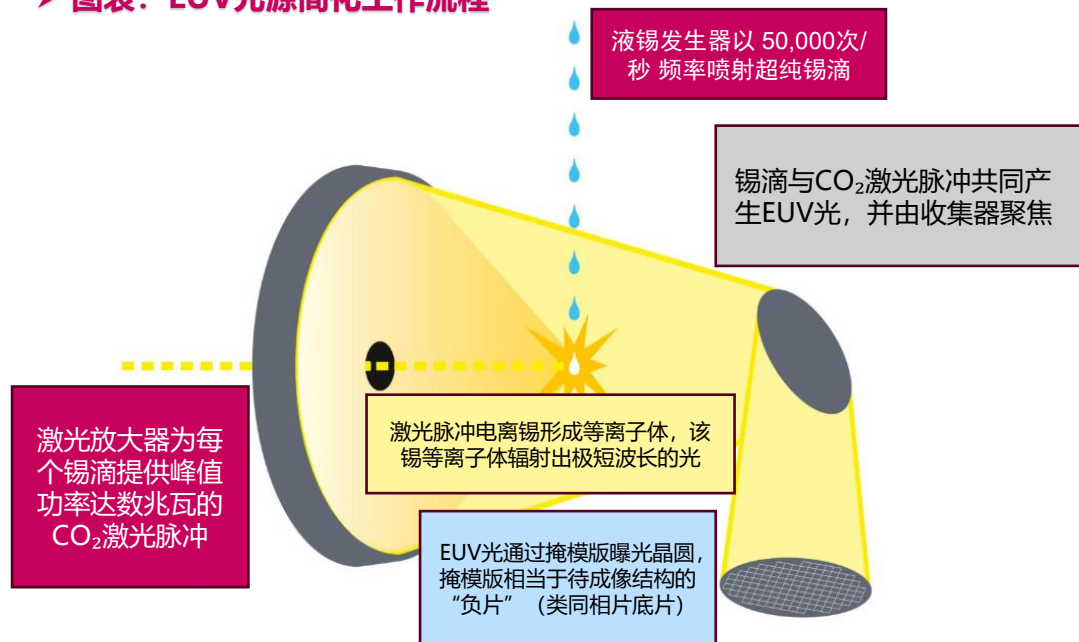
产品型号	NA值	中间焦点处 (IF)EUV功率 (W)	单位面积上曝光所需的 EUV光能量 (dose, 剂量) (mJ/cm²)	典型产能 (WPH)	应用节点
NXE:3400B	0.33	~250 W	20-30	~125	7 nm
NXE:3400C	0.33	~250-300 W	20-30	~150	5 nm
NXE:3600D	0.33	~300-350 W	30	~160-200	5 nm → 3 nm
NXE:3800E	0.33	~500 W	30	~195-220	3 nm → 2 nm
NXE:4000F (规划)	0.33	~600 W	30	≥250	2 nm
EXE:5000	0.55	~500 W (起步)	~50	~185-220	2 nm (初始高NA)
EXE:5200B (规划)	0.55	~600-740 W	~50	≥220	sub-2 nm



曝光的核心要素：波长、NA、k1

- EUV光源波长缩短到13.5 nm，由于13.5 nm的光在大气中会被强烈吸收，EUV光刻系统需在高真空环境下运行，并用多层膜反射镜代替透镜成像。目前业界采用的EUV光源方案是激光产生等离子体（LPP），其基本原理是用高功率激光脉冲轰击金属微滴（锡），将其瞬间加热成高温等离子体，等离子体在冷却复合时发出13.5 nm波段的辐射。ASML的方案是通过：首先，液态锡通过喷嘴在真空腔体中射出直径约20–30微米的小液滴，以约50,000次/s的速度下落。每颗锡滴在飞行过程中依次被两次激光击中——**先是一束低能预脉冲将锡滴展平成“扁饼”状，紧接着主激光脉冲击穿展开的锡薄片形成高温等离子体，产生出EUV光**
- 光源内部由滴筒发生器、激光放大器系统和抛物面收集镜等部分组成：滴筒发生器精确地产生锡微滴；CO₂激光器发出准时双脉冲冲击打锡滴；等离子体向四周发出的EUV光被多层膜反射镜收集汇聚，然后通过真空通道进入光刻机的照明/成像系统。**由于等离子体喷发的EUV光朝各个方向，很大比例无法被收集，且等离子体产生过程中只有约5%能量转化为EUV辐射，因此必须使用超高功率的激光源驱动**

➤ 图表：EUV光源简化工作流程



➤ 图表：通快EUV激光器



曝光的核心要素：波长、NA、k1

- 国内光刻机光源持续突破：

- DUV方面：

- **在ArF方面**，科益虹源与中科院相关研究所合作，成功研制出中国首台193 nm ArF准分子激光光源，填补了国内空白，打破了Cymer和Gigaphoton对光刻激光光源的长期垄断。该ArF光源脉冲频率4–6 kHz，输出功率60 W量级，性能达到当代光刻机主流水平。此前中科院光电研究院等单位承担了国家02专项课题“40W 4kHz ArF光刻曝光光源研发”，并由科益虹源负责成果产业化，目前这一40 W干式ArF光源样机已顺利通过验收交付。
- **在KrF光源方面**，科益虹源也开展了248 nm准分子激光器研发，产品覆盖248 nm干式、193 nm干式以及浸没式多种型号。随着这些突破，国内光刻机制造商已开始采用国产DUV光源。例如上海微电子（SMEE）研制28 nm浸没式光刻机的计划中，就由科益虹源提供光源系统

- 在EUV光源方面：

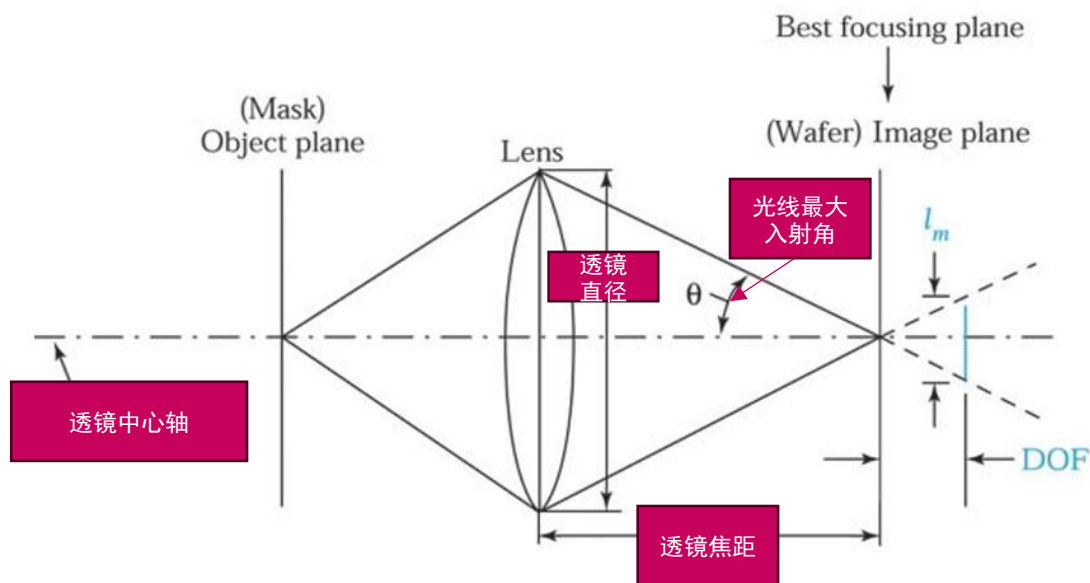
- **激光等离子体LPP路线**：中科院上海光学精密机械研究所（上海光机所）林楠研究员团队选择绕开国外CO₂激光方案，改用高功率固体脉冲激光器来激发锡等离子体。他们成功研制出基于1 μm波长固体激光驱动的EUV光源实验装置，在实验中实现了3.42%的光转换效率（CE），超过了欧美其他研究团队同类装置的水平。虽然这一效率尚未达到商用CO₂激光源5.5%的水平的一半，但团队估计通过优化有望接近6%的理论极限
- **放电等离子体DPP路线**：哈尔滨工业大学赵永蓬教授团队则探索了基于电能的等离子体光源技术，走出另一条路径。该团队研发的装置通过高能脉冲放电直接产生等离子体辐射13.5 nm光。相比传统LPP需要高功率激光器，放电等离子体方案利用电能直接激发等离子体，系统相对简洁，其优势是不依赖复杂激光器件。不过目前该技术功率尚有限，离光刻机实用还有较大距离，类似的放电等离子体光源在2017年中科院长春光机所也曾取得进展（当时已用生成的EUV光刻写出32 nm间距线条）
- **同步辐射/自由电子激光路线**：清华大学工程物理系唐传祥教授团队提出了稳态微聚束（SSMB）方案，通过储存环电子束产生高功率相干EUV辐射的全新方法。2021年他们在《Nature》发表实验验证，利用1064 nm激光调制加速器内电子束，使电子在48米环形轨道运行一周后形成微分布，再辐射产生EUV波段光。SSMB有望实现高亮度、高重复频率且窄带的EUV光源。该方案本质上属于同步辐射/自由电子激光范畴，被认为是绕开ASML垄断EUV路线的一次大胆尝试



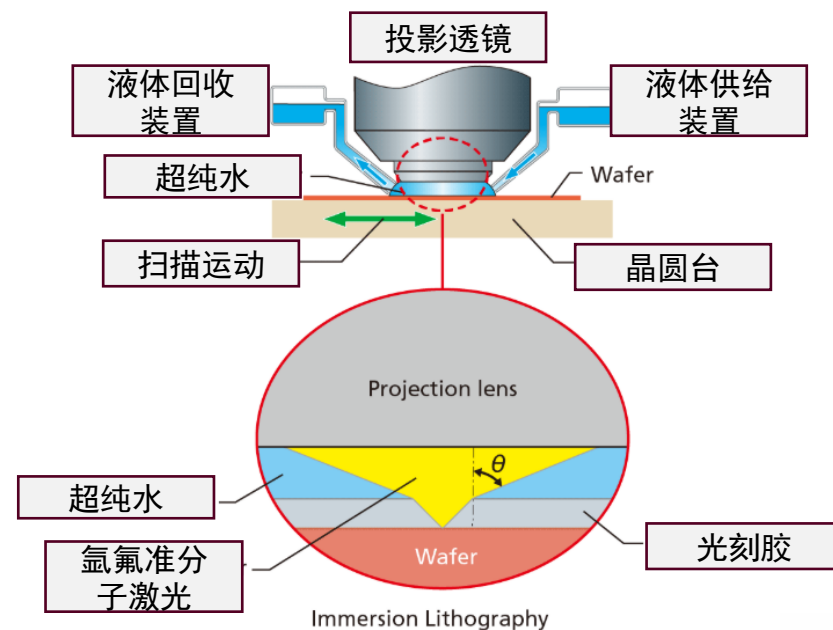
曝光的核心要素：波长、NA、k1

- 数值孔径 (NA) 是投影光学系统的重要参数, NA定义为物镜工作介质的折射率 n 与物镜可接受光线的最大半锥角 θ 的正弦值, 即 $NA = n \cdot \sin \theta$ 。其中 n 代表投影物镜和晶圆之间介质的折射率 (例如空气 $n \approx 1.0$, 水 $n \approx 1.44$), θ 是从晶圆上被成像点发出的光进入物镜时光锥的最大半角。直观地理解, NA 描述了物镜光锥的张角大小, NA 越大, 物镜能够从样本点收集的光线角度范围越宽
- 在波长一定时, 提高NA可以减小最小线宽, 即提高分辨率。但是, NA增加会导致景深 (Depth of Focus, DoF) 变小。焦深(DOF) 是图像成像在焦点处的垂直距离。在光刻过程中, 整个抗蚀剂层需要足够高的焦深。焦深也由 λ 和NA 定义, 表达式为: $DOF = K_2 * \frac{\lambda}{NA^2}$, 高NA亦带来景深(DoF)的下降, **NA=1.35的系统焦深仅百纳米量级, 意味着晶表面必须非常平坦且自动对焦系统精度极高才能保持良好成像。**

➤ 图表：数值孔径定义



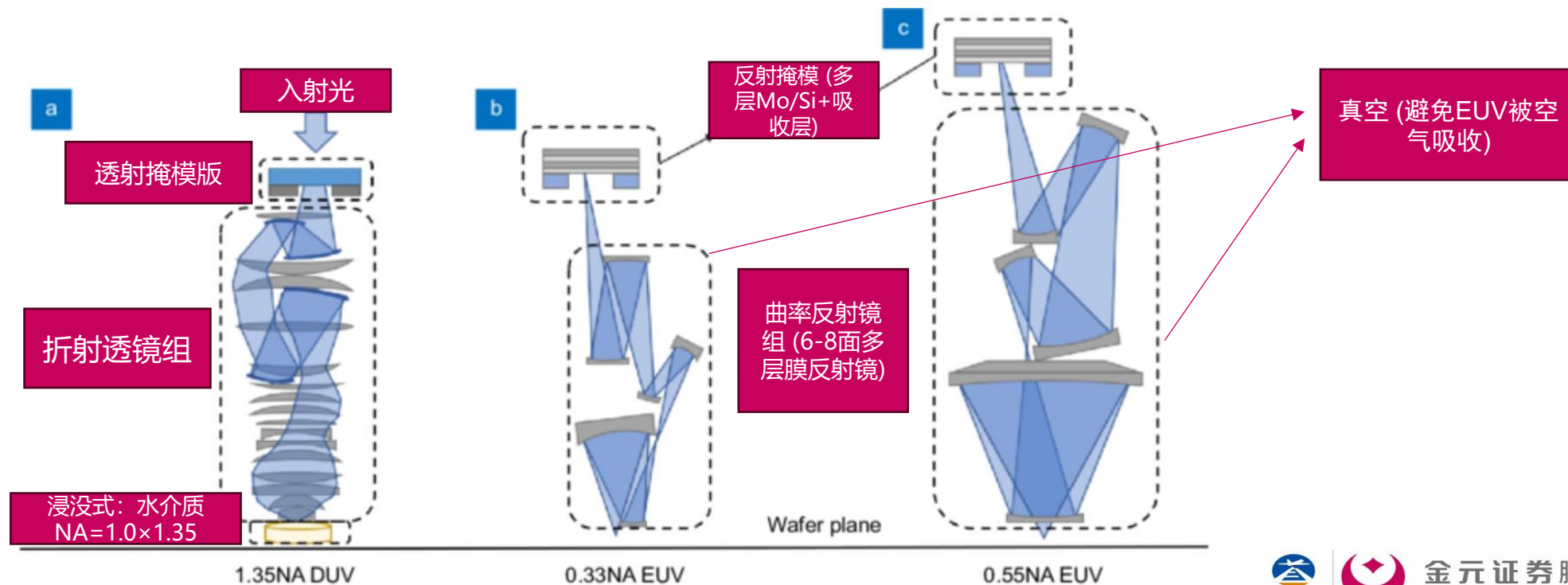
➤ 图表：浸没式ArF通过增大折射率扩大NA



曝光的核心要素：波长、NA、k1

- **EUV投影光学系统：极紫外光刻（EUV，波长13.5nm）** 由于波长极短，几乎所有固体材料在该波段都强烈吸收光线。这意味着EUV光刻无法使用透射透镜来成像，只能采用**全反射式光学系统**。EUV投影物镜由多块高精度凹面反射镜组成，每块镜子表面镀有数十层交替的钼/硅多层膜（布拉格反射镜），以在接近法线入射时提供60-70%的反射率。典型EUV投影系统包含68片反射镜，工作于真空腔体内，整体放大倍率通常为4×
- **EUV投影系统的低NA主要受限于多层反射镜的物理特性和光路布置。**一方面，多层膜反射镜只有在小入射角（接近法线）时反射率才高，入射角过大将显著降低反射效率。另一方面，大NA意味着光线以更倾斜的角度入射和反射，需要更大尺寸的反射镜以截获光束，并避免相邻镜片之间发生遮挡。当前EUV系统中最大的一片反射镜直径约0.65米，继续增大镜片尺寸会极大增加制造难度和成本。此外，每增加一片反射镜，光能量损失约30-40%，多镜片级联会导致光通量显著下降

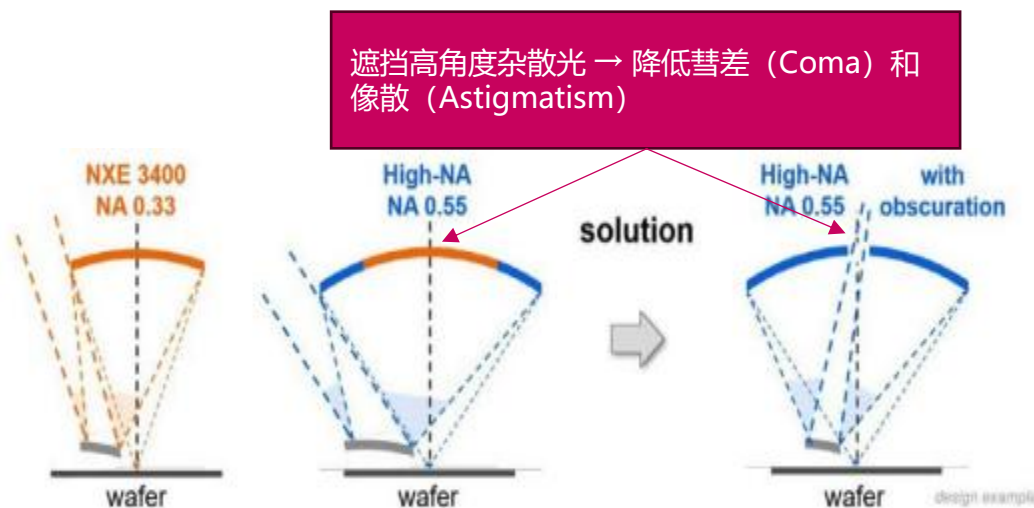
➤ 图表：EUV投影光学系统与浸没式DUV对比



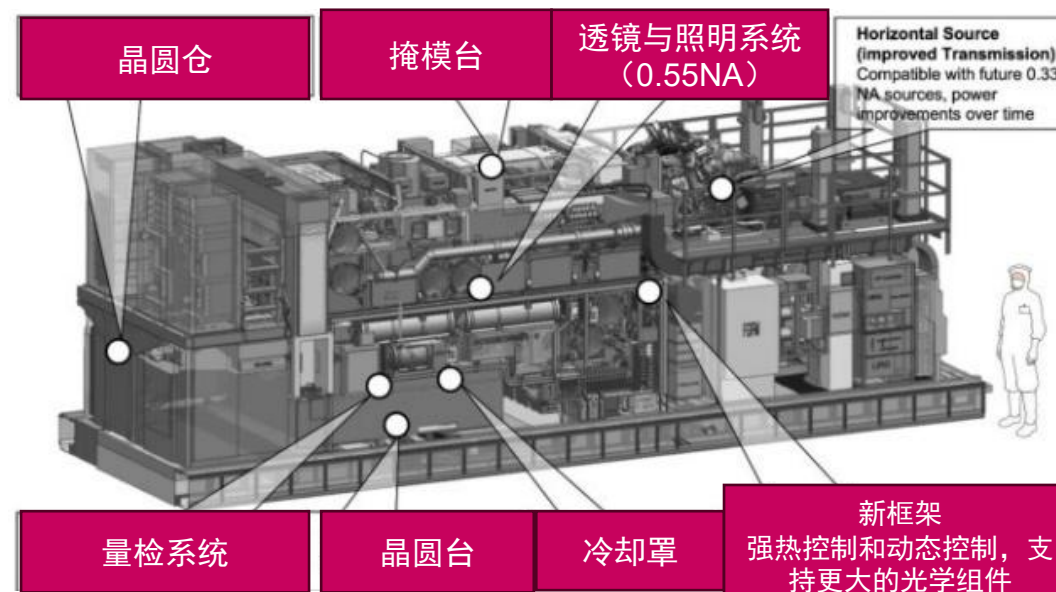
曝光的核心要素：波长、NA、k1

- 高 NA EUV光刻的新方案：为了进一步提高EUV光刻分辨率，业界正研发高NA EUV光刻机（NA $\approx$ 0.55）。ASML的下一代EXE系列就是一款高NA EUV机型，采用了多项创新设计。首先，高NA光学系统扩展到8片反射镜，并引入非等倍率（变形）成像技术：在一个方向采用4 $\times$ 放大，在垂直方向采用8 $\times$ 放大（即双倍率、非圆形光阑的非共轴光路设计），以减少光瞳中的离轴像差；其次，为容纳更大的光线倾角，高NA系统中某些镜片中央开孔（“打孔反射镜”设计），允许光束通过镜片中心而不阻挡。这相当于在光瞳上产生中心遮挡，但通过光源和像罩优化可以将其影响降至可控。高NA EUV的投入使NA提升67%，预期最小可打印尺寸将比0.33NA系统进一步缩小约70%。
- 不过，高NA也带来了景深进一步收缩、像差校正更困难等挑战。新系统要求更高精度的波前校正和晶圆对准，以及更小的曝光视场（高NA系统单次曝光视场约为26 $\times$ 16.5mm，仅为常规EUV机的一半）。即便如此，高NA EUV被视为延续摩尔定律的关键一步，可用于2nm及以下节点芯片制造

➤ 图表：中心遮挡



➤ 图表：高NA光刻



曝光的核心要素：波长、NA、k1

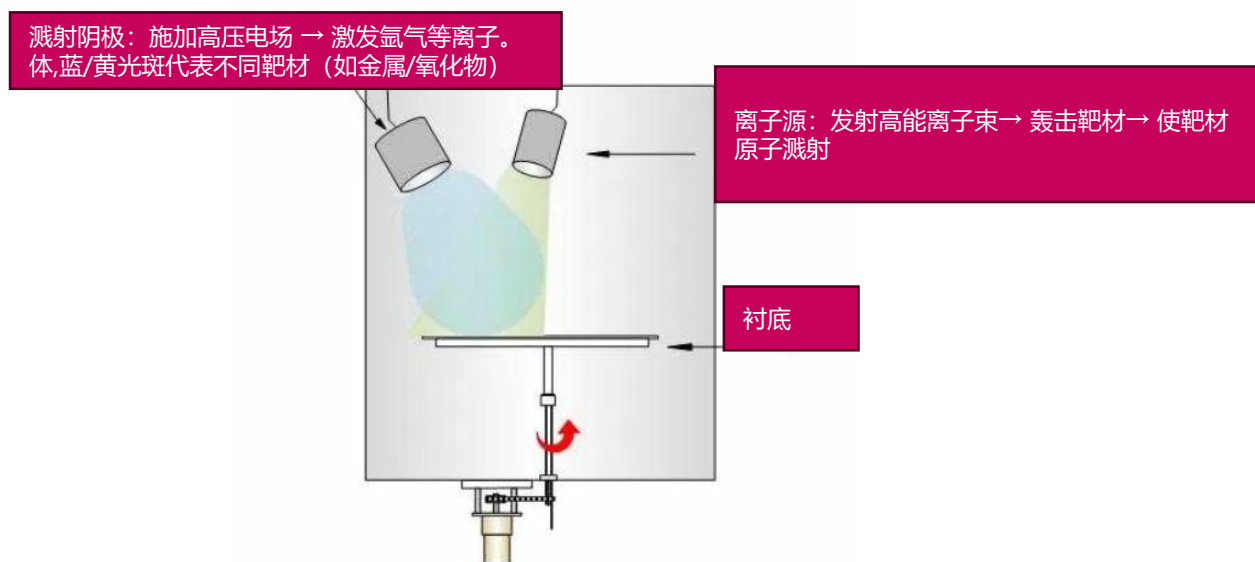
- DUV投影物镜主要采用折射式透镜，其可用材料极为有限。常用的是熔融石英（石英玻璃）和氟化钙（ CaF_2 ）晶体。熔融石英（掺氟石英）在193nm具有>99%/cm的高透过率，热膨胀系数低且工艺成熟，是DUV物镜首选材料。但单一石英无法校正色差，因此在物镜特定元件上引入 CaF_2 晶体，以利用其色散性质校正色差。 CaF_2 在真空紫外至中红外(130nm–9 μm)都有高透过率，并具备高激光抗损伤阈值，非常适合193nm高功率准分子激光。然而， CaF_2 晶体硬度低且各向异性，加工难度远高于光学玻璃：其晶向不同硬度差异会导致研抛不均（出现“萝卜纹”变形），加工中不均匀应力还会引发双折射甚至开裂。因此，对 CaF_2 透镜加工需避免剧烈温度变化和机械应力，引入专门工艺（如磁流变抛光MRF）克服各向异性，才能获得纳米级面形和极低应力双折射
- EUV投影物镜材料：极紫外（EUV，13.5nm）光刻因所有介质在该波段高度吸收，物镜完全采用反射式多镜系统。镜片基底通常选用超低热膨胀系数(ULE)的微晶玻璃（如德国肖特Zerodur或康宁ULE），以确保工作时尺寸形状随温度波动极小（温升0.01°C内引起的镜面变形可忽略。EUV物镜由多块非球面反射镜组成，这些反射镜表面镀有高反射多层膜。多层膜材料经典组合是钼/硅（Mo/Si），其在13.5nm处形成布拉格反射：Mo和Si交替堆积50对左右，每层厚度仅几纳米（典型约Mo层2.7nm、Si层4.1nm）。如此构成~100层纳米薄膜堆栈，可在13.5nm产生约70%的峰值反射率
- 193nm波段的AR膜一般采用氟化物材料体系（如 MgF_2 、 LaF_3 等）以保证低吸收和高激光损伤阈值。典型双层或多层AR镀膜可将193nm垂直入射残余反射降至0.1%以下。总之，DUV物镜以高纯石英和 CaF_2 透镜结合AR镀膜实现高透过率；EUV物镜则以低热膨胀镜基配合Mo/Si多层膜实现高反射，两者材料体系截然不同。



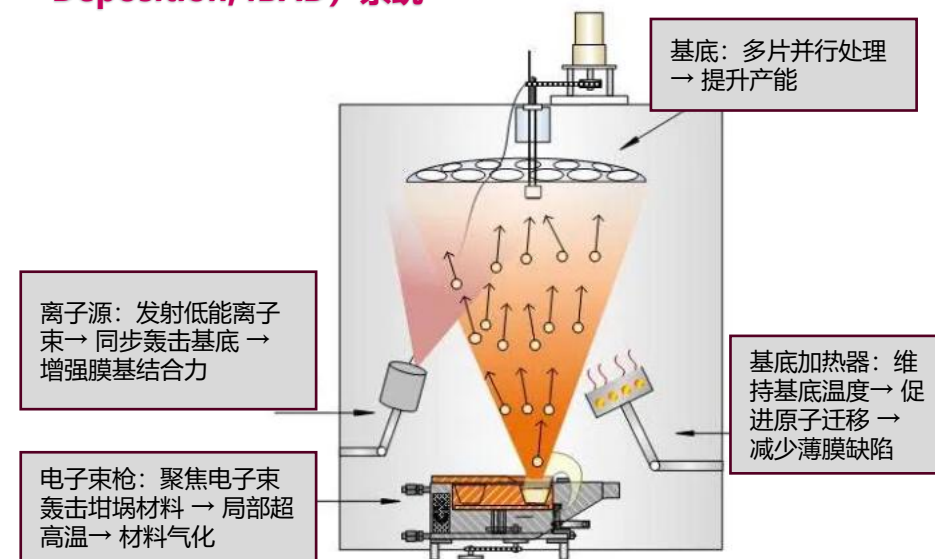
曝光的核心要素：波长、NA、k1

- DUV透镜减反膜：DUV物镜通常包含20多片透镜，如果没有减反射镀膜，每片4%反射损失将严重降低通光量。因此每个透镜表面都需镀上1层或多层减反射（AR）膜。193nm波段常用全氟化物材料体系的多层薄膜。氟化物材料具有足够的深紫外透过性和高激光损伤阈值，避免了氧化物材料在DUV下的吸收和老化问题
- 镀膜采用真空蒸发或溅射工艺，将镀膜材料加热蒸发或等离子溅射，使其在透镜表面沉积形成干涉膜系。由于193nm波长短，对膜层厚度控制要求极高，需精确控制每层厚度在数十埃的公差范围内。同时，为保证DUV物镜在高功率激光下长期工作不受损，镀膜过程通常辅以离子辅助沉积（IBAD）以提高膜层致密度和附着力，从而提升抗激光损伤能力

➤ 图表：离子束溅射镀膜



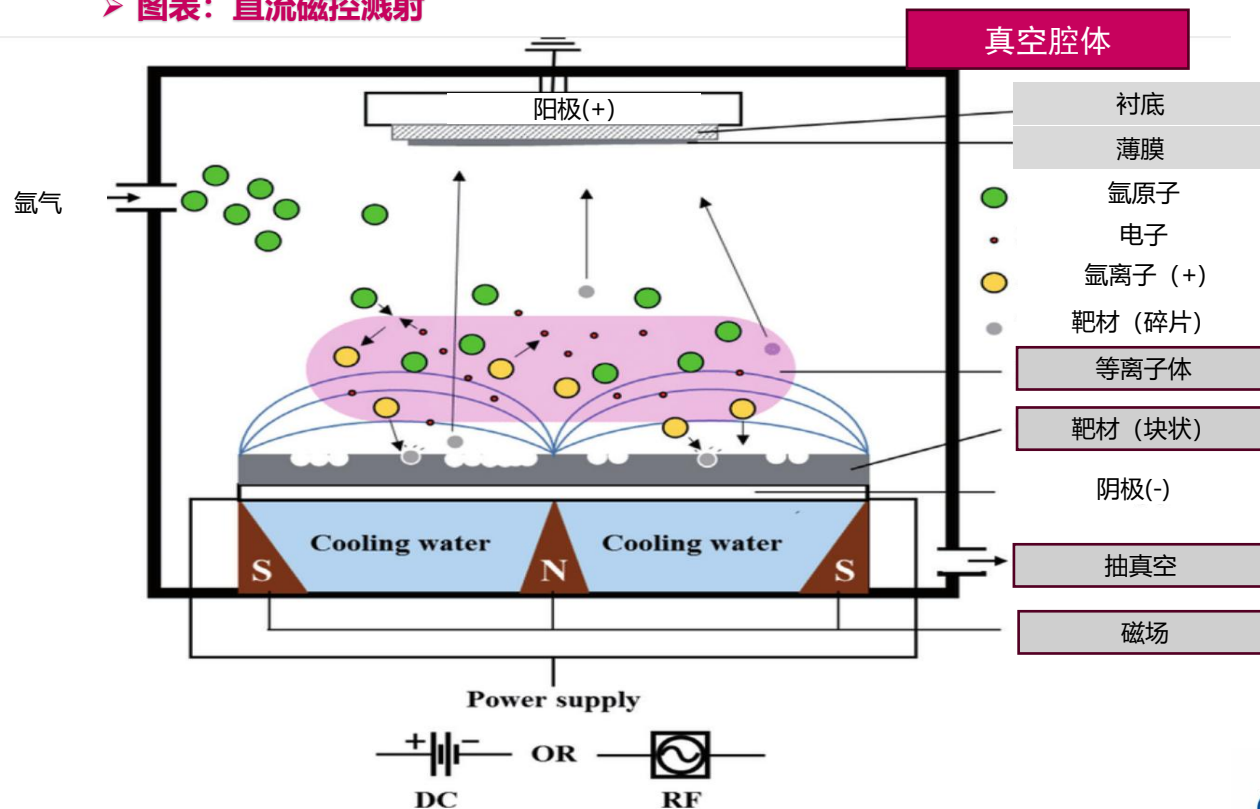
➤ 图表：离子束辅助电子束蒸发 (Ion Beam Assisted Deposition, IBAD) 系统



曝光的核心要素：波长、NA、k1

- EUV多层反射膜：EUV光学的核心是Mo/Si多层膜反射镜的镀制。与常规镀膜不同，EUV多层膜需要交替沉积两种材料上百层，且每层只有约几个原子厚。
- 典型工艺采用直流磁控溅射（DC magnetron sputtering）：在高真空室内放置Mo和Si靶材，氩气放电产生等离子体轰击靶材，溅射出的原子在镜坯表面沉积。通过精确控制溅射时间和速率，逐层沉积2-4nm厚的Mo或Si膜，再重复50次以上。这一过程对环境洁净度和厚度控制提出极端要求——任一层厚度误差需限制在皮米级，否则多层干涉条件将偏离设计造成反射率下降

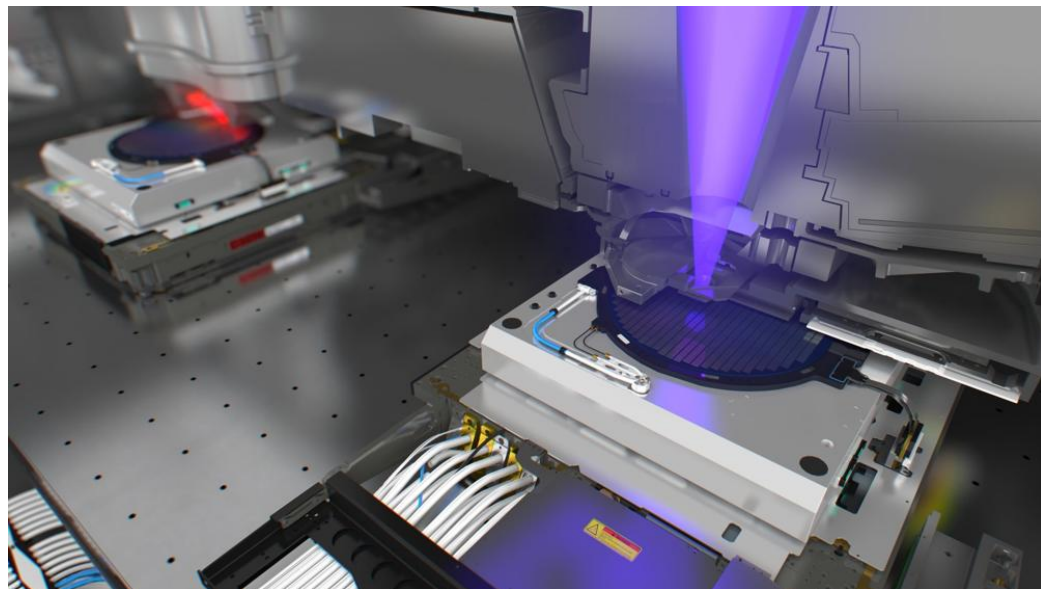
► 图表：直流磁控溅射



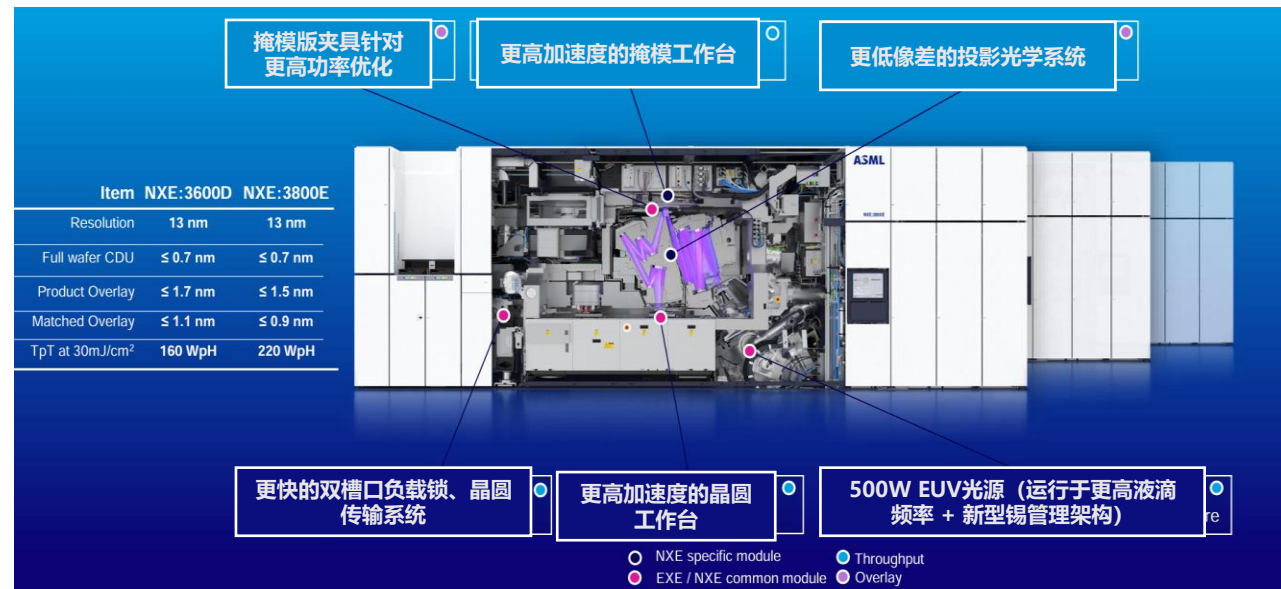
套刻误差及量测

- 现代光刻机采用高精度的晶圆工件台 (wafer stage) 和掩模工件台 (reticle stage) 以确保多层曝光图形准确叠合 (套刻)。ASML等公司的工件台使用磁浮驱动和激光干涉仪定位技术：晶圆台通过磁力线性电机悬浮驱动，实现高速平稳运动，并由多轴干涉仪每秒测量约20,000次位置，定位精度达约0.06纳米
- 其中创新包括“双工件台”架构 (TWINSCAN)：光刻机内同时运行两个晶圆台，**一个在曝光位置，另一个在测量位置，实现“一片曝光一片对准”的并行作业，大幅提高产能**。曝光时，一个晶圆台在投影物镜下方同步扫描曝光，而另一晶圆台在旁侧执行对准测量和高度测量，随后两台交替交换位置
- 晶圆台承担将晶圆在XY平面高速移动并精确定位的任务，并配有真空吸附或静电卡盘固定晶圆，防止运动中滑移。为了实现亚纳米级对准，晶圆台运动时的加减速和振动控制至关重要。例如ASML晶圆台可达到7g加速度，但通过先进隔振和控制算法，避免对系统产生振动影响。

➤ 图表：ASML双工件台（一对准（左）、一曝光（右））



➤ 图表：更高效掩模工件台、更高速率晶圆工作台提高产能



套刻误差及量测

- 套刻误差来源复杂多样，可归纳为以下主要方面：

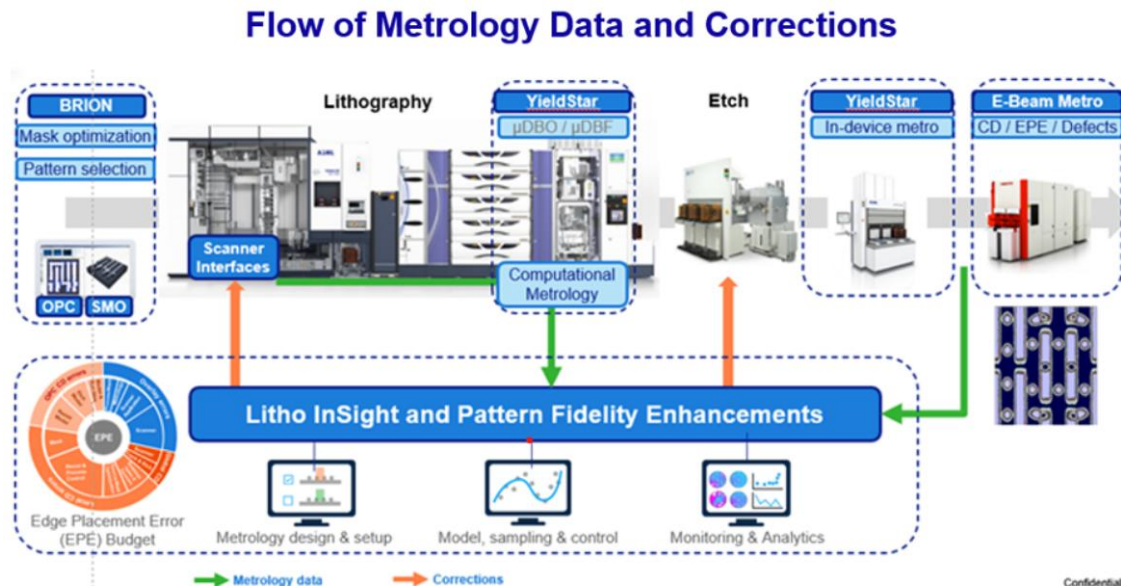
- 机械误差：**工件台运动定位误差是套刻不准的直接来源。例如干涉仪测量噪声、刻度校准误差、线性电机驱动误差等都会造成晶圆实际位置与理论指令有细微偏差。尽管反馈控制将重复误差降至亚纳米，但仍存在随机抖动。掩模台相对于投影光学的定位误差以及掩模图形本身制造引入的线缩比误差（Mask Error Enhancement Factor相关）也会体现为层间套刻偏差。
- 热漂移和变形：**光刻机高速运转过程中产生热量，可能引起结构热胀冷缩。从晶圆台到投影物镜、掩模以及晶圆本身，都可能因温度变化产生微米乃至纳米级形变。例如EUV光刻中，强光照射会使掩模吸收热量发生形变或热膨胀，从而导致图形位置漂移。为此，先进光刻机引入实时温度传感和模型校正，例如ASML的PARIS并行传感器可在线测量投影像差的变化，实现掩模加热引起的偏移校正和镜头热效应补偿。晶圆台本身也采用低热膨胀材料和主动热控制，将热漂移降到最低。即便如此，在长时间生产中仍可能出现每小时若干纳米量级的对准基准漂移，通常通过定期对准校准片或在每片晶圆上都重新对准来消除累计漂移。
- 振动与动态扰动：**大质量的工件台以7g加速度运动，机台内部必须防止产生振动传递。光刻机安装在主动隔振平台上，隔绝地板传来的环境振动。同时，晶圆台/掩模台本身的运动会通过设计使动力学干扰自我抵消（如双台背对称运动）并配合主动伺服控制减振。在曝光扫描时同步性极高，若出现纳米级的滞后或振动，将直接导致扫描图形畸变和套刻误差。因此系统内分布了数百个传感器监测位置、加速度等，并通过快速反馈调整数千个执行器，实现对振动和误差的主动抑制。
- 基板形变与应力：**硅晶圆在经历沉积、刻蚀等工艺后可能发生翘曲和应力引起的局部变形。晶圆的全局平面度或局部应力差异会使对准标记之间产生非线性扭曲。如果对准模型未包含这些高阶项，可能导致一片晶圆中心对准良好但边缘出现套刻偏差。为应对晶圆弯曲，设备厂商改进了真空吸盘（chuck）的设计，增强对晶圆的平整吸附并校正弓形，例如升级夹盘以减少晶圆翘曲对套刻的影响。另外，在多次图形叠加下，前道工艺的各向异性应力也会引入场内畸变，这些需要在对准时通过读取充分多的标记加以模型化校正。
- 标记读数误差：**对准标记本身的质量和工艺状态也会影响测量精度。例如标记的形状不对称、被上一层残留膜厚影响、边缘粗糙度等，会使光学对准信号产生系统偏移。。这种因标记不对称导致的对准误差是实现亚纳米对准的主要障碍之一。业界通过设计对称标记结构（如四重对称光栅）和多波长/偏振测量来区分真实位移与标记伪影。例如ASML开发了OCW（Optimal Color Weighting）优化算法，将多种颜色的对准结果加权组合，从而剔除由于单一波长受到材料或形变影响引入的假偏差。



套刻误差及量测

- 对准系统 (alignment system) 负责在每次曝光前测量晶圆上已有层的参考标记位置，并将当前掩模图形精确对准到该坐标系上。现代对准一般采用光学衍射对准技术：在晶圆表面区域制作特殊的对准标记（通常为衍射光栅图形），通过对准光学传感器发射多波长激光照射标记，收集 ± 1 级等衍射光干涉信号，以计算出标记的位置偏差
- 为了在制程中监控并优化套刻，半导体厂通常配置独立的套刻量测仪 (Overlay Metrology Tool) 对每片晶圆在关键层进行抽测。**量测方法分两大类：成像式 (IBO) 利用高倍率显微镜直接拍摄标记图案，通过图像分析计算偏移；衍射式 (DBO) 则用激光斑照射叠栅标记，测量衍射光强的差异来推算上下图形错位。**随着节点缩小，设备常常结合两种技术以提高测量速度和准确度
- 在光刻单元内部，通常每台EUV光刻机对应配置2~4台套刻量测仪。晶圆在光刻后被送至量测机，快速测量其上若干关键点的层间偏移。如果发现某批晶圆存在系统偏移或异常趋势，**结果会反馈(FDC)到光刻机，由对准控制软件调整后续晶圆的对准参数（如全局偏移量、缩放因子等）进行补偿**

► 图表：对准系统与量测联动，修正误差



Confidential



www.jyzq.cn



全国统一客服电话：95372

此文件版权归金元证券股份有限公司所有，未经许可任何单位或个人不得复制、翻印。

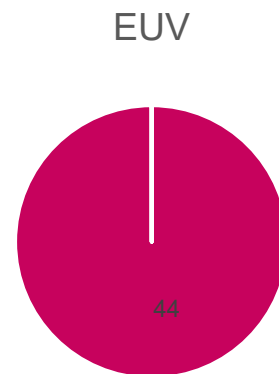


金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

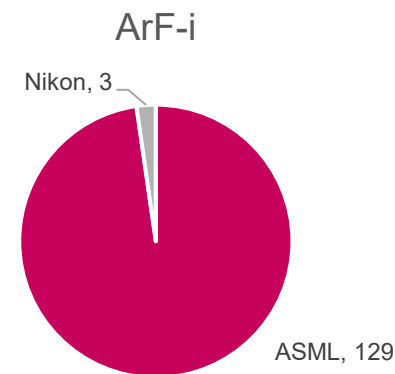
光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

➤ 图表：光刻机市场份额情况

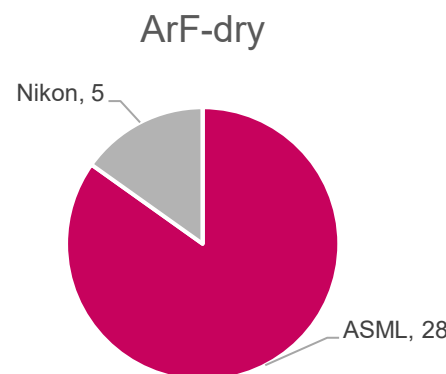
- **EUV市场**：基于市场出货量计算，ASML100%垄断EUV市场，包括NXE、EXE系列在内，2024年ASML出货量44台
- **浸没式ArF**：ASML仍占据主导地位，2024年Nikon出货3台，但因 $NA \leq 1.35$ 落后于ASML的 $NA=1.55$ 系统。
- **干式ArF**：Nikon凭借低成本方案在利基市场略有份额，但整体仍以ASML为主。
- **KrF**：佳能在成熟工艺（如功率半导体/MEMS传感器市场）抢占二线Fab厂商。



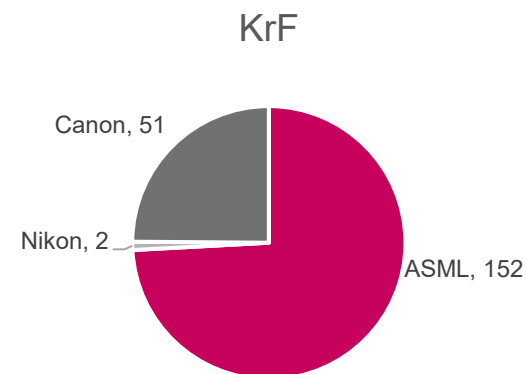
■ ASML



■ ASML ■ Nikon



■ ASML ■ Nikon

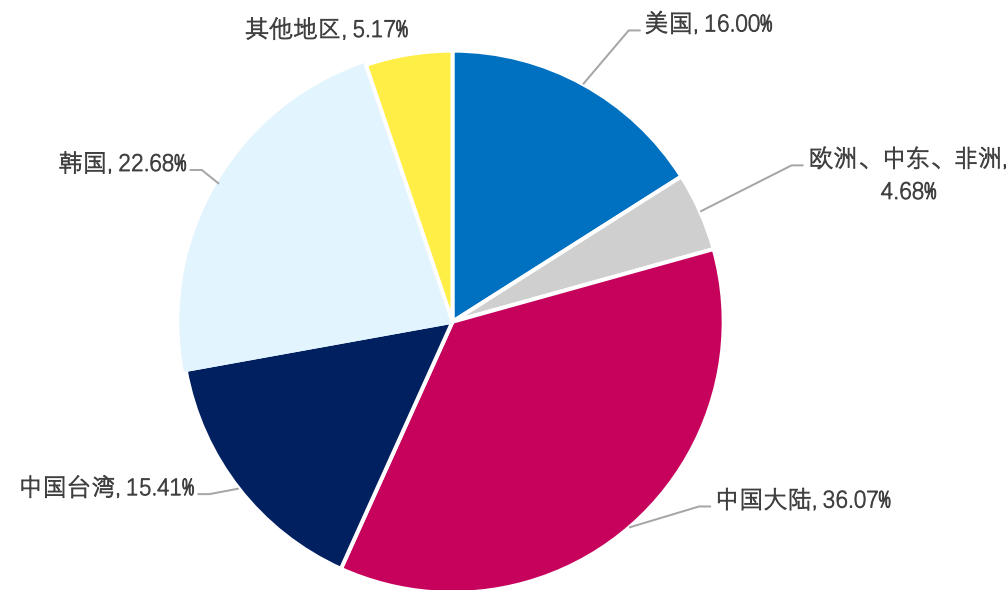
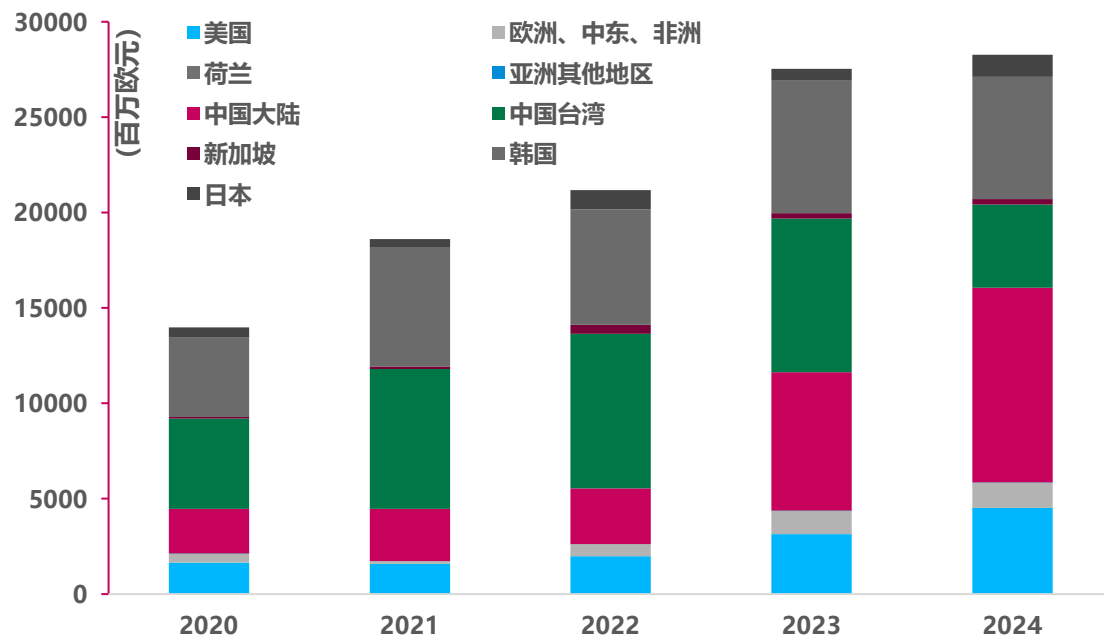


■ ASML ■ Nikon ■ Canon

光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

- 中国是半导体设备需求最大的市场，光刻相关设备需求亦占比较大。2024年，中国向ASML采购光刻机价值101.95亿欧元，占比高达36.07%。虽然地缘冲突抑制国内进口高端光刻机，但是国内的光刻机需求占比仍在持续提升。

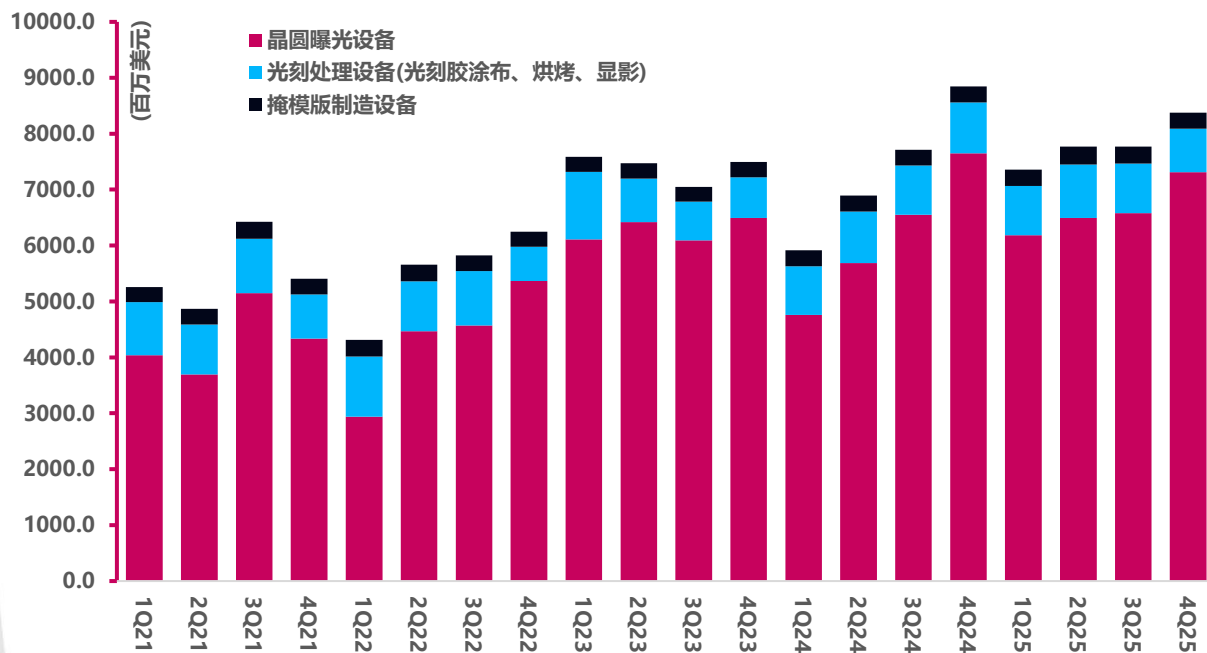
➤ 图表：ASML分地区销售，中国大陆需求占比持续升高



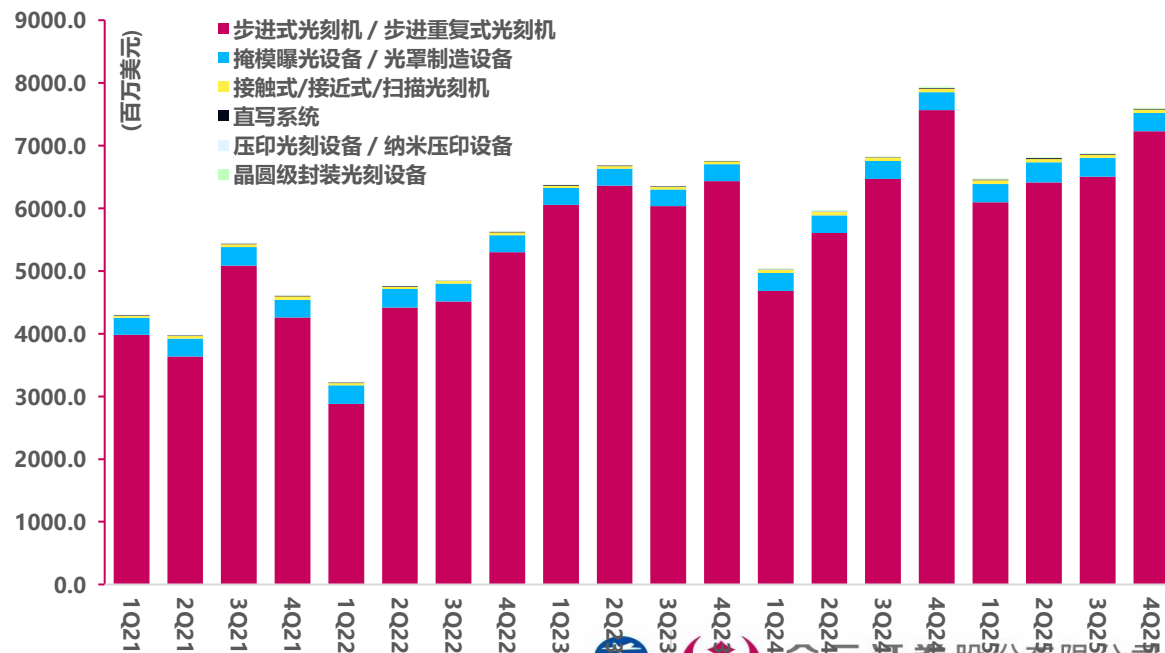
光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

- 从光刻工艺相关设备市场来看，晶圆曝光设备占比约80%，其次为光刻处理设备，占比约10%-20%。并且，随着高NA、短波长的需求，晶圆曝光设备的价值量在光刻工艺的占比持续提升。2024年，晶圆曝光设备、光刻处理设备、掩模版制造设备合计市场规模约293.67亿美元。随着2nm工艺导入，EUV光刻需求提升，2025年光刻工艺相关设备预计达312.74亿美元。
- 细分来看，步进式光刻设备是先进制程的核心曝光设备，2024年步进式光刻机市场规模为243.24亿美元，主要为晶圆曝光设备。2025年步进式光刻机市场规模为262.41亿美元。

► 图表：晶圆曝光设备、光刻处理设备、掩模版制造设备市场规模



► 图表：不同类型光刻市场规模



www.jyzq.cn



全国统一客服电话：95372

此文件版权归金元证券股份有限公司所有，未经许可任何单位或个人不得复制、翻印。



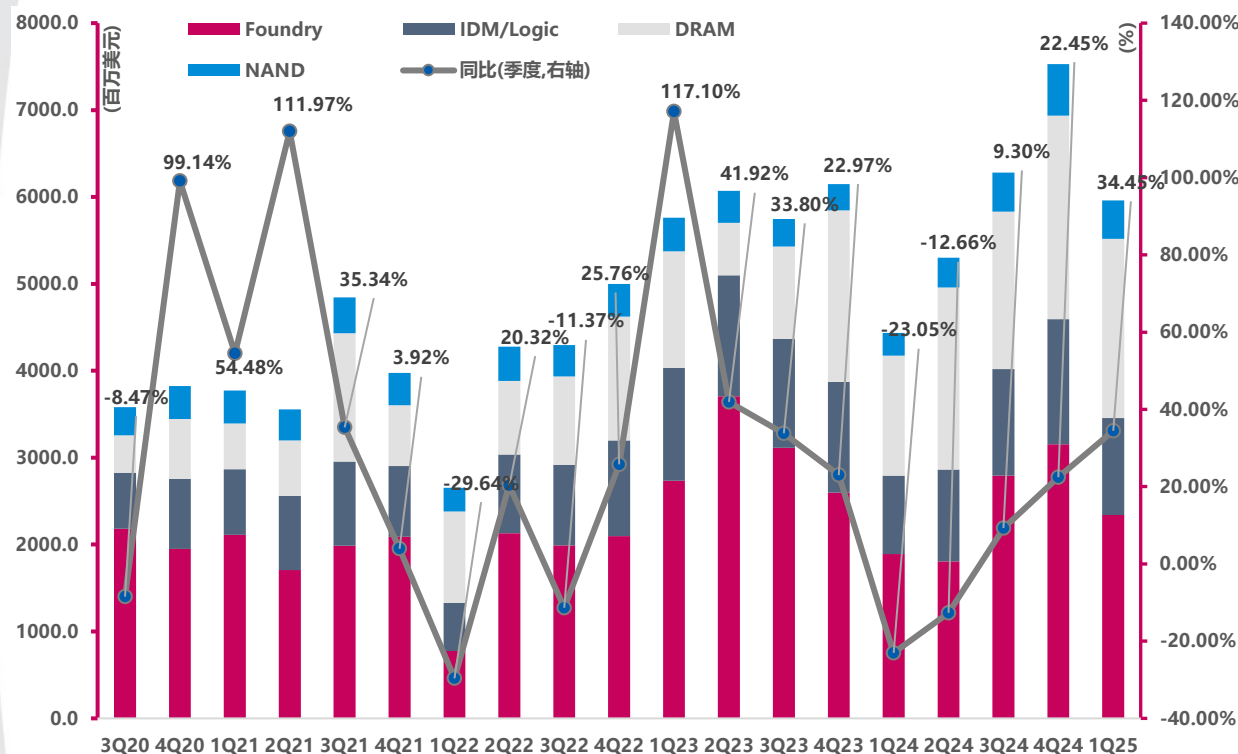
金元证券股份有限公司
GOLDSTATE SECURITIES CO., LTD.

数据来源：TechInsights, ASML, 金元证券研究所，注压印光刻及纳米压印本质不属于光反应类型光刻机

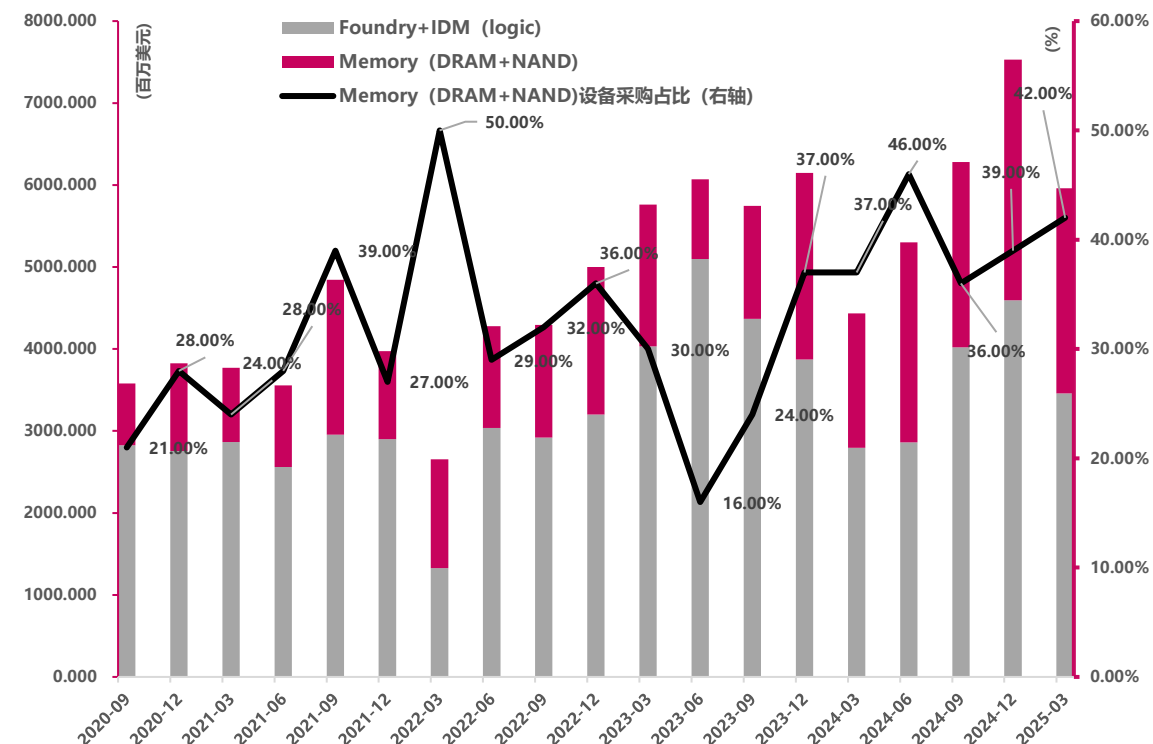
光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

- 基于ASML设备采购情况来看，晶圆代工厂是核心驱动力。但是随着AI对高带宽内存的需求，如HBM，高端光刻机采购量将持续提升，先进制程+高带宽存储将成为光刻设备的核心增长曲线。

► 图表：Foundry/IDM/DRAM/NAND 光刻设备采购规模



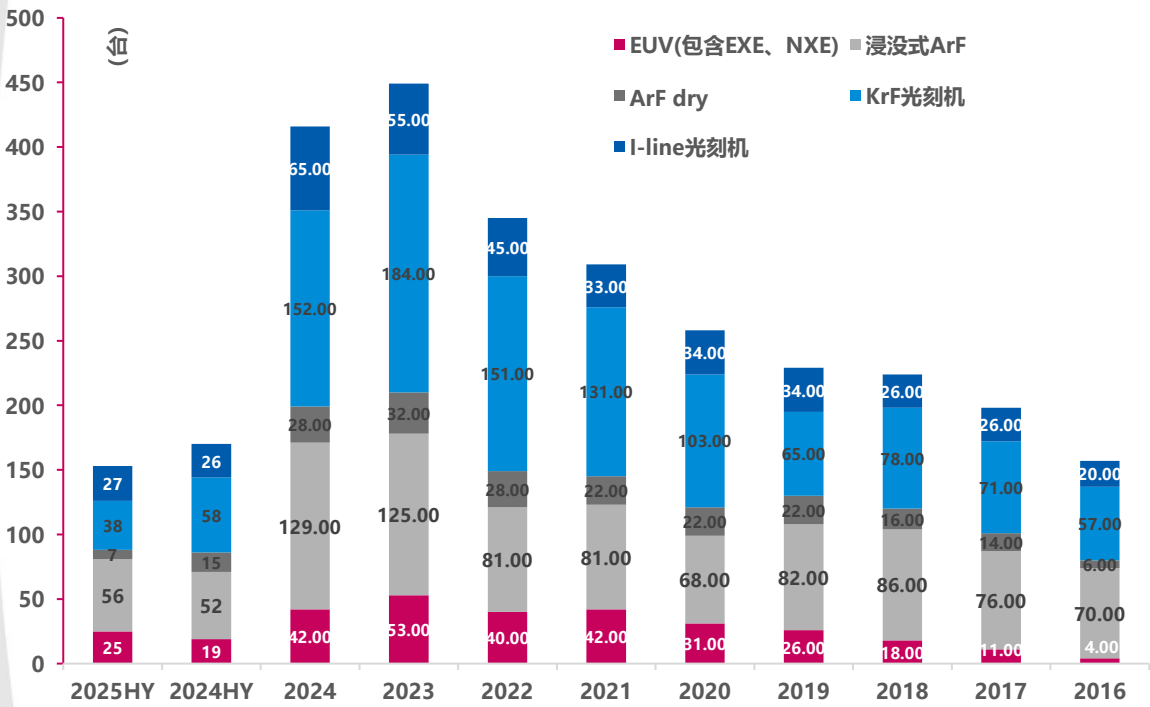
► 图表：存储厂商光刻设备采购占比持续提升



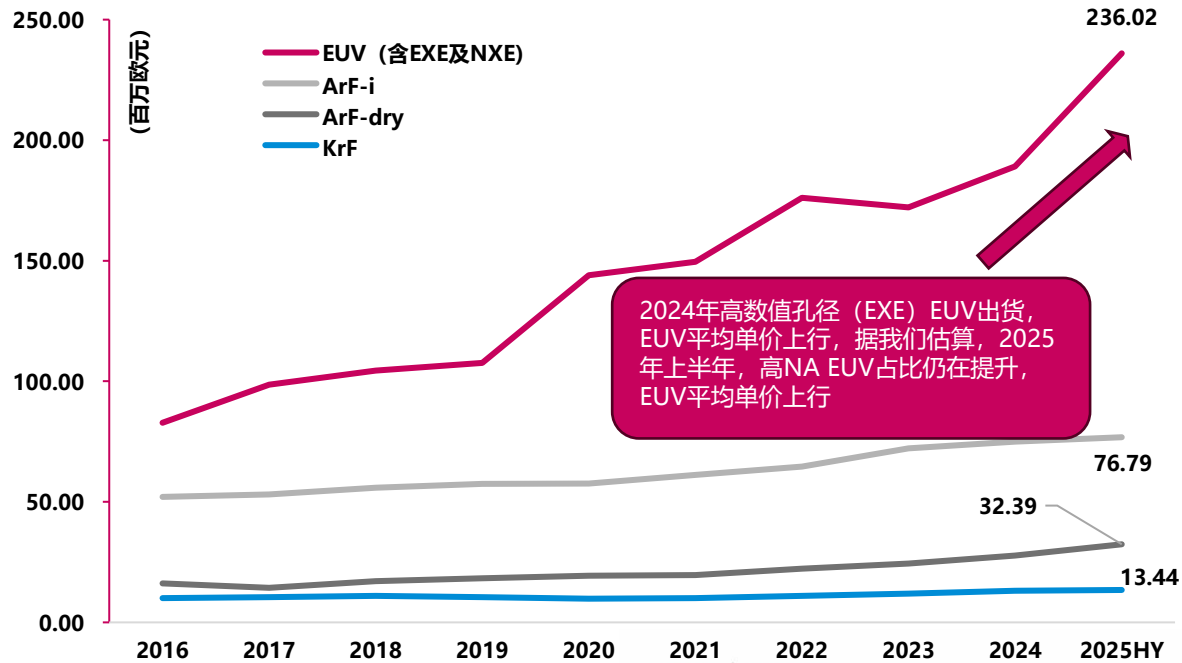
光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

- 从光刻销售量来看，DUV仍然是绝对主力。2025HY，ASML共交付153台光刻设备，其中，浸没式ArF交付56台，去年同期为52台。干式ArF交付7台，去年同期15台。EUV方面，上半年包含EXE、NXE在内共交付25台，去年同期为19台。
- 平均销售价格方面，随着先进制程迈入2nm技术节点，高NA EUV占比或继续抬升，ASML EUV平均销售价格持续攀升。

图表：ASML各类型光刻机销售量



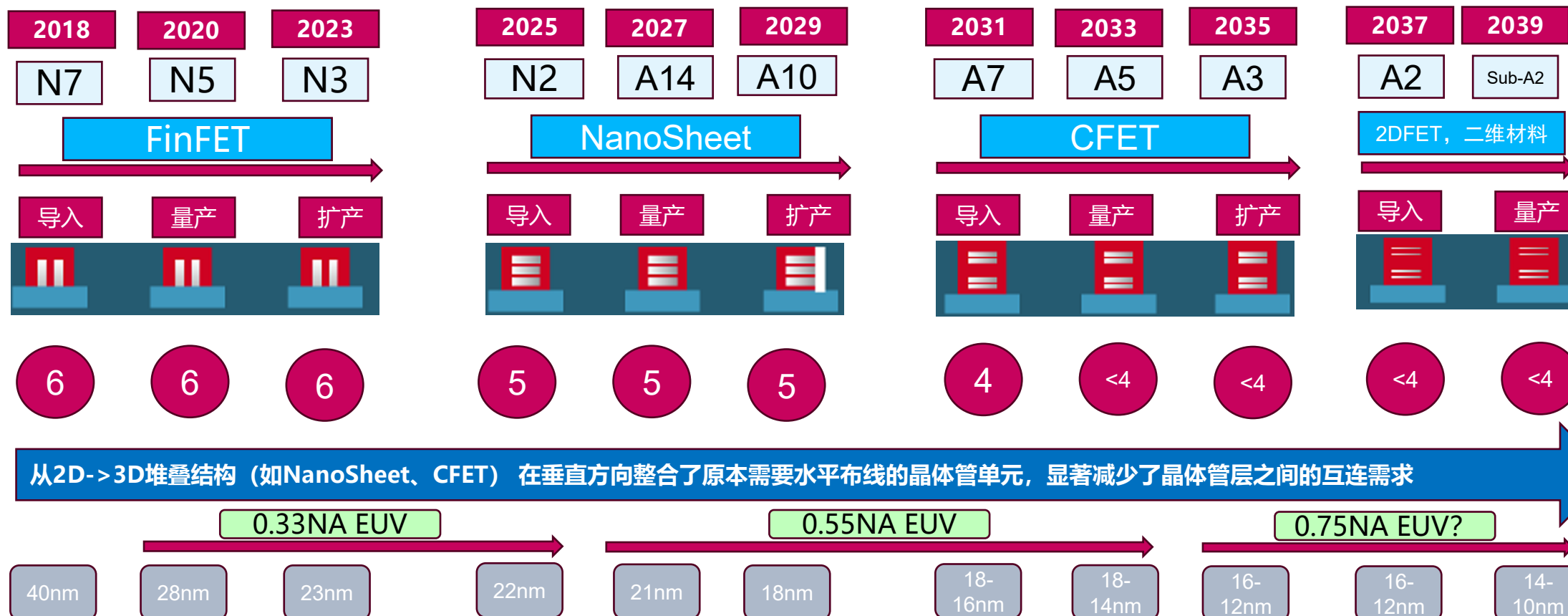
图表：ASML各类型光刻机平均销售单价



光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

中后道金属互连层数

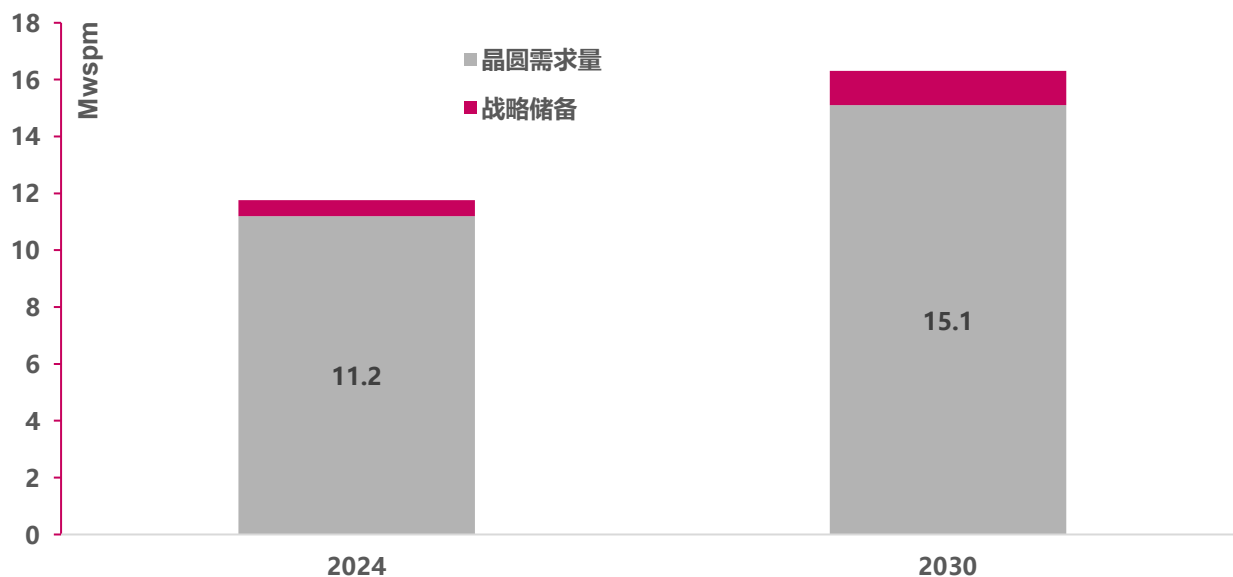
金属层互连线距



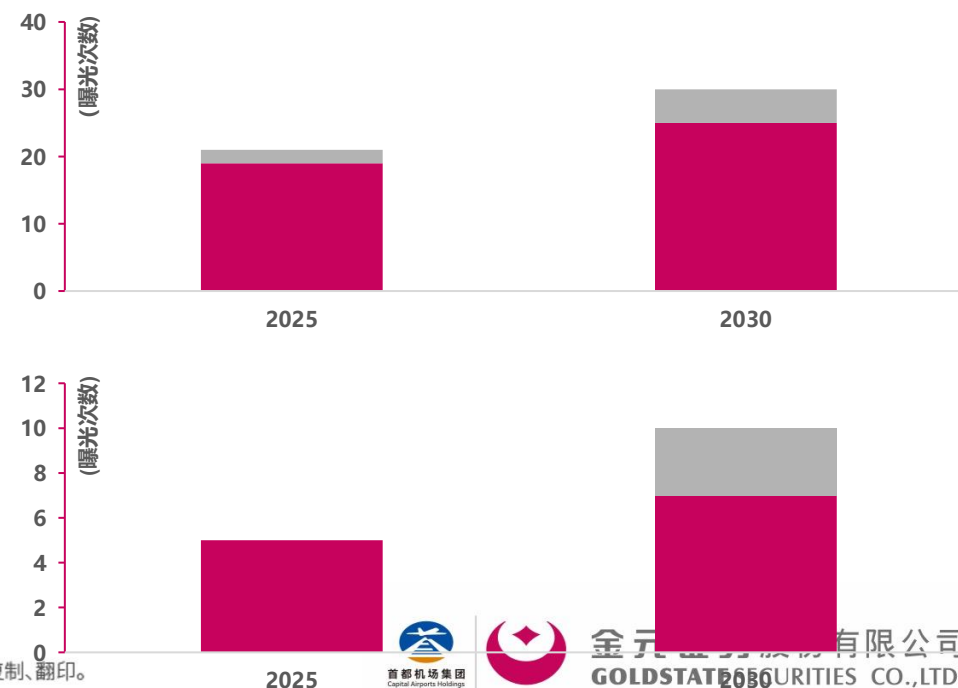
光刻机市场：ASML垄断高端，先进制程、高带宽存储驱动光刻市场

- 随着 AI、大数据、云计算等应用爆发性增长，服务器、数据中心及存储（Servers, Data centers & Storage）市场在 2025-2030 年预计将以 9% 的年复合增长率攀升，同时半导体总销售规模有望突破1万亿美元大关。这一趋势直接拉动DRAM制程的晶圆需求增长，特别是面向 HPC/AI 的 DRAM 产能投放显著提升，同时，先进逻辑（ $\leq 7\text{ nm}$ ）持续向更高性能与更低功耗设计演进，推动每片晶圆上的图形层数不断增加。
- 需求驱动产能：根据ASML预测，2025-2030 年，按需求测算的晶圆需求量增量约 780 Kwspm/yr（年均月投片量（千片/年）），考虑供应及地区竞争等因素，战略储备量约85 Kwspm/yr
- 所需光刻机数量 = $\frac{\text{目标晶圆片数 (Kwspm)} \times \text{每片晶圆曝光数}}{\text{单台光刻机产能}}$ ，先进逻辑与 DRAM 制程EUV 曝光与支出双双翻番。对于逻辑芯片，先进制程的EUV曝光次数将由2025年的19-21次，增长至2030年25-30 次（其中高 NA 曝光 4-6 次），推动光刻Capex年复合增长10-20%；DRAM 缩尺制程，EUV 曝光次数由2025 年的5次增长至2023年7-10次（其中高 NA 曝光 2-3次），EUV 光刻支出 CAGR (2025-2030)：15-25%

➤ 图表：晶圆需求推动光刻需求



➤ 图表：先进制程logic/DRAM推动光刻需求



相关公司

◆ 设备厂商:

- **汇成真空 (301392.SZ)** : 公司逐步掌握了蒸发镀膜、溅射镀膜、离子镀膜等较为完善的镀膜技术和成熟的生产工艺。IBS-PVD 混合离子束镜片镀膜线: 最大镀 ϕ 300 mm CaF_2 /石英透镜, 193 nm 反射率 $< 0.1\%$, 膜厚均匀性 $\leq \pm 0.3\%$, 面形退化 $< \lambda/50$; 性能比肩德国 Leybold。EUV Mo/Si 多层沉积系统 (样机): 单对层厚误差 ≤ 0.05 nm, 已送 SMEE 1.3 NA 试验镜组联合验证。
- **芯源微 (688037.SH)** : 2024年公司匀胶显影机 (Track) 出货量169台, 毛利率34.81%, 均价提升至621万元/台。公司目前作为国内量产前道Track厂商已经推出offline、I-line、KrF、ArF-i等适配机型, ArF-i正在积极导入验证, 新一代高产能Track架构FTEX研发顺利。
- **中科飞测 (688361.SH)** : 国内少数专注前道量测 / 检测的半导体设备平台公司。产品覆盖缺陷检测、三维形貌、薄膜膜厚、套刻精度 (Overlay)、OCD 关键尺寸等九大系列。
- **芯碁微装 (688630.SH)** : 公司专注微纳直写光刻 (LDI) 设备与配套自动化系统, 业务已从PCB 直写成像扩展至 IC 载板、晶圆级封装、掩模版制版、功率半导体、新型显示等泛半导体场景

◆ 投影物镜/ 高精度光学件:

- **茂莱光学 (688502.SH)** : 公司产品包括248 nm KrF 以及 193 nm ArF DUV 投影物镜 (ϕ 300 mm 以内 CaF_2 /石英组镜); - 28 nm DUV 机型物镜 面形精度 0.5 nm RMS, 国内市占 62%, 已批量进入 SMEE (上海微电子) 供应链。深紫外物镜均价3,428 万元/套, 毛利率测算 59.96 %
- **福晶科技 (002222.SZ)** : 全球非线性光学晶体龙头, 向光刻投影物镜用深紫外大口径光学元件延伸, 依托自有 CaF_2 / KBBF 等晶体与深紫外镀膜工艺形成 “材料 + 加工 + 镀膜” 闭环。公司已建成 365 nm / 248 nm / 193 nm 多层增透-高反镀膜线, 单片透过率 $> 99.5\%$, 洁净度 ISO-5/6。

◆ 激光源混合气:

- **华特气体 (688268.SH)** : 光刻气体先后获得 ASML 与 Gigaphoton 双认证, 国内8吋以上晶圆厂覆盖率 $> 90\%$ 。2024 年新建光刻气二期装置, 规划年产1万瓶 ArF 及 8 千瓶 KrF 气体
- **凯美特气 (002549.SZ)** : 2023年公司控股子公司岳阳凯美特电子特种稀有气体有限公司光刻气产品获得ASML子公司Cymer公司合格供应商认证函。



风险提示

- 光刻技术相关设备材料属于集成电路上游，周期性较强
- 设备折旧成本较高，产能不及预期对利润影响较大
- 相关产品专利权被海外巨头垄断
- 设备研发周期长，研发费用支出较大
- 先进制程催化光刻机需求，下游AI产业链进展不利影响
- 公司研发进度不及预期，产能爬坡较慢，毛利率下滑



投资评级说明

金元证券行业投资评级标准：

增持：行业股票指数在未来6 个月内超越大盘；

中性：行业股票指数在未来6 个月内基本与大盘持平；

减持：行业股票指数在未来6 个月内明显弱于大盘。

金元证券股票投资评级标准：

买入：股票价格在未来6个月内超越大盘15%以上；

增持：股票价格在未来6个月内相对大盘变动幅度为5%~15%；

中性：股票价格在未来6个月内相对大盘变动幅度为-5%~+5%；

减持：股票价格在未来6 个月内相对大盘变动幅度为-5%~-15%； 。



免责声明

本报告由金元证券股份有限公司（已具备中国证监会批复的证券投资咨询业务资格）制作。本报告所载资料的来源及观点的出处皆被金元证券认为可靠，但金元证券不保证其准确性或完整性。该等信息、意见并未考虑到获取本报告人员的具体投资目的、财务状况以及特定需求，在任何时候均不构成对任何人的个人推荐。投资者应当对本报告中的信息和意见进行独立评估，并应同时考量各自的投资目的、财务状况和特定需求，必要时就法律、商业、财务、税收等方面咨询专业财务顾问的意见。对依据或者使用本报告所造成的一切后果，金元证券及/或其关联人员均不承担任何法律责任。投资者需自主作出投资决策并自行承担投资风险，任何形式的分享证券投资收益或者分担证券投资损失的书面或口头承诺均为无效。

本报告所载的信息、材料或分析工具仅提供给阁下作参考用，不是也不应被视为出售、购买或认购证券或其他金融工具的要约或要约邀请。该等信息、材料及预测无需通知即可随时更改。过往的表现亦不应作为日后表现的预示和担保。在不同时期，金元证券可能会发出与本报告所载意见、评估及预测不一致的研究报告。

金元证券的销售人员、交易人员以及其他专业人士可能会依据不同假设和标准、采用不同的分析方法而口头或书面发表与本报告意见及建议不一致的市场评论和/或交易观点。金元证券没有将此意见及建议向报告所有接收者进行更新的义务。金元证券的自营部门以及其他投资业务部门可能独立做出与本报告中的意见或建议不一致的投资决策。

在法律许可的情况下，金元证券可能会持有本报告中提及公司所发行的证券头寸并进行交易，也可能为这些公司提供或争取提供投资银行业务服务。因此，投资者应当考虑到金元证券及/或其相关人员可能存在影响本报告观点客观性的潜在利益冲突。投资者请勿将本报告视为投资或其他决定的唯一信赖依据。

本报告的版权仅为金元证券所有，未经书面许可任何机构和个人不得以任何形式转发、翻版、复制、刊登、发表或引用。

